

**FELIPE QUEIROGA MACEDO**

**RETIFICADOR BOOST DE ALTO FATOR DE POTÊNCIA COM MODULAÇÃO EM  
FREQUÊNCIA E SEM MALHA DE CONTROLE DE CORRENTE**

Dissertação de Mestrado apresentado ao Programa de Pós-Graduação em Engenharia Elétrica - PPGEE, da Universidade Federal da Paraíba - UFPB, como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Romero Leandro Andersen

**JOÃO PESSOA**

**2018**

**FELIPE QUEIROGA MACEDO**

**RETIFICADOR BOOST DE ALTO FATOR DE POTÊNCIA COM MODULAÇÃO EM  
FREQUÊNCIA E SEM MALHA DE CONTROLE DE CORRENTE**

Dissertação de Mestrado apresentado ao Programa de Pós-Graduação em Engenharia Elétrica - PPGEE, da Universidade Federal da Paraíba - UFPB, como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Romero Leandro Andersen

**JOÃO PESSOA**

**2018**

**Catálogo na publicação**  
**Seção de Catalogação e Classificação**

M141r Macedo, Felipe Queiroga.

Retificador boost de alto fator de potência com modulação em frequência e sem malha de controle de corrente / Felipe Queiroga Macedo. - João Pessoa, 2018. 116 f. : il.

Orientação: Romero Leandro Andersen.  
Dissertação (Mestrado) - UFPB/CEAR.

1. Retificador boost. 2. Correção de fator de potência.  
I. Andersen, Romero Leandro. II. Título.

UFPB/BC

**UNIVERSIDADE FEDERAL DA PARAÍBA – UFPB**  
**CENTRO DE ENERGIAS ALTERNATIVAS E RENOVÁVEIS – CEAR**  
**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA – PPGE**

A Comissão Examinadora, abaixo assinada, aprova a Dissertação de Mestrado

**RETIFICADOR BOOST DE ALTO FATOR DE POTÊNCIA COM MODULAÇÃO EM  
FREQUÊNCIA E SEM MALHA DE CONTROLE DE CORRENTE**

Elaborado por

**FELIPE QUEIROGA MACEDO**

como requisito parcial para obtenção do grau de  
**Mestre em Engenharia Elétrica.**

**COMISSÃO EXAMINADORA**



**PROF. DR. ROMERO LEANDRO ANDERSEN (Presidente)**



**PROF. DR. ISAAC SOARES DE FREITAS**



**PROF. DR. KLEBER CARNEIRO DE OLIVEIRA**

A minha esposa Catharina, meus pais, Rita e André, e meu irmão, André, pela força  
para a conclusão desta etapa...

Dedico

## **AGRADECIMENTOS**

Ao Prof. Dr. Romero Leandro Andersen, pela dedicação nas correções e orientações neste período de aprendizado.

Aos meus colegas de pós-graduação pelo companherismo e ajuda nas horas difíceis.

“A persistência é o menor caminho do êxito.”

Charles Chaplin.

## SUMÁRIO

<b>LISTA DE FIGURAS</b> .....	<b>VII</b>
<b>LISTA DE TABELAS</b> .....	<b>IX</b>
<b>LISTA DE SÍMBOLOS</b> .....	<b>X</b>
<b>RESUMO</b> .....	<b>XIV</b>
<b>ABSTRACT</b> .....	<b>XV</b>
<b>1 INTRODUÇÃO</b> .....	<b>17</b>
1.1 MOTIVAÇÃO.....	17
1.2 OBJETIVO .....	18
1.3 APRESENTAÇÃO DO CIRCUITO PROPOSTO .....	18
<b>2 REVISÃO BIBLIOGRÁFICA</b> .....	<b>20</b>
2.1 CORREÇÃO DE FATOR DE POTÊNCIA E REDUÇÃO DE HARMÔNICOS ...	20
2.2 CONVERSORES ESTÁTICOS .....	23
2.2.1 Retificadores .....	23
2.3 RETIFICADOR BOOST APLICADO À CORREÇÃO DE FATOR DE POTÊNCIA.....	26
2.3.1 Retificador <i>Boost</i> operando em Modo Condução Descontínua (MCD) .....	28
2.3.2 Retificador <i>Boost</i> Operando em Modo de Condução Contínuo (MCC) .....	31
<b>3 ESTUDO DA TOPOLOGIA PROPOSTA</b> .....	<b>34</b>
3.1 DESCRIÇÃO DOS MODOS DE OPERAÇÃO .....	34
3.1.1 Modo de Operação I .....	36
3.1.2 Modo de Operação II .....	46
3.1.3 Modo de Operação III.....	50
3.2 CARACTERÍSTICA DE SAÍDA .....	55
3.3 MODULAÇÃO EM FREQUÊNCIA .....	59
3.4 ANÁLISE DO FUNCIONAMENTO COM ENTRADA SENOIDAL RETIFICADA.....	60
3.4.1 Corrente de entrada .....	61
3.4.2 Fator de Potência e Taxa de Distorção Harmônica.....	64
3.5 MODELAGEM DA TOPOLOGIA PROPOSTA E ESTRATÉGIA DE CONTROLE .....	66
3.5.1 Modelo de primeira ordem da topologia proposta .....	67
3.5.2 Malha de controle de tensão .....	68
3.5.3 Ganho do sensor de tensão.....	69

3.5.4	Compensador de tensão .....	69
3.5.5	Ganho $K$ - Relação entre Período de Comutação e Tensão de Controle .....	70
3.5.6	Modulador e Planta do Conversor .....	71
3.6	DIMENSIONAMENTO DO PROTÓTIPO .....	71
3.7	VALIDAÇÃO DO MODELO ENCONTRADO.....	78
3.8	TESTE DO CONTROLADOR PROJETADO.....	79
3.9	MONTAGEM DO PROTÓTIPO .....	80
<b>4</b>	<b>RESULTADOS .....</b>	<b>83</b>
<b>5</b>	<b>CONCLUSÃO .....</b>	<b>90</b>
	<b>REFERÊNCIAS BIBLIOGRÁFICAS .....</b>	<b>92</b>
	<b>APÊNDICE A .....</b>	<b>95</b>
	<b>APÊNDICE B .....</b>	<b>97</b>
	<b>APÊNDICE C .....</b>	<b>102</b>
	<b>APÊNDICE D .....</b>	<b>107</b>

## LISTA DE FIGURAS

Figura 1.1. Topologia de Retificador Boost Proposta. ....	18
Figura 2.1. (a) Retificador convencional de detecção de pico, (b) espectro de frequência típico da corrente de linha drenada por um retificador de detecção de pico [1]. ....	22
Figura 2.2. Tipos de Conversores Estáticos.....	23
Figura 2.3. (a) Retificador não controlado, (b) Retificador controlado.....	24
Figura 2.4. (a) Retificador Monofásico, (b) Retificador Trifásico. ....	24
Figura 2.5. (a) Retificador não isolado, (b) Retificador Isolado. ....	25
Figura 2.6. (a) Retificador Unidirecional, (b) Retificador Bidirecional. ....	25
Figura 2.7. (a) Retificador sem correção de fator de potência, (b) Retificador com correção de fator de potência. ....	26
Figura 2.8. Circuito Retificador Boost Tradicional. ....	27
Figura 2.9. Circuito do Conversor Boost Tradicional. ....	28
Figura 2.10. Etapas de operação do conversor boost em MCD [23].....	29
Figura 2.11. Formas de onda em um período de comutação do conversor boost em MCD [23]. ....	30
Figura 2.12. Curva de variação do fator de potência em função do $\beta$ [23]. ....	30
Figura 2.13. Curva de variação da TDH em função do $\beta$ [23]. ....	31
Figura 3.1. Topologia Boost proposta com entrada CC.....	34
Figura 3.2. Primeira etapa de operação no Modo de Operação I. ....	37
Figura 3.3. Segunda etapa de operação no Modo de Operação I. ....	37
Figura 3.4. Terceira etapa de operação no Modo de Operação I.....	39
Figura 3.5. Quarta etapa de operação no Modo de Operação I.....	40
Figura 3.6. Formas de onda teóricas de comando das chaves e tensões nos indutores no Modo de Operação I. ....	41
Figura 3.7. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação I. ....	42
Figura 3.8. Formas de onda teóricas de comando das chaves e tensões nos indutores no Modo de Operação II. ....	48
Figura 3.9. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação II. ....	49
Figura 3.10. Formas de onda teóricas de comando das chaves e tensão nos indutores no Modo de Operação III. ....	53
Figura 3.11. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação III.....	54
Figura 3.12. (a) Ganho $q$ em função da corrente de carga parametrizada, para $K_L = 2,5$ , (b) e detalhe.....	55
Figura 3.13. (a) Ganho $q$ em função da corrente de carga parametrizada, para $K_L = 1,5$ , (b) e detalhe.....	56
Figura 3.14. (a) Ganho $q$ em função da corrente de carga parametrizada, para $K_L = 1$ , (b) e detalhe.....	56
Figura 3.15. (a) Ganho $q$ em função da corrente de carga parametrizada, para $K_L = 0,5$ , (b) e detalhe.....	57
Figura 3.16. Curvas teóricas de ganho $q$ em função da corrente de saída parametrizada com os pontos de simulação plotados sobre estas curvas, para $K_L$ igual a 2,5.....	58
Figura 3.17. Curvas teóricas de ganho $q$ em função da corrente de saída parametrizada com os pontos de simulação plotados sobre estas curvas, para $K_L$ igual a 1,5.....	59
Figura 3.18. Exemplo de diferentes sinais de comando das chaves em PWM e PFM. ....	60
Figura 3.19. Corrente de entrada parametrizada para diferentes valores de $K_L$ versus ângulo $\theta$ (variando de 0 a $\pi$ ). ....	64

Figura 3.20. (a) Variação do fator de potência em função da relação entre tensão de pico de entrada e a tensão de saída, na nova topologia proposta para diferentes valores de $K_L$ , (b) e em comparação com a topologia tradicional em MCD. ....	66
Figura 3.21. (a) Variação da TDH em função da relação entre tensão de pico de entrada e a tensão de saída, na nova topologia proposta para diferentes valores de $K_L$ , (b) e em comparação com a topologia tradicional em MCD. ....	66
Figura 3.22. Circuito simplificado para obtenção de modelo. ....	67
Figura 3.23. Diagrama de blocos da malha de controle de tensão. ....	68
Figura 3.24. Circuito divisor resistivo utilizado como sensor de tensão. ....	69
Figura 3.25. Estrutura do compensador de tensão $C_v(s)$ . ....	70
Figura 3.26. Variação da ondulação corrente de entrada parametrizada em função do ângulo $\Theta$ . ....	73
Figura 3.27. Circuito simplificado para obtenção da capacitância de saída [19]. ....	75
Figura 3.28. Resposta do circuito simulado e resposta do modelo de pequenos sinais encontrado. ....	78
Figura 3.29. Tensão de saída observada com funcionamento do controlador de tensão projetado, degrau de meia carga para carga nominal em $t = 1,3$ s e degrau de carga nominal para meia carga em $t = 1,6$ s. ....	79
Figura 3.30. Tensão e corrente de entrada, observadas com degrau de meia carga para carga nominal em $t = 1,3$ s e degrau de carga nominal para meia carga em $t = 1,6$ s. ....	80
Figura 3.31. Curva teórica da ondulação da corrente de entrada com pontos de simulação medidos. ....	80
Figura 3.32. Protótipo finalizado. ....	81
Figura 4.1. Esquemático completo do circuito. ....	83
Figura 4.2. Representação da lógica implementada para geração dos sinais de comando das chaves. ....	84
Figura 4.3. Tensão de entrada e corrente de entrada em operação nominal. ....	85
Figura 4.4. Espectro de frequência da corrente de entrada em comparação com valores máximos permitidos por norma [3]. ....	85
Figura 4.5. Correntes nos indutores $L_1$ e $L_2$ em operação nominal. ....	86
Figura 4.6. Detalhe de alta frequência das correntes nos indutores $L_1$ e $L_2$ . ....	86
Figura 4.7. Tensão e corrente de entrada e tensão e corrente de saída para decréscimo de carga de 50%. ....	87
Figura 4.8. Tensão e corrente de entrada e tensão e corrente de saída para acréscimo de carga de 50%. ....	87
Figura 4.9. Eficiência do conversor em função da potência de saída. ....	88

## LISTA DE TABELAS

Tabela 2.1. Máxima distorção harmônica de corrente em percentual da corrente dreana, para cada ordem harmônica ímpar até a quinquagésima, em sistemas com tensão entre 120 V e 69 kV [3].....	22
Tabela 3.1. Diferentes combinações possíveis de modo de condução e comportamento das correntes na nova topologia.....	35
Tabela 3.2. Corrente de saída e ganhos para diferentes valores de $D$ , com $K_L$ igual a 2,5.....	57
Tabela 3.3. Corrente de saída e ganhos para diferentes valores de $D$ , com $K_L$ igual a 1,5.....	58
Tabela 3.4. Especificações de projeto para construção do protótipo. ....	72
Tabela 3.5. Parâmetros calculados e esforços medidos em simulação. ....	77

## LISTA DE SÍMBOLOS

<b>CA</b>	<b>Corrente alternada</b>
<b>CC</b>	<b>Corrente contínua</b>
<b>CPF</b>	<b>Correção de fator de potência</b>
<b>Hz</b>	<b>Hertz</b>
<b>MCD</b>	<b>Modo de Condução Contínua</b>
<b>MCD</b>	<b>Modo de Condução Descontínua</b>
<b>MCCr</b>	<b>Modo de Condução Crítica</b>
<b><math>L_1</math></b>	<b>Indutor <i>Boost</i> da topologia proposta</b>
<b><math>L_2</math></b>	<b>Indutor adicional da topologia proposta</b>
<b><math>S_1</math></b>	<b>Chave principal do bloco <i>Boost</i> da topologia proposta</b>
<b><math>S_2</math></b>	<b>Chave adicional da topologia proposta</b>
<b><math>D_1</math></b>	<b>Diodo principal do bloco <i>Boost</i> da topologia proposta</b>
<b><math>D_2</math></b>	<b>Diodo adicional da topologia proposta</b>
<b><math>t_0</math></b>	<b>Instante de início de um período de comutação</b>
<b><math>t_1</math></b>	<b>Instante de tempo final da primeira etapa de operação da topologia proposta</b>
<b><math>\Delta t_1</math></b>	<b>Varição de tempo referente à primeira etapa de operação da topologia proposta</b>
<b><math>v_{L1}</math></b>	<b>Tensão sobre o indutor <math>L_1</math></b>
<b><math>v_{L2}</math></b>	<b>Tensão sobre o indutor <math>L_2</math></b>
<b><math>V_i</math></b>	<b>Tensão contínua de entrada do circuito proposto</b>
<b><math>V_o</math></b>	<b>Tensão de saída do circuito proposto</b>
<b><math>\Delta i_{L1}</math></b>	<b>Varição de corrente no indutor <math>L_1</math></b>
<b><math>\Delta i_{L2}</math></b>	<b>Varição de corrente no indutor <math>L_2</math></b>
<b><math>t_2</math></b>	<b>Instante de tempo final da segunda etapa de operação da topologia proposta</b>
<b><math>\Delta t_2</math></b>	<b>Varição de tempo referente à segunda etapa de operação da topologia proposta</b>
<b><math>t_3</math></b>	<b>Instante de tempo final da terceira etapa de operação da topologia proposta</b>

$\Delta t_3$  Variação de tempo referente à terceira etapa de operação da topologia proposta

$t_4$  Instante de tempo final da quarta etapa de operação da topologia proposta

$\Delta t_4$  Variação de tempo referente à quarta etapa de operação da topologia proposta

$D$  Razão cíclica

$T_S$  Período de comutação

$V_{S1}$  Sinal de controle sobre a chave  $S_1$

$V_{S2}$  Sinal de controle sobre a chave  $S_2$

$i_{L1}$  Corrente no indutor  $L_1$

$i_{L1max}$  Corrente máxima no indutor  $L_1$

$i_{L1min}$  Corrente mínima no indutor  $L_1$

$i_{L2}$  Corrente no indutor  $L_2$

$i_{L2max}$  Corrente máxima no indutor  $L_2$

$i_{D1}$  Corrente no diodo  $D_1$

$i_{D2}$  Corrente no diodo  $D_2$

$V_{L1med}$  Tensão média no indutor  $L_1$

$q$  Ganho dado pela tensão de saída sobre a tensão de entrada

$K_L$  Relação entre as indutâncias  $L_1$  e  $L_2$

$I_0$  Corrente de carga

$I_{D1}$  Corrente média no diodo  $D_1$

$I_{D2}$  Corrente média no diodo  $D_2$

$f_S$  Frequência de comutação

$\overline{I_{0lim1}}$  Corrente de carga limite entre modos de operação I e II parametrizada

$\overline{I_{0lim2}}$  Corrente de carga limite entre modos de operação I e III parametrizada

$V_P$  Tensão de pico de entrada

$I_{inMed}$  Corrente média de entrada

$I_{L1}$  Corrente média no indutor  $L_1$

$I_{S1}$  Corrente média na chave  $S_1$

$I_{L2}$  Corrente média no indutor  $L_2$

$\overline{I_{L2}}$  Corrente no indutor  $L_2$  parametrizada

$\overline{I_{S1}}$	Corrente na chave $S_1$ parametrizada
$\overline{I_{D1}}$	Corrente no diodo $D_1$ parametrizada
$\overline{I_{L1}}$	Corrente no indutor $L_1$ parametrizada
$\alpha$	Ganho dado pela tensão de pico de entrada sobre a tensão de saída
FP	Fator de Potência
$P_{in}$	Potência de entrada do circuito
$V_{inef}$	Tensão de entrada eficaz
$I_{inef}$	Corrente de entrada eficaz
TDH	Taxa de Distorção Harmônica
$R_o$	Resistência de carga
$C_o$	Capacitor de saída
$t_{on}$	Tempo de condução da chave $S_1$
$\Delta I_{in}$	Variação da corrente de entrada
$\overline{\Delta I_{in}}$	Variação da corrente de entrada parametrizada
$\Theta$	Ângulo de fase da tensão de entrada
$P_{out}$	Potência de saída
$\Delta V_{cp}$	Pico da variação de tensão do capacitor de saída
$V_c$	Tensão sobre o capacitor de saída
$X_c$	Reatância do capacitor de saída
$I_c$	Corrente no capacitor de saída
$I_{cp}$	Corrente de pico no capacitor de saída
$D_{R1}$	Diodo da posição 1 da ponte retificadora
$D_{R2}$	Diodo da posição 2 da ponte retificadora
$D_{R3}$	Diodo da posição 3 da ponte retificadora
$D_{R4}$	Diodo da posição 4 da ponte retificadora
VA	Volt-Ampere
W	Watts
$V_{cc}$	Tensão contínua
$K_o$	Constante da função de transferência da planta do circuito proposto
$G_{MV}$	Ganho do sensor de tensão
$V_{ref}$	Tensão de referência do compensador de tensão

$\varepsilon_0$	Erro entre a tensão de referência e a tensão de saída medida
$C_V(s)$	Função de transferência do compensador de tensão
$V_{\text{contr}}$	Tensão de saída do compensador de tensão
$K$	Ganho entre o compensador de tensão e o modulador da malha de controle de tensão
$T$	Período
$V_{\text{omed}}$	Tensão de saída medida
$R_2$	Resistor do divisor resistivo sobre o qual se mede a tensão
$R_1$	Resistor do divisor resistivo que completa o arranjo
$R_6$	Resistor de entrada do compensador de tensão
$R_7$	Resistor do ramo de realimentação do compensador de tensão
$C_3$	Capacitor do arranjo do compensador de tensão
$f_{pv}$	Frequência do polo do compensador de tensão
<b>PWM</b>	<i>Pulse Width Modulation</i> (Modulação por largura de pulso)
$V_{\text{rms}}$	Tensão rms medida
$\eta$	Rendimento do conversor

## RESUMO

### RETIFICADOR BOOST DE ALTO FATOR DE POTÊNCIA COM MODULAÇÃO EM FREQUÊNCIA E SEM MALHA DE CONTROLE DE CORRENTE

Neste trabalho, um retificador de alto fator de potência baseado na topologia boost sem malha de controle de corrente é estudado. Ele usa duas chaves ativas que operam de forma complementar, e é projetado para ter um indutor funcionando em modo de condução contínuo, e o outro em modo de condução descontínuo. Este arranjo produz uma corrente de entrada que segue a forma de onda da tensão da rede sem a necessidade de uma malha de controle, alcançando alto fator de potência e baixa taxa de distorção harmônica da corrente drenada da rede. Uma estratégia de controle de modulação em frequência garante a regulação da tensão de saída sob variações de carga. Estas características fazem deste conversor uma alternativa viável para retificadores controlados utilizados em correção de fator de potência. Neste trabalho a análise teórica, um exemplo de projeto simplificado, e os resultados experimentais para um protótipo de 1-kW são apresentados. O protótipo é projetado para ter uma tensão de entrada rms de 127 V em uma frequência de 60 Hz, uma tensão de saída de 400 V, e uma frequência de comutação nominal de 30 kHz.

**Palavras-Chave:** Correção de fator de potência, retificador *Boost* monofásico

## ABSTRACT

### HIGH POWER FACTOR BOOST RECTIFIER WITH FREQUENCY MODULATION WITHOUT A CURRENT CONTROL LOOP

In this paper, a high power factor rectifier based on boost topology without current control loop is studied. It uses two active switches that operate complementarily, and it is designed to have one inductor in continuous conduction mode, and the other in discontinuous conduction mode. This arrangement produce an input current that follows the grid voltage waveform without the need of a current control loop, achieving high power factor and low total harmonic distortion of the current drawn from the grid. A frequency-modulation control strategy ensures output voltage regulation under load variations. These characteristics make this converter a viable alternative to controlled rectifiers used in power factor correction. In this paper the theoretical analysis, a simplified design example, and the experimental results for a 1-kW prototype are presented. The prototype is designed to have a rms input voltage of 127 V at 60Hz frequency, an output voltage of 400 V, and a nominal switching frequency of 30 kHz.

**Key words:** Power factor correction, single-phase *Boost* rectifier

# 1 INTRODUÇÃO

---

# 1 INTRODUÇÃO

## 1.1 MOTIVAÇÃO

O controle do fluxo de energia elétrica entre dois ou mais sistemas elétricos sempre será objeto de estudo relevante dos engenheiros eletricitas. Para realizar tal controle busca-se métodos que garantam alto rendimento, custos reduzidos, e, na medida do possível, simplicidade.

As crescentes exigências por parte das concessionárias, em relação ao aumento do fator de potência e redução de conteúdo harmônico, impulsionam ainda mais estes estudos, levando ao surgimento de novas topologias e rearranjos de circuitos existentes em busca de outras maneiras de atender as normas existentes.

Como muitos dos equipamentos utilizados, tanto na indústria como nas residências, necessitam de conversão da corrente alternada (c.a.) da rede, para corrente contínua (c.c.), e tais conversores drenam correntes distorcidas da rede, introduzindo elevado conteúdo harmônico, e por consequência, trabalhando com baixo fator de potência, surge a necessidade da utilização de topologias de retificadores com correção de fator de potência.

O principal conversor utilizado com esta finalidade é o retificador *Boost* monofásico aplicado à correção de fator de potência (CFP), que apresenta como principais características sua robustez, confiabilidade, e controle simples e de fácil implementação. O que se propõe a estudar neste trabalho é uma nova topologia baseada neste retificador *Boost* monofásico aplicado à correção de fator de potência.

A principal vantagem da nova topologia proposta reside no fato de que, assim como nos retificadores *Boost* operando em modo de condução descontínua, a corrente no indutor de entrada segue a forma de onda da tensão de entrada. Porém, diferentemente do retificador *Boost* em modo de condução descontínuo, as componentes de terceira e quinta harmônica são naturalmente suprimidas, resultando em uma corrente de entrada com baixo conteúdo harmônico e alto fator de potência, sem a necessidade de uma malha de controle de corrente. A principal desvantagem, por sua vez, é o aumento no número de componentes, que passa de um indutor, um diodo e uma chave, para dois de cada um destes elementos.

## 1.2 OBJETIVO

Este trabalho visa apresentar uma nova topologia de retificador *Boost* aplicado à correção de fator de potência por meio de um estudo de seu funcionamento, simulações numéricas, dimensionamento, e construção de um protótipo experimental para a validação final em laboratório.

Este trabalho objetiva avaliar:

1. o funcionamento do circuito, por meio de estudo teórico, em simulação e experimentalmente;
2. as vantagens e desvantagens da topologia proposta frente as demais utilizadas;
3. a aplicabilidade do retificador proposto.

## 1.3 APRESENTAÇÃO DO CIRCUITO PROPOSTO

A topologia proposta é apresentada na Figura 1.1. Como dito anteriormente, são utilizados dois indutores, duas chaves, e dois diodos, sendo esta a desvantagem em relação ao retificador *Boost* tradicional, que utiliza um indutor, uma chave e um diodo.

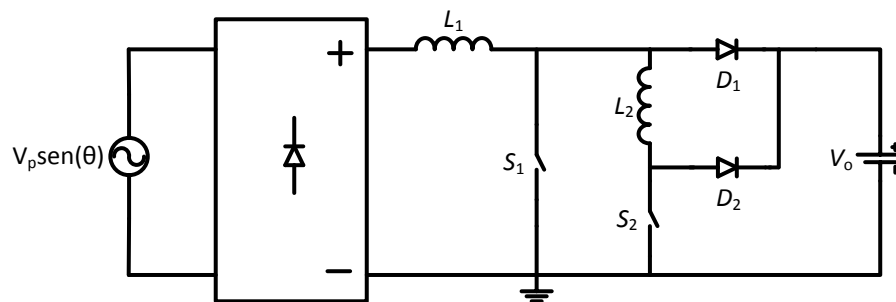


Figura 1.1. Topologia de Retificador Boost Proposta.

## **2 REVISÃO BIBLIOGRÁFICA**

---

## 2 REVISÃO BIBLIOGRÁFICA

### 2.1 CORREÇÃO DE FATOR DE POTÊNCIA E REDUÇÃO DE HARMÔNICOS

Nas últimas décadas, uma grande mudança tem sido observada no tipo de carga conectada à rede de distribuição de energia elétrica. As cargas lineares (iluminação incandescente, aquecedores, iluminação fluorescente, etc.) têm cedido lugar às cargas eletrônicas que apresentam um comportamento não linear (televisores, aparelhos de som, fotocopiadoras, aparelhos de fax, computadores, etc) [1].

O ponto em comum entre estas cargas não lineares é que os circuitos eletrônicos, alimentados em corrente contínua, utilizam a energia elétrica da rede de distribuição de baixa tensão através de conversores de corrente alternada para corrente contínua (c.a.-c.c.). Entretanto, o funcionamento destas estruturas ocasiona o surgimento de distorções nas formas de onda das grandezas do sistema e acabam influenciando negativamente a qualidade da energia recebida por outros usuários. Podendo causar ruídos de audiofrequência, redução da capacidade de fornecimento de energia da linha e oscilações mecânicas em motores, entre outros problemas [2].

Considerando estas problemáticas oriundas do funcionamento de dispositivos eletrônicos, e diante das exigências feitas pelas agências reguladoras através de normas e recomendações, busca-se a utilização de correção de fator de potência e redução de conteúdo harmônico nas fontes de alimentação.

Os parâmetros de fator de potência (FP) e taxa de distorção harmônica (TDH) são utilizados como referência para medir o quanto uma determinada carga interfere na qualidade de energia do sistema elétrico.

A distorção harmônica é entendida como a presença de sinais de maior frequência, que somados ao sinal fundamental (de 60 Hz no caso do sistema elétrico brasileiro), fazem com que este perda seu formato senoidal desejado. Estas distorções surgem na forma de sinais com frequência múltipla inteira da frequência fundamental. Normas brasileiras e normas internacionais servem como base para controlar os valores totais destas distorções.

Em cargas não lineares, as distorções geradas na corrente drenada resultam em um aumento do seu valor rms, mas não da potência média consumida. A presença de dinâmica na carga juntamente com elementos reativos, que causam a defasagem

entre as componentes fundamentais de tensão ( $V_1$ ) e corrente ( $I_1$ ), reduzem o fator de potência [1].

Sendo a potência média dada por

$$P_{med} = \frac{V_1 I_1}{2} \cos(\varphi_1 - \theta_1). \quad (1)$$

Mas como as harmônicas afetam o valor rms da corrente, dado por

$$I_{rms} = \sqrt{I_0^2 + \sum_{n=1}^{\infty} \frac{I_n^2}{2}}. \quad (2)$$

E o fator de potência é definido como:

$$FP = \frac{\text{Potência Média}}{(\text{Tensão rms})(\text{Corrente rms})}. \quad (3)$$

O resultado de um aumento no valor rms da corrente, mas não da potência média consumida, é uma redução no fator de potência.

A TDH, por sua vez, é definida como a relação entre o valor rms da forma de onda ( $I_n$ ), não incluindo a componente fundamental, em relação à magnitude do valor rms da componente fundamental ( $I_1$ ) [1].

$$TDH = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (4)$$

Um exemplo de circuito não linear é o retificador de detecção de pico mostrado na Figura 2.1 (a). A corrente alternada drenada consiste de pulsos de curta duração com picos ocorrendo nos picos da tensão de alimentação. A componente fundamental de corrente e de tensão estão praticamente em fase, porém, o conteúdo harmônico é bastante considerável, conforme visto na Figura 2.1 (b), resultando em um fator de potência geralmente entre 0,55 e 0,65 para este circuito convencional [1].

No Brasil, desde a década de 60, três decretos já foram publicados estabelecendo que consumidores e concessionárias buscassem manter o fator de potência de seus sistemas e cargas o mais próximo possível da unidade. O último deles, publicado em 20 de Março de 1992, estabelecendo um limite de referência de fator de potência maior que 0,92, bem como a forma de avaliação e critério de faturamento da energia reativa excedente a esse limite estabelecido.

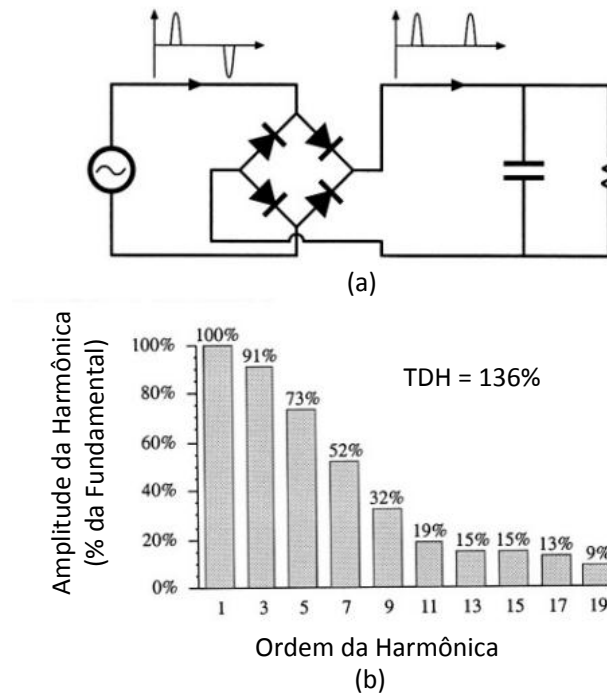


Figura 2.1. (a) Retificador convencional de detecção de pico, (b) espectro de frequência típico da corrente de linha drenada por um retificador de detecção de pico [1].

As recomendações da *IEEE Power and Energy Society* para controle de harmônicos em sistemas elétricos de potência são um padrão internacional de diretrizes [3]. Na Tabela 2.1 são apresentados valores máximos, em percentual da corrente de carga  $I_L$ , das distorções harmônicas desejadas para cada ordem de harmônico ímpar até a quinquagésima harmônica, retirados desta norma. Esta tabela é válida para sistemas com tensão nominal entre 120 V e 69 kV.

Tabela 2.1. Máxima distorção harmônica de corrente em percentual da corrente dreana, para cada ordem harmônica ímpar até a quinquagésima, em sistemas com tensão entre 120 V e 69 kV [3].

Maximum harmonic current distortion in percent of $I_L$						
Individual harmonic order (odd harmonics) <sup>a, b</sup>						
$I_{sc}/I_L$	$3 \leq h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h \leq 50$	TDD
<20 <sup>c</sup>	4.0	2.0	1.5	0.6	0.3	5.0
20 < 50	7.0	3.5	2.5	1.0	0.5	8.0
50 < 100	10.0	4.5	4.0	1.5	0.7	12.0
100 < 1000	12.0	5.5	5.0	2.0	1.0	15.0
> 1000	15.0	7.0	6.0	2.5	1.4	20.0

Estas referências de FP e TDH servem tanto para instalações industriais quanto para o projeto de conversores como o que se propõe a fazer neste trabalho.

## 2.2 CONVERSORES ESTÁTICOS

Os conversores estáticos, ou conversores de potência, são circuitos elétricos responsáveis pelo processamento de energia elétrica. Eles operam modificando o valor ou a forma de onda da tensão elétrica em seus terminais, e dessa forma controlando o fluxo de potência entre uma fonte de energia elétrica e o consumidor.

A classificação tradicional destes conversores se dá de acordo com o tipo de grandeza de entrada e saída, sendo contínuas ou alternadas.

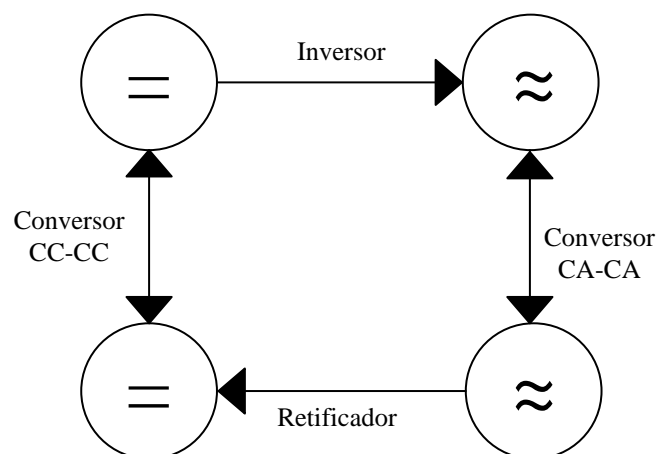


Figura 2.2. Tipos de Conversores Estáticos.

Como pode ser visto na Figura 2.2, entre grandezas c.c. e c.a. pode-se definir ao menos quatro tipos de conversores: conversores c.c.-c.c., conversores c.a.-c.a., conversores c.c.-c.a. (chamados de inversores), e conversores c.a.-c.c. (chamados de retificadores) [1].

Uma vez que se propõe neste trabalho uma topologia de retificador, será focado este tipo de conversor nos próximos itens.

### 2.2.1 Retificadores

Como dito anteriormente, os retificadores são circuitos conversores que transformam grandezas alternadas em grandezas contínuas. Estes ainda podem ser subdivididos em outras categorias, de acordo com os semicondutores utilizados,

com a existência ou não de isolamento, com a direcionalidade do fluxo de potência, com a quantidade de fases retificadas, dentro outros [1].

### i. Retificadores Controlados e Não Controlados

De acordo com o tipo de semicondutor utilizado, os retificadores podem ser classificados ainda em controlados e não controlados. Retificadores a diodo são ditos não controlados, uma vez que este dispositivo não possui gatilho que possa ser alimentado de modo a comandar a condução ou bloqueio do mesmo. Já retificadores que utilizam tiristores, estes podendo ser disparados a critério do projetista, são ditos retificadores controlados.

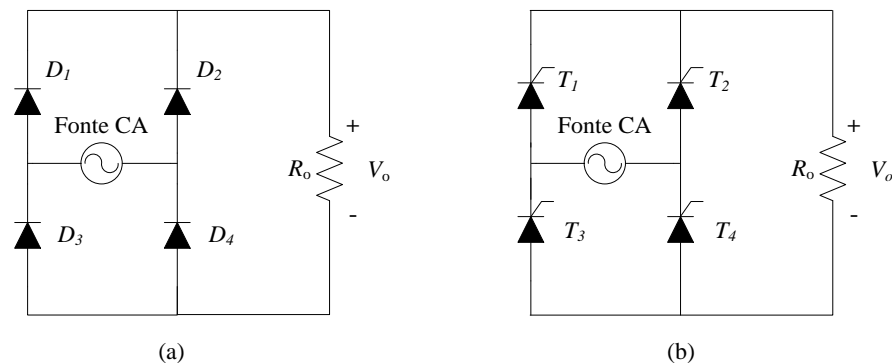


Figura 2.3. (a) Retificador não controlado, (b) Retificador controlado.

### ii. Retificadores Monofásicos e Trifásicos

Como mostrado na Figura 2.4, retificadores também podem ser classificados pela quantidade de fases retificadas, geralmente divididos em monofásicos e trifásicos.

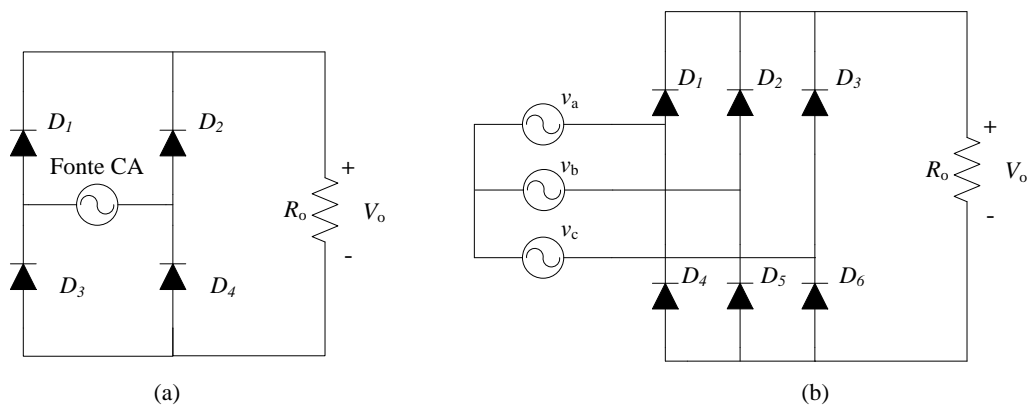


Figura 2.4. (a) Retificador Monofásico, (b) Retificador Trifásico.

### iii. Retificadores Isolados e Não Isolados

Dependendo da utilização ou não de transformadores, com intuito de isolar eletricamente a fonte CA da carga, classifica-se também os retificadores em isolados e não isolados. A Figura 2.5 mostra exemplos destes tipos de retificadores.

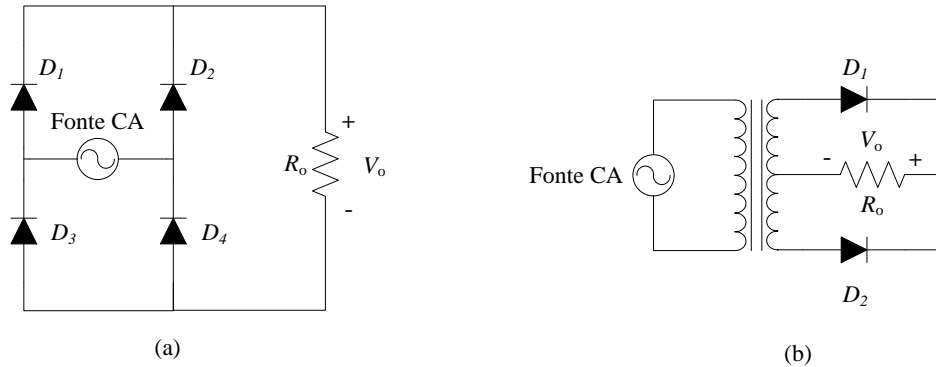


Figura 2.5. (a) Retificador não isolado, (b) Retificador Isolado.

### iv. Retificadores Unidirecionais e Bidirecionais

Classificam-se também os retificadores de acordo com a direcionalidade do fluxo de potência, podendo este se dar apenas do lado CA para o lado CC (unidirecional), como em ambos os sentidos (bidirecional). Na Figura 2.6 observam-se exemplos destes tipos de retificadores.

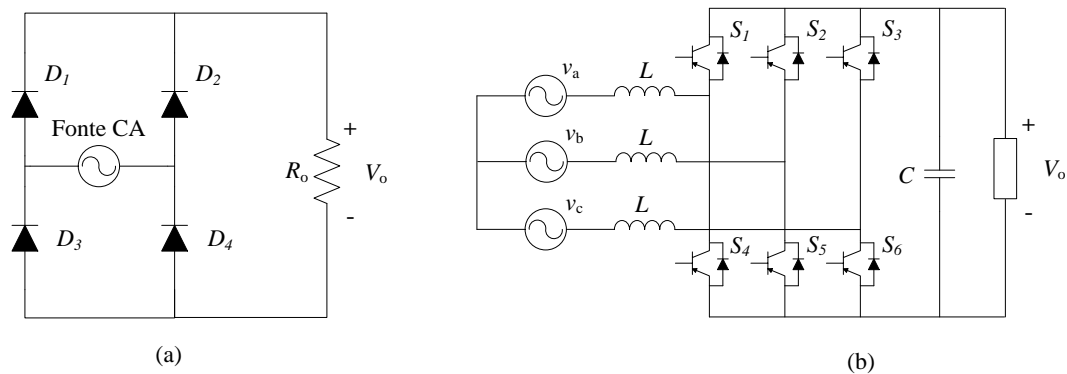


Figura 2.6. (a) Retificador Unidirecional, (b) Retificador Bidirecional.

### v. Retificadores com ou sem Correção de Fator de Potência

Retificadores também podem ter a funcionalidade de corrigir o fator de potência e as distorções na forma de onda da corrente drenada, ocasionados naturalmente por seu funcionamento. Assim, também se classifica retificadores a partir da existência ou ausência de estágios de correção de fator de potência.

A Figura 2.7 mostra estes dois tipos de retificador. O circuito mostrado na Figura 2.7(b) é chamado retificador *Boost*, possuindo um estágio utilizado para correção de fator de potência, baseado na topologia de conversor CC-CC *Boost*, que tem como característica elevar a tensão CC de entrada. Este retificador *Boost* consolidou-se como uma das principais topologias de retificador com correção de fator de potência, sendo utilizado em diversas aplicações ao longo dos anos, e estudado há décadas [4]-[13].

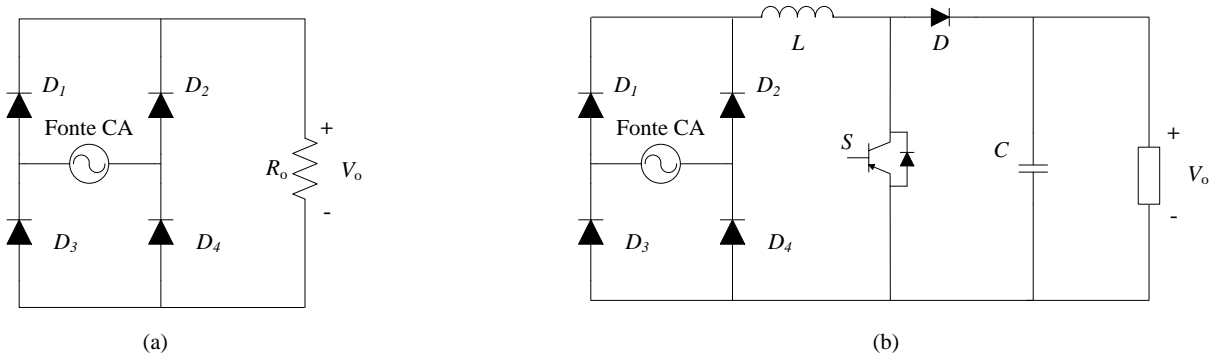


Figura 2.7. (a) Retificador sem correção de fator de potência, (b) Retificador com correção de fator de potência.

A topologia proposta neste trabalho é a de um retificador monofásico, não isolado, não controlado, unidirecional, com correção de fator de potência, baseado na topologia de retificador *Boost*. Logo, a topologia *Boost* tradicional será apresentada a título de referência para comparações futuras com a topologia proposta.

### 2.3 RETIFICADOR BOOST APLICADO À CORREÇÃO DE FATOR DE POTÊNCIA.

O circuito retificador baseado na topologia *Boost* é o mais popular dentre os vários conversores propostos para promover a correção de fator de potência de fontes de alimentação monofásicas. Geralmente, para o estágio de correção de fator de potência (do inglês *Power Factor Correction* – *PFC* ou Correção de Fator de Potência - CFP), acopla-se um conversor *Boost* após a estrutura retificadora, conhecido na literatura como retificador *Boost* [4]. A partir de técnicas de controle adequadas, é possível emular uma carga com características resistivas, atingindo desta forma, um fator de potência próximo da unidade. Na Figura 2.8 apresenta-se o circuito do retificador *Boost*.

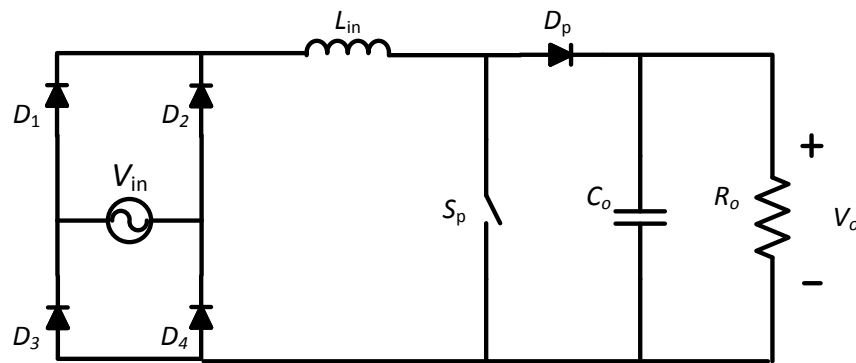


Figura 2.8. Circuito Retificador Boost Tradicional.

As primeiras soluções propostas para melhora na qualidade de energia destes retificadores ainda trabalhavam com fator de potência próximo a 0,9 e TDH de aproximadamente 20% [5]. Logo, métodos de eliminação de harmônicos entraram em foco. Estudos comparativos de métodos existentes foram elaborados [6]. Novos métodos de comutação para retificadores monofásicos foram propostos [7], assim como as primeiras modificações na topologia tradicional, em busca de melhores resultados [8].

Nos anos seguintes, outras modificações na topologia tradicional foram propostas [9]. Maior atenção foi dada ao uso de retificadores *Boost* funcionando em modo de condução descontínua [10] [11] [12]. E análises comparativas entre topologias de retificadores foram feitas [13] [14].

Nos últimos anos, diversos estudos continuam sendo feitos baseando-se na topologia tradicional de retificador *Boost* aplicada à correção de fator de potência. Novos retificadores monofásicos baseados no retificador *Boost* clássico foram propostos [15]. Estudos a respeito da eficácia de novas técnicas de projeto e análise de retificadores [16]. Propostas de uso e problemáticas na aplicação em carros elétricos [17] [18]. Propostas de novas topologias multiníveis [20]. Topologia de retificador sem ponte de baixo custo [21]. Topologia de retificador sem ponte utilizando comutação suave [22], dentro outros.

A utilização em CFP deste circuito se dá com o funcionando em modo de condução descontínuo (MCD), crítico (MCCr) e contínuo (MCC), tendo cada um destes funcionamentos suas vantagens e desvantagens.

Um foco maior será dado no funcionamento em modo de condução contínuo e descontínuo. Em relação a topologia proposta, o retificador *Boost* tradicional

funcionando em modo de condução descontínuo apresenta uma maior similaridade, principalmente pela não necessidade de malha de controle da corrente de entrada.

### 2.3.1 Retificador *Boost* operando em Modo Condução Descontínua (MCD)

A operação em modo de condução descontínua do retificador *Boost* aplicado à CFP consiste no funcionamento em condução descontínua de corrente no indutor de entrada [23].

As vantagens deste funcionamento são:

- Controle simples, uma vez que não é preciso malha de controle de corrente, já que a corrente de entrada segue naturalmente a forma de onda da tensão de entrada;
- Redução de perdas de chaveamento, já que a chave é acionada em ZCS (*Zero-Current-Switch* ou Chaveamento a Corrente Nula) e o diodo não apresenta recuperação reversa [23].

Como desvantagem, cita-se as altos valores eficazes de corrente observados nos semicondutores, aumentando perdas de condução e esforços sobre os mesmos [23]. Além disso, é necessário a utilização de filtro de entrada para reduzir as componentes de alta frequência na corrente de entrada do circuito.

Na Figura 2.9 ilustra-se o circuito de um conversor *Boost* CC-CC, que será utilizado para simplificar a apresentação e análise das etapas de operação do retificador *Boost* operando em MCD.

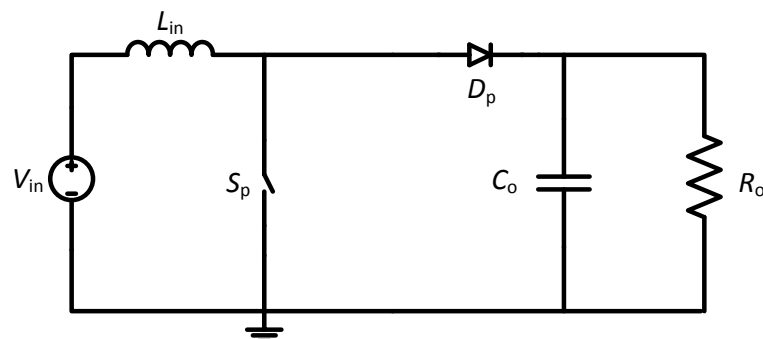


Figura 2.9. Circuito do Conversor Boost Tradicional.

O funcionamento divide-se em três etapas: na primeira, a chave  $S_p$  entra em condução, e o indutor  $L_{in}$  armazena energia proveniente da fonte, de modo que sua corrente irá crescer linearmente até seu valor de pico, até o instante em que a chave

$S_p$  será aberta; quando a chave  $S_p$  for aberta, inicia-se a segunda etapa, onde o indutor  $L_{in}$  irá se desmagnetizar, fornecendo energia para a carga, e a corrente no indutor  $L_{in}$  irá decrescer linearmente até zero; quando a corrente no indutor  $L_{in}$  se anular, inicia-se a terceira etapa, na qual tanto a chave  $S_p$  quanto o diodo  $D_p$  estarão bloqueados, a fonte não fornecerá energia durante esta etapa, e a corrente no indutor  $L_{in}$  será nula. Ao término desta etapa, conclui-se um ciclo de comutação, e retorna-se para a primeira etapa. Na Figura 2.10 observam-se estas três etapas de operação.

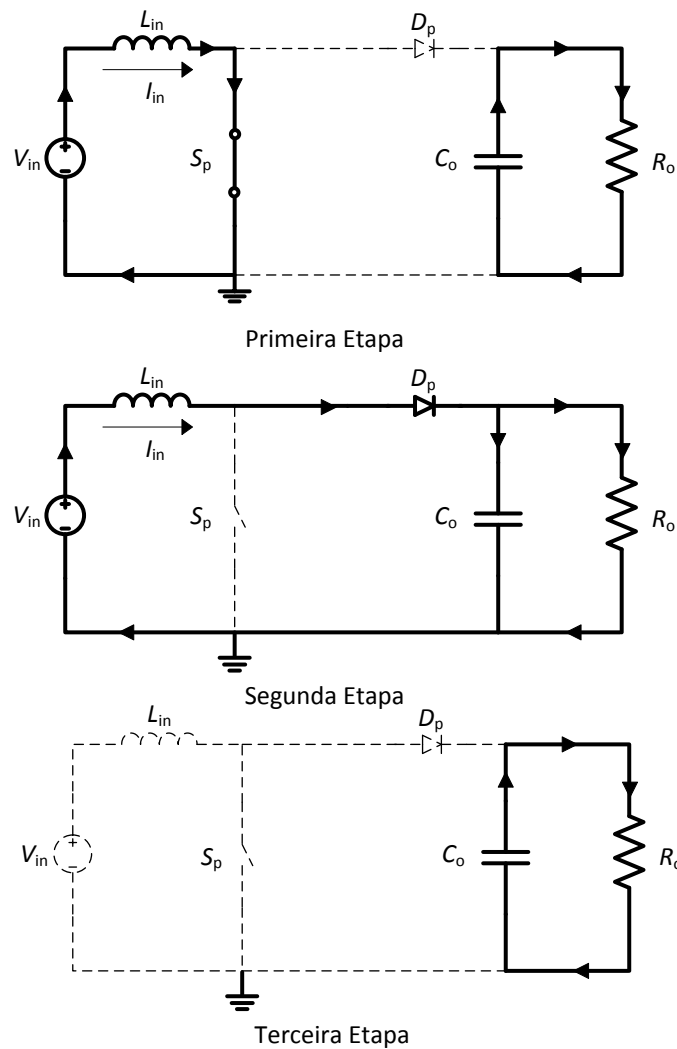


Figura 2.10. Etapas de operação do conversor boost em MCD [23].

Na Figura 2.11 as formas de onda referentes a estas etapas de funcionamento podem ser observadas.

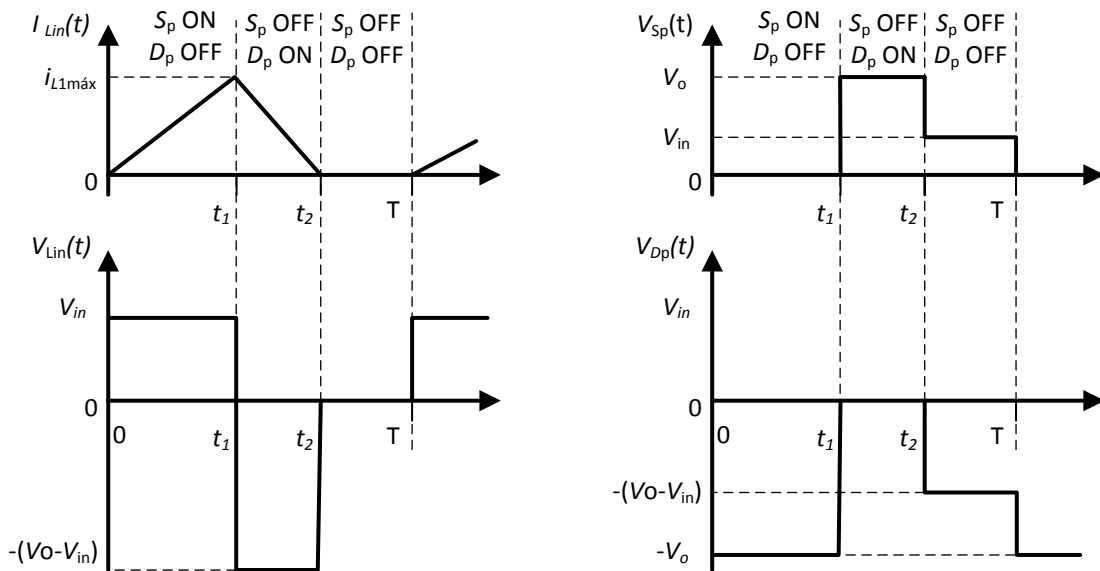


Figura 2.11. Formas de onda em um período de comutação do conversor boost em MCD [23].

Pode-se calcular o fator de potência e a taxa de distorção harmônica deste circuito, que apresentará certa distorção introduzida pelo tempo de desmagnetização do indutor. Esta distorção é função da relação entre a tensão de saída ( $V_o$ ) e a tensão de pico de entrada ( $V_p$ ), dada por  $\beta$ . A Figura 2.12 e Figura 2.13 ilustram estas curvas teóricas.

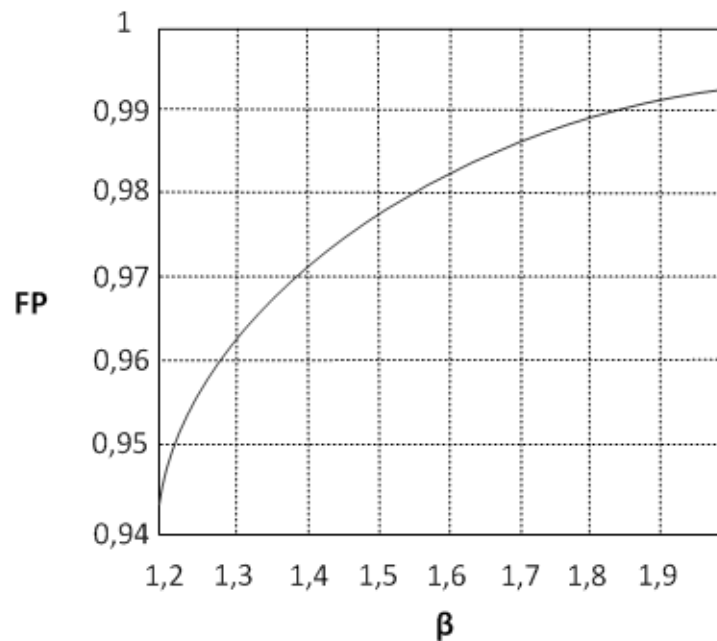


Figura 2.12. Curva de variação do fator de potência em função do  $\beta$  [23].

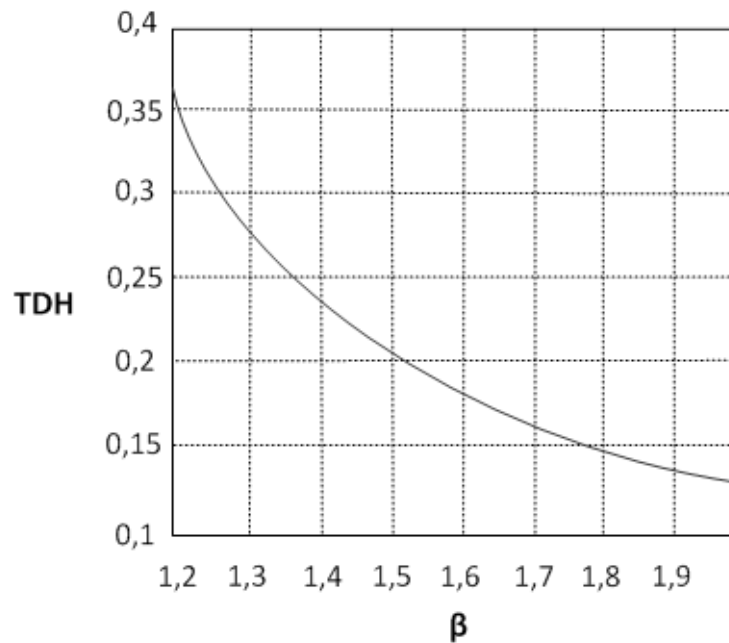


Figura 2.13. Curva de variação da TDH em função do  $\beta$  [23].

Este modo de operação é até hoje estudado, sendo propostas novas estratégias de controle otimizadas para reduzir os picos e valores eficazes das correntes de entrada que são as principais desvantagens deste modo de operação [24] [25].

### 2.3.2 Retificador *Boost* Operando em Modo de Condução Contínuo (MCC)

A topologia com operação em modo de condução contínuo é a mais utilizada, e a partir de uma malha de controle da corrente de entrada, consegue-se garantir alto fator de potência e baixa TDH. Seu funcionamento é similar ao apresentado no item 2.3.1 para a operação em modo de condução descontínuo, porém, sem a terceira etapa de funcionamento.

Apenas a primeira e segunda etapa ilustradas na Figura 2.10 do item 2.3.1 ocorrerão para cada semi ciclo da tensão de entrada: na primeira, quando a chave  $S_p$  é comandada a conduzir, o indutor  $L_{in}$  irá receber energia da fonte, e sua corrente irá crescer linearmente até a chave  $S_p$  ser comandada a bloquear; a segunda etapa se iniciará no bloqueio da chave  $S_p$ , a partir deste momento, o indutor  $L_{in}$  irá se desmagnetizar alimentando o capacitor  $C_o$  e a carga, até que a chave  $S_p$  seja novamente comandada a conduzir, concluindo-se um ciclo de comutação.

A diferenciação se dá na não existência de uma etapa na qual a corrente do indutor de entrada é nula.

Como o objetivo é obter um elevado fator de potência na entrada do sistema, a corrente no indutor de entrada deverá apresentar o formato de uma senóide retificada em fase com a tensão de entrada, e este é o objetivo da malha de controle de corrente. Uma malha de controle da tensão de saída também costuma ser implementada, visando manter o nível de tensão de saída constante apesar de variações de carga.

Independente do modo de condução do indutor de entrada, a topologia *Boost* é consolidada na literatura. Nos últimos anos novos estudos foram feitos propondo novas estratégias de controle, melhoramento de fator de potência, novas técnicas de projeto, aplicações em veículos elétricos, dentre outros. Todos estes trabalhos mostram a importância do assunto, e como a problemática de correção de fator de potência esta sendo abordada pela comunidade científica no intuito de atender às normas nacionais e internacionais e aprimorar o estado da arte.

### **3 ESTUDO DA TOPOLOGIA PROPOSTA**

### 3 ESTUDO DA TOPOLOGIA PROPOSTA

#### 3.1 DESCRIÇÃO DOS MODOS DE OPERAÇÃO

Para se iniciar o estudo da nova topologia proposta para o retificador *Boost* aplicado à correção de fator de potência, deve-se buscar entender o funcionamento deste circuito com tensão de entrada constante CC, uma vez que, a partir deste entendimento, pode-se estender os resultados obtidos para uma tensão de entrada senoidal retificada. Este passo será possível pelo fato da frequência de comutação (na faixa de dezenas de quilohertz) ser muitas vezes superior à frequência da senóide de entrada (60 Hz), fazendo com que, em um período de comutação, a tensão de entrada possa ser considerada constante. Na Figura 3.1 apresenta-se a topologia com entrada constante CC.

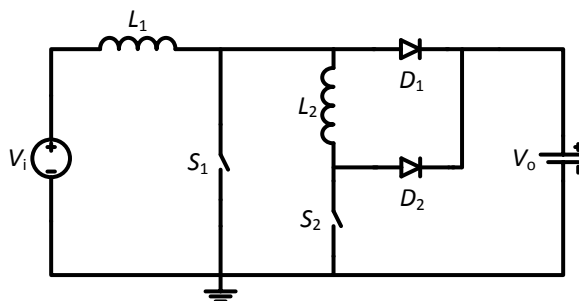


Figura 3.1. Topologia Boost proposta com entrada CC.

A análise constará da definição das etapas de operação, obtenção das formas de onda teóricas, obtenção do ganho estático, e obtenção da característica de saída. Uma vez finalizada esta análise teórica, os resultados obtidos serão validados a partir de um protótipo experimental. Um ponto importante do funcionamento do circuito proposto diz respeito ao comando complementar das chaves, ou seja, quando uma é comandada a fechar, a outra é comandada a abrir, e vice-versa.

Na topologia proposta, assim como nas topologias *Boost* utilizadas em CFP, o modo de condução do indutor caracteriza o funcionamento do circuito. Porém, nesta topologia apresentada existem dois indutores, e uma característica de funcionamento a ser considerada, o que fará com que se tenha dezoito diferentes combinações possíveis de modo de condução nos mesmos.

A Tabela 3.1 apresenta estas diferentes combinações de modos de condução, e a característica de funcionamento citada: a existência ou não de um intervalo de

tempo em que as correntes nos dois indutores serão iguais. Esta característica é importante no estudo deste circuito para se definir em que modo de operação o circuito está funcionando.

Tabela 3.1. Diferentes combinações possíveis de modo de condução e comportamento das correntes na nova topologia.

	<b>Modo de Condução em</b> $L_1$	<b>Modo de Condução em</b> $L_2$	<b>Há intervalo onde</b> $i_{L1}=i_{L2}$ ?
I	MCC	MCD	SIM
II	MCC	MCD	NAO
III	MCC	MCC	SIM
IV	MCC	MCC	NAO
V	MCC	MCCr	SIM
VI	MCC	MCCr	NAO
VII	MCD	MCD	SIM
VIII	MCD	MCD	NAO
IX	MCD	MCC	SIM
X	MCD	MCC	NAO
XI	MCD	MCCr	SIM
XII	MCD	MCCr	NAO
XIII	MCCr	MCD	SIM
XIV	MCCr	MCD	NAO
XV	MCCr	MCC	SIM
XVI	MCCr	MCC	NAO
XVII	MCCr	MCCr	SIM
XVIII	MCCr	MCCr	NAO

Adianta-se que as combinações I, II e III da Tabela 3.1 representam os modos de operação que de fato foram observados em simulação. Assim, nos itens subsequentes, apenas estes três modos de operação serão estudados a fundo. Além disso, é importante salientar que destas 18 possíveis combinações, as de maior interesse são aquelas que apresentam o indutor  $L_1$  em MCC, pois dessa forma

não é necessária a utilização de filtro de entrada, uma vez que não haverá a presença significativa de componentes de alta frequência na corrente de entrada.

### 3.1.1 Modo de Operação I

O primeiro modo de operação a ser estudado será o que apresenta o indutor  $L_1$  em MCC, o indutor  $L_2$  em MCD, e onde se observa a etapa em que a corrente no indutor  $L_1$  será igual a corrente no indutor  $L_2$ . A seguir serão apresentadas as etapas de operação, formas de onda teóricas, obtenção do ganho estático e o equacionamento da característica de saída. É importante salientar que as etapas descritas e as formas de onda apresentadas são para o funcionamento em regime permanente do circuito.

#### 3.1.1.1. Etapas de Operação

Na Figura 3.1 pode-se observar o circuito proposto com tensão de entrada constante CC.

1ª Etapa de Operação: Inicia-se com a chave  $S_1$  comandada a conduzir e a chave  $S_2$  a bloquear

- Chave  $S_1$  fechada;
- Chave  $S_2$  aberta;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  em condução.

Na Figura 3.2 pode-se observar o circuito equivalente da 1ª etapa de operação. Considera-se que o indutor  $L_2$  encontra-se magnetizado quando a chave  $S_1$  é fechada. Esta etapa se dará de  $t = t_0$  à  $t = t_1$ , caracterizando o intervalo  $\Delta t_1 = t_1 - t_0$ .

A partir do circuito equivalente, observa-se que:

$$v_{L_1}(\Delta t_1) = V_i \quad (5)$$

$$v_{L_2}(\Delta t_1) = -V_o \quad (6)$$

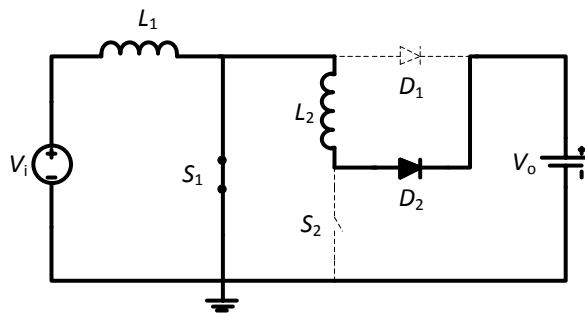


Figura 3.2. Primeira etapa de operação no Modo de Operação I.

Assim, as variações de corrente serão:

$$\Delta i_{L_1}(\Delta t_1) = \frac{V_i \cdot \Delta t_1}{L_1} \quad (7)$$

$$\Delta i_{L_2}(\Delta t_1) = \frac{-V_o \cdot \Delta t_1}{L_2} \quad (8)$$

Com isso, conclui-se que nesta etapa de operação, a corrente no indutor  $L_1$  irá crescer linearmente enquanto a corrente no indutor  $L_2$  irá decrescer linearmente. A etapa irá se encerrar quando o indutor  $L_2$  se desmagnetizar completamente, levando sua corrente à zero, e conseqüentemente, causando o bloqueio do diodo  $D_2$ .

2ª Etapa de Operação: Inicia-se com o bloqueio de  $D_2$

- Chave  $S_1$  fechada;
- Chave  $S_2$  aberta;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  bloqueado.

Na Figura 3.3 pode-se observar o circuito equivalente da 2ª etapa de operação. A etapa se dará entre  $t = t_1$  e  $t = t_2$ , caracterizando o intervalo  $\Delta t_2 = t_2 - t_1$ .

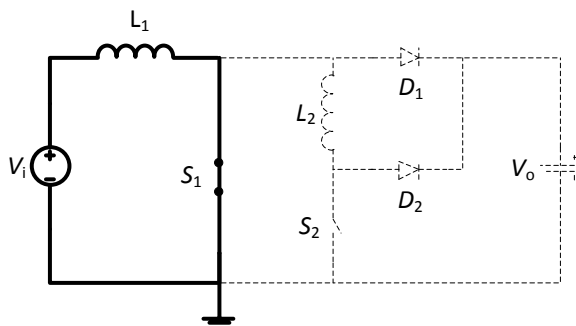


Figura 3.3. Segunda etapa de operação no Modo de Operação I.

A partir do circuito equivalente, observa-se que:

$$v_{L_1}(\Delta t_2) = V_i \quad (9)$$

$$v_{L_2}(\Delta t_2) = 0 \quad (10)$$

Assim, as variações de corrente serão:

$$\Delta i_{L_1}(\Delta t_2) = \frac{V_i \cdot \Delta t_2}{L_1} \quad (11)$$

$$\Delta i_{L_2}(\Delta t_2) = 0 \quad (12)$$

Conclui-se que a corrente no indutor  $L_1$  continua a crescer linearmente, e a corrente no indutor  $L_2$ , que foi a zero no início desta etapa, continua nula. Esta etapa irá se estender até o momento em que as chaves forem comandadas a comutar. É importante notar que esta etapa caracteriza o modo de condução descontínuo do indutor  $L_2$ , uma vez que a corrente do mesmo anulou-se no início da etapa, e manteve-se nula durante todo o intervalo de tempo  $\Delta t_2$  característico desta.

3ª Etapa de Operação: Inicia-se com  $S_2$  comandada a conduzir e  $S_1$  comandada a bloquear

- Chave  $S_1$  aberta;
- Chave  $S_2$  fechada;
- Diodo  $D_1$  em condução;
- Diodo  $D_2$  bloqueado.

Na Figura 3.4 mostra-se o circuito equivalente da terceira etapa de operação. Como a chave  $S_1$  foi comandada a abrir, e a chave  $S_2$  a fechar, estando a corrente do indutor  $L_2$  em zero, a energia armazenada no indutor  $L_1$  irá forçar a condução do diodo  $D_1$ . Esta etapa se dará entre  $t = t_2$  e  $t = t_3$ , caracterizando o intervalo  $\Delta t_3 = t_3 - t_2$ .

A partir do circuito equivalente observa-se que:

$$v_{L_1}(\Delta t_3) = V_i - V_o \quad (13)$$

$$v_{L_2}(\Delta t_3) = V_o \quad (14)$$

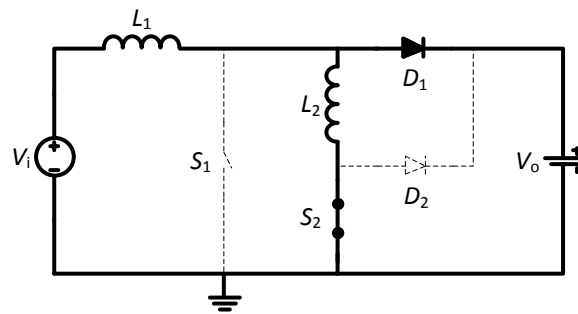


Figura 3.4. Terceira etapa de operação no Modo de Operação I.

Assim, as variações de corrente nos indutores serão:

$$\Delta i_{L_1}(\Delta t_3) = \frac{(V_i - V_o) \cdot \Delta t_3}{L_2} \quad (15)$$

$$\Delta i_{L_2}(\Delta t_3) = \frac{V_o \cdot \Delta t_3}{L_2} \quad (16)$$

Como trata-se de um circuito *Boost*, e a tensão de saída é maior do que a de entrada, conclui-se que a corrente no indutor  $L_1$  irá decrescer linearmente, enquanto que a corrente no indutor  $L_2$  irá crescer linearmente. Esta etapa de operação irá terminar quando as correntes nos indutores se igualarem, e conseqüentemente, o diodo  $D_1$  bloquear, por ter sua corrente anulada.

4ª Etapa de Operação: Inicia-se com o bloqueio de  $D_1$

- Chave  $S_1$  aberta;
- Chave  $S_2$  fechada;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  bloqueado.

Na Figura 3.5 observa-se o circuito equivalente da quarta etapa de operação. Como o diodo  $D_1$  entrou em bloqueio no fim da última etapa, resta agora os dois indutores em série, conduzindo a mesma corrente pela chave  $S_2$ . Esta etapa se dará entre  $t = t_3$  e  $t = t_4$ , caracterizando o intervalo  $\Delta t_4 = t_4 - t_3$ .

A partir do circuito equivalente, tem-se que:

$$v_{L_1}(\Delta t_4) = \left( \frac{L_1}{L_1 + L_2} \right) \cdot V_i \quad (17)$$

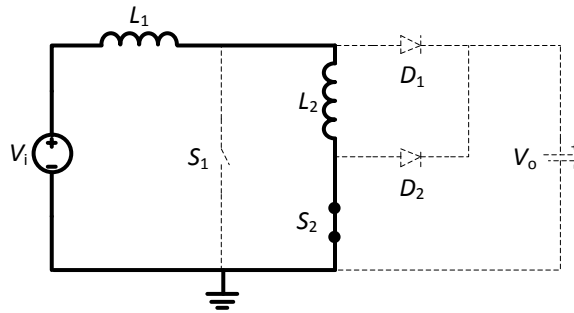


Figura 3.5. Quarta etapa de operação no Modo de Operação I.

$$v_{L_2}(\Delta t_4) = \left( \frac{L_2}{L_1 + L_2} \right) V_i \quad (18)$$

Logo:

$$\Delta i_{L_1}(\Delta t_4) = \frac{V_i \cdot L_1 \cdot \Delta t_4}{(L_1 + L_2) \cdot L_1} = \frac{V_i \cdot \Delta t_4}{L_1 + L_2} \quad (19)$$

$$\Delta i_{L_2}(\Delta t_4) = \frac{V_i \cdot L_2 \cdot \Delta t_4}{(L_1 + L_2) \cdot L_2} = \frac{V_i \cdot \Delta t_4}{L_1 + L_2} \quad (20)$$

Conclui-se que, nesta etapa, as correntes nos indutores permanecerão iguais e irão crescer linearmente a uma mesma taxa de variação, uma vez que, estas haviam se igualado no início da etapa, e as variações de corrente calculadas para o intervalo  $\Delta t_4$  são iguais. Nota-se que esta quarta etapa de operação esta de acordo com o funcionamento no Modo de Operação I (uma etapa onde a corrente no indutor  $L_1$  é igual a corrente no indutor  $L_2$ ). A etapa se estenderá até que as chaves sejam novamente comandadas a comutar, quando se inicia um novo ciclo.

Como a segunda e quarta etapas se encerram com as comutações das chaves, tem-se que  $t_2 = D \cdot T_s$  e  $t_4 = T_s$ , onde  $D$  representa a razão cíclica do circuito, e  $T_s$  o período de comutação. Com isso, estão caracterizadas as quatro etapas de operação para o Modo de Operação I.

### 3.1.1.2. Formas de Onda Teóricas

A partir das etapas de operação estudadas no item anterior, pode-se traçar as formas de onda teóricas para o funcionamento no Modo de Operação I. Os gráficos mostrados a seguir nas Figura 3.6 e Figura 3.7 exemplificam as formas de onda

esperadas para dois períodos de comutação. São representadas: as tensões nas chaves  $S_1$  e  $S_2$ , as tensões nos indutores  $L_1$  e  $L_2$ , as correntes nos diodos  $D_1$  e  $D_2$ , e as correntes nos indutores  $L_1$  e  $L_2$ . É possível observar todas as etapas de operação com clareza.

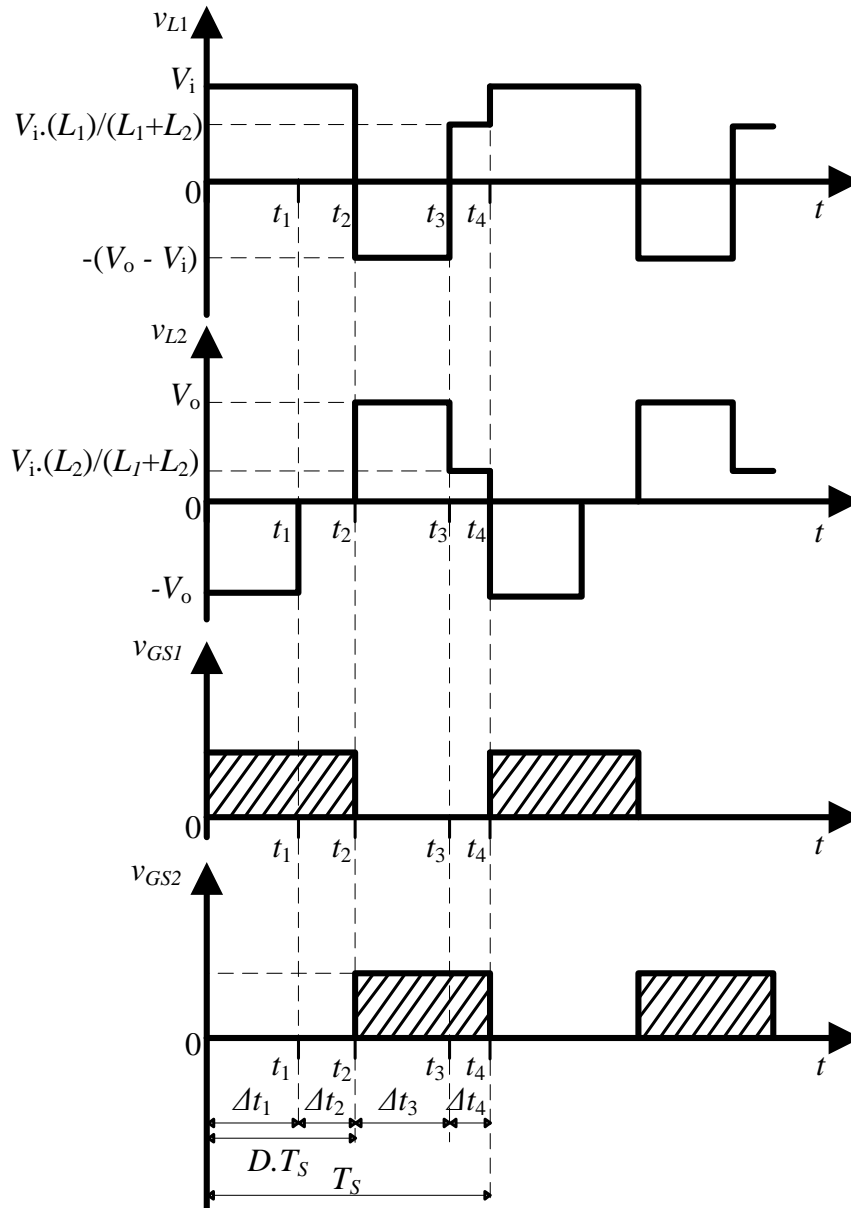


Figura 3.6. Formas de onda teóricas de comando das chaves e tensões nos indutores no Modo de Operação I.

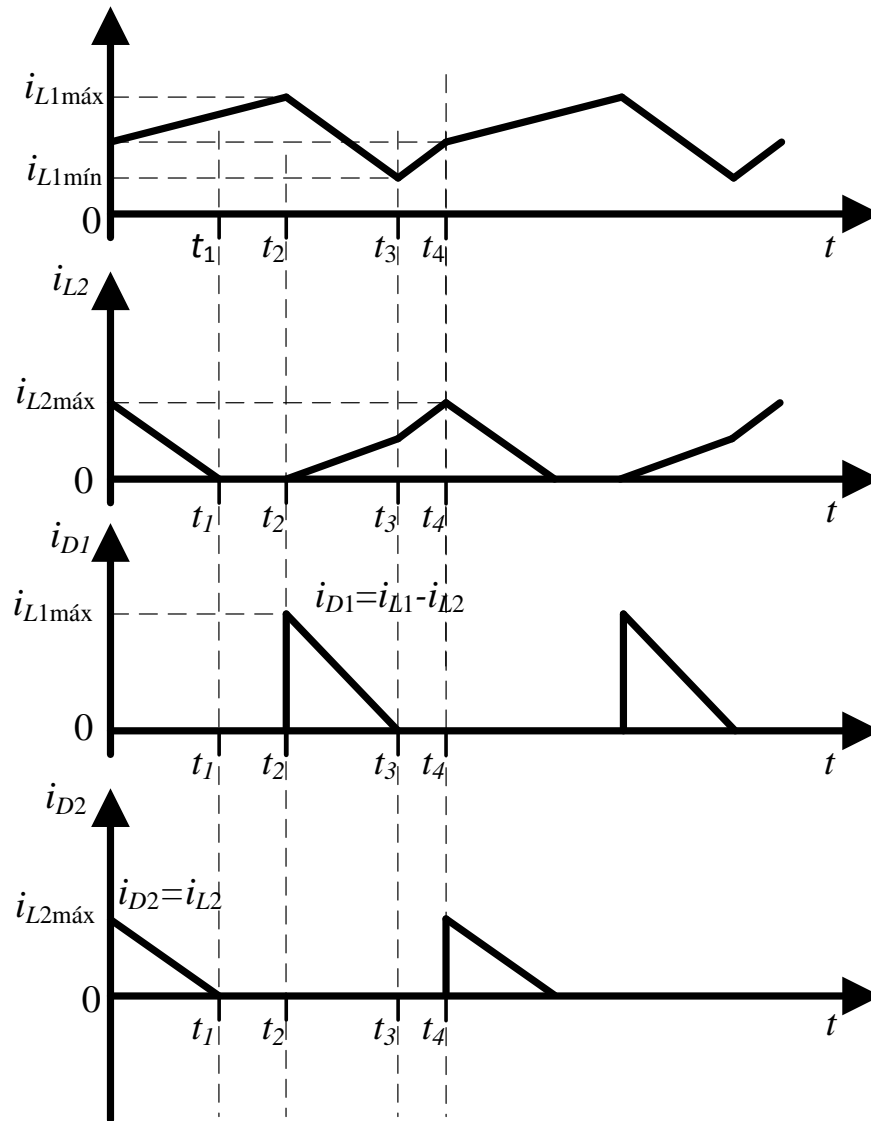


Figura 3.7. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação I.

### 3.1.1.3. Obtenção do Ganho Estático e da Característica de Saída

Para se obter o ganho estático apenas em função dos parâmetros do circuito, da razão cíclica e do período de comutação, deve-se primeiro obter os intervalos de tempo de cada etapa de operação em função destes. As relações entre estes intervalos, o período de chaveamento, e a razão cíclica são:

$$\Delta t_1 + \Delta t_2 = D T_s \quad (21)$$

$$\Delta t_3 + \Delta t_4 = T_s - D T_s = T_s \cdot (1 - D) \quad (22)$$

Fazendo a tensão média nos indutores igual a zero, referente à operação em regime permanente, tem-se:

$$v_{L\text{med}} = \frac{1}{T_S} \cdot \int_0^{T_S} v_{L_1}(t) \cdot dt = \frac{1}{T_S} \cdot \left[ \int_0^{t_1} V_i \cdot dt + \int_{t_1}^{t_2} V_i \cdot dt + \int_{t_2}^{t_3} (V_i - V_o) \cdot dt + \int_{t_3}^{t_4} \frac{V_i \cdot L_1}{L_1 + L_2} \cdot dt \right] = 0 \quad (23)$$

Como definido anteriormente,  $\Delta t_1 = t_1 - 0$ ,  $\Delta t_2 = t_2 - t_1$ ,  $\Delta t_3 = t_3 - t_2$ ,  $\Delta t_4 = t_4 - t_3$ , resolvendo as integrais, tem-se que:

$$V_i \cdot \Delta t_1 + V_i \cdot \Delta t_2 + (V_i - V_o) \cdot \Delta t_3 + \frac{V_i \cdot L_1}{(L_1 + L_2)} \cdot \Delta t_4 = 0 \quad (24)$$

Substituindo as Equações (21) e (22) na Equação (24), tem-se:

$$V_i \cdot D \cdot T_S + (V_i - V_o) \cdot \Delta t_3 + \frac{V_i \cdot L_1}{(L_1 + L_2)} \cdot [T_S \cdot (1 - D) - \Delta t_3] = 0 \quad (25)$$

Definindo o ganho  $q$  e a relação entre as indutâncias  $K_L$  como apresentado nas Equações (26) e (27), respectivamente:

$$q = \frac{V_o}{V_i} \quad (26)$$

$$K_L = \frac{L_1}{L_2} \quad (27)$$

Assim, substituindo as Equações (26) e (27) na Equação (25), e resolvendo para  $\Delta t_3$ , tem-se que:

$$\Delta t_3 = \frac{T_S \cdot (K_L + D)}{q \cdot (K_L + 1) - 1} \quad (28)$$

A partir da Equação (22), tem-se que:

$$\Delta t_4 = T_S(1-D) - \frac{T_S \cdot (K_L + D)}{q \cdot (K_L + 1) - 1} \quad (29)$$

Seguindo os mesmos passos usados no cálculo de  $\Delta t_3$  e  $\Delta t_4$ , porém, a partir do cálculo da tensão média no indutor  $L_2$ , ou seja, substituindo as Equações (21), (22), (26) e (27) na Equação (30),

$$V_{L2med} = \frac{1}{T_S} \left( \int_0^{t_1} -V_0 dt + \int_{t_1}^{t_2} 0 dt + \int_{t_2}^{t_3} V_0 dt + \int_{t_3}^{t_4} \frac{V_i L_2}{L_1 + L_2} dt \right) = 0 \quad (30)$$

Encontra-se:

$$\Delta t_1 = \frac{T_S}{q} \quad (31)$$

$$\Delta t_2 = D T_S - \frac{T_S}{q} \quad (32)$$

Definido os intervalos, calcula-se a corrente média na carga:

$$I_o = I_{D1} + I_{D2} \quad (33)$$

Onde  $I_{D1}$  e  $I_{D2}$  são as correntes médias dos diodos  $D_1$  e  $D_2$ , respectivamente, dadas por:

$$I_{D1} = \frac{1}{T_S} \cdot \int_0^{T_S} i_{D1}(t) \cdot dt = \frac{1}{T_S} \cdot \frac{i_{L1máx} \cdot \Delta t_3}{2} \quad (34)$$

$$I_{D2} = \frac{1}{T_S} \cdot \int_0^{T_S} i_{D2}(t) \cdot dt = \frac{1}{T_S} \cdot \frac{i_{L2máx} \cdot \Delta t_1}{2} \quad (35)$$

Assim, substituindo as Equações (28), (31), (34) e (35) na Equação (32), tem-se:

$$I_o = \frac{V_i T_S (q \cdot D^2 + 2 \cdot q \cdot D \cdot K_L + 2 \cdot q \cdot K_L^2 - K_L + q \cdot K_L)}{2 \cdot L_1 \cdot (K_L \cdot q^2 + q^2 - q)} \quad (36)$$

Buscando parametrizar a corrente de saída, deixando ambos os lados da Equação (36) adimensionais, tem-se que:

$$\frac{2.L_1.f_s.I_o}{V_i} = \frac{q.D^2 + 2.q.D.K_L + 2.q.K_L^2 - K_L + q.K_L}{K_L.q^2 + q^2 - q} \quad (37)$$

Define-se então a corrente de saída parametrizada como:

$$\bar{I}_o = \frac{2.L_1.f_s.I_o}{V_i} = \frac{q.D^2 + 2.q.D.K_L + 2.q.K_L^2 - K_L + q.K_L}{K_L.q^2 + q^2 - q} \quad (38)$$

Isolando  $q$  na Equação (38), encontra-se:

$$q = \frac{a + \sqrt{b+c+d}}{e} \quad (39)$$

Onde,

$$a = \bar{I}_o + K_L + D^2 + 2.K_L^2 + 2.D.K_L \quad (40)$$

$$b = D^4 + 4.D^3.K_L + 2.D^2.\bar{I}_o + 8.D^2.K_L^2 + 2.D^2.K_L \quad (41)$$

$$c = 4.D.\bar{I}_o.K_L + 8.D.K_L^3 + 4.D.K_L^2 + \bar{I}_o^2 \quad (42)$$

$$d = -2.\bar{I}_o.K_L + 4.K_L^4 + 4.K_L^3 + K_L^2 \quad (43)$$

$$e = 2.\bar{I}_o + 2.K_L.\bar{I}_o \quad (44)$$

A partir da corrente de carga parametrizada dada pela Equação (38), e da expressão do ganho  $q$  em função desta, de  $K_L$  e de  $D$ , dado pelas Equações (39), (40), (41), (42), (43) e (44), pode-se traçar a característica de saída esperada para o circuito analisado. Esta curva será traçada uma vez que tenham sido apresentadas as características dos outros dois modos de operação observados, no item 4.

### 3.1.2 Modo de Operação II

Este modo de operação é caracterizado pelo funcionamento com o indutor  $L_1$  e  $L_2$  em MCC, e mantendo-se a etapa onde a corrente no indutor  $L_1$  é igual a corrente no indutor  $L_2$ , sendo apresentado a seguir.

#### 3.1.2.1. Etapas de Operação

1ª Etapa de Operação: Inicia-se com a chave  $S_1$  comandada a conduzir e a chave  $S_2$  a bloquear

- Chave  $S_1$  fechada;
- Chave  $S_2$  aberta;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  em condução.

A primeira etapa de operação se dará conforme a Figura 3.2, porém, não mais chegando ao fim quando da desmagnetização do indutor  $L_2$ , uma vez que neste modo de operação, a corrente no indutor  $L_2$  nunca se anula. Logo, a primeira etapa deste modo de operação irá se estender pelo tempo da primeira e da segunda etapa do Modo de Operação I, anteriormente apresentado, ou seja, de  $t = t_0$  a  $t = t_1 + t_2 = D.T_s$ .

Os valores de tensão nos indutores e a variação de corrente serão dados conforme as Equações (5), (6), (7) e (8).

Conclui-se que a corrente no indutor  $L_1$  irá crescer enquanto que a corrente no indutor  $L_2$  irá decrescer, porém, sem se anular, até que as chaves sejam comandadas a comutar, em  $t = D.T_s$ .

2ª Etapa de Operação: Inicia-se com a chave  $S_2$  comandada a conduzir e a chave  $S_1$  a bloquear

- Chave  $S_1$  aberta;
- Chave  $S_2$  fechada;
- Diodo  $D_1$  em condução;
- Diodo  $D_2$  em bloqueio.

A segunda etapa neste modo de operação é equivalente à terceira etapa no Modo de Operação I, e o circuito equivalente é o mesmo apresentado na Figura 3.4. As tensões e as variações de corrente nos indutores serão dadas conforme as Equações (13), (14), (15) e (16). Assim como na etapa análoga do Modo de Operação I, esta etapa irá durar de  $t = t_2$  a  $t = t_3$  encerrando-se quando a corrente no indutor  $L_1$  se igualar a corrente no indutor  $L_2$ , causando o bloqueio do diodo  $D_1$ .

3ª Etapa de Operação: Inicia-se com o bloqueio de  $D_1$

- Chave  $S_1$  aberta;
- Chave  $S_2$  fechada;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  bloqueado.

A terceira etapa neste modo de operação será equivalente à quarta etapa de operação no Modo de Operação I, e o circuito equivalente é o mesmo apresentado na Figura 3.5. As tensões e variações de corrente nos indutores serão dadas conforme as Equações (17), (18), (19) e (20). Assim como na etapa análoga do Modo de Operação I, esta etapa irá durar de  $t = t_3$  a  $t = t_4$ , encerrando-se quando as chaves forem comandadas a comutar.

### 3.1.2.2. Formas de Onda Teóricas

A partir das etapas de operação estudadas no item anterior, pode-se traçar as formas de onda teóricas neste funcionamento do circuito. Os gráficos mostrados na Figura 3.8 e Figura 3.9, exemplificam as formas de onda esperadas para dois períodos de comutação.

### 3.1.2.3. Obtenção do Ganho Estático e da Característica de Saída

Assim como feito para o Modo de Operação I, parte-se das tensões médias nos indutores para se encontrar os intervalos de tempo das etapas de operação, e por fim o ganho estático do circuito neste modo de funcionamento.

Tem-se,

$$v_{L_{1med}} = \frac{1}{T_S} \cdot \int_0^{T_S} v_{L_1}(t) \cdot dt = \frac{1}{T_S} \cdot [V_i \cdot D \cdot T_S + (V_i - V_o) \cdot \Delta t_3 + \frac{V_i \cdot L_1}{L_1 + L_2} \cdot \Delta t_4] = 0 \quad (45)$$

Onde são válidas as relações estabelecidas nas Equações (21) e (22), e substituindo as Equações (26) e (27) na Equação (45), encontra-se a mesma equação para  $\Delta t_3$  mostrada na Equação (28).

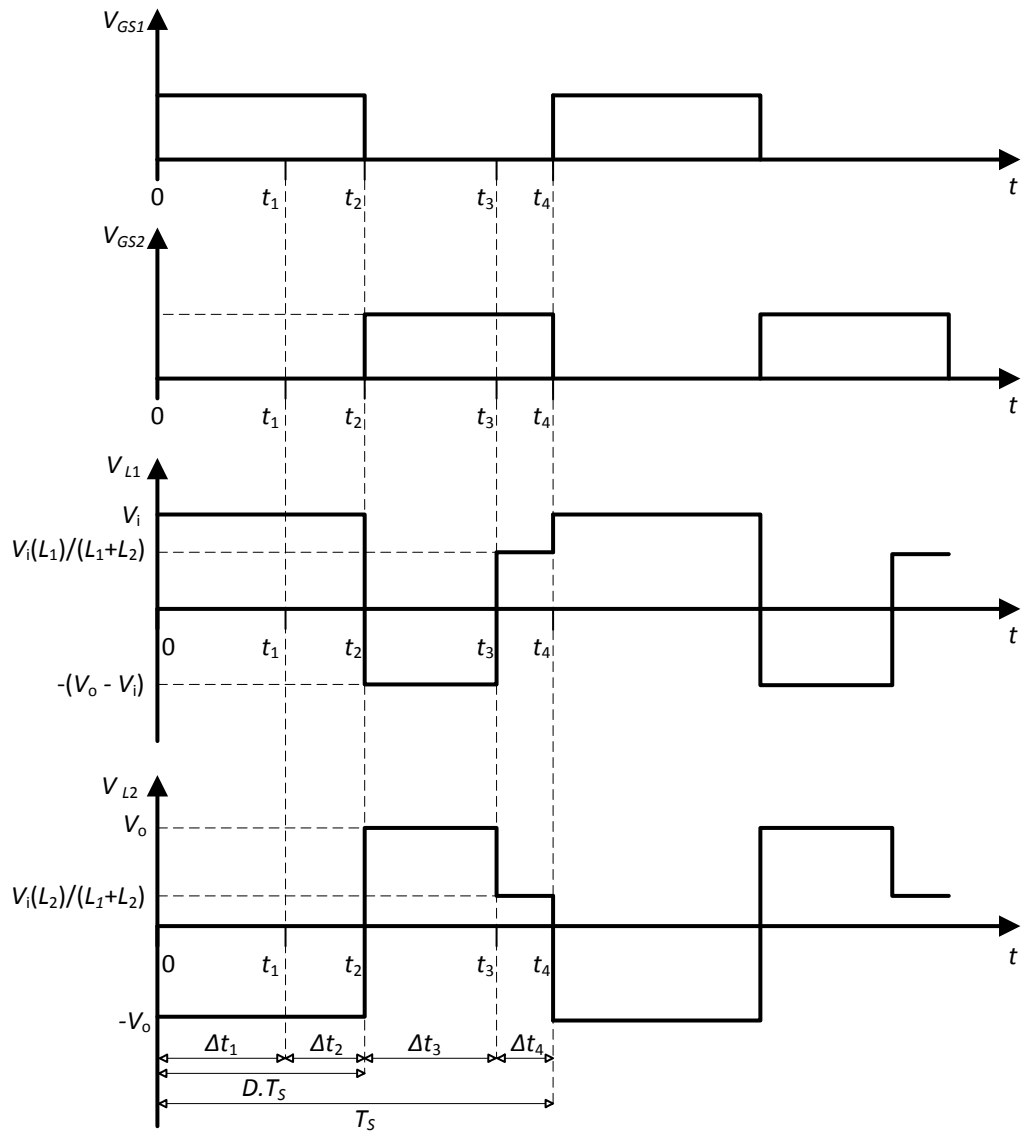


Figura 3.8. Formas de onda teóricas de comando das chaves e tensões nos indutores no Modo de Operação II.

Partindo-se agora de:

$$v_{L_{2med}} = \frac{1}{T_S} \cdot \int_0^{T_S} v_{L_2}(t) \cdot dt = \frac{1}{T_S} \cdot [-V_o \cdot D \cdot T_S + V_o \cdot \Delta t_3 + \frac{V_i \cdot L_2}{L_1 + L_2} \cdot \Delta t_4] = 0 \quad (46)$$

Substituindo a Equação (28) na Equação (46) e dividindo ambos os lados da equação por  $V_i.L_2.T_s$ , encontra-se:

$$-q^2.D.(K_L - 1) + q.(K_L + D + 1) - 1 = 0 \quad (47)$$

Resolvendo a Equação (47) para  $q$ , tem-se:

$$q_1 = \frac{1}{D} \quad (48)$$

E,

$$q_2 = \frac{1}{K_L + 1} \quad (49)$$

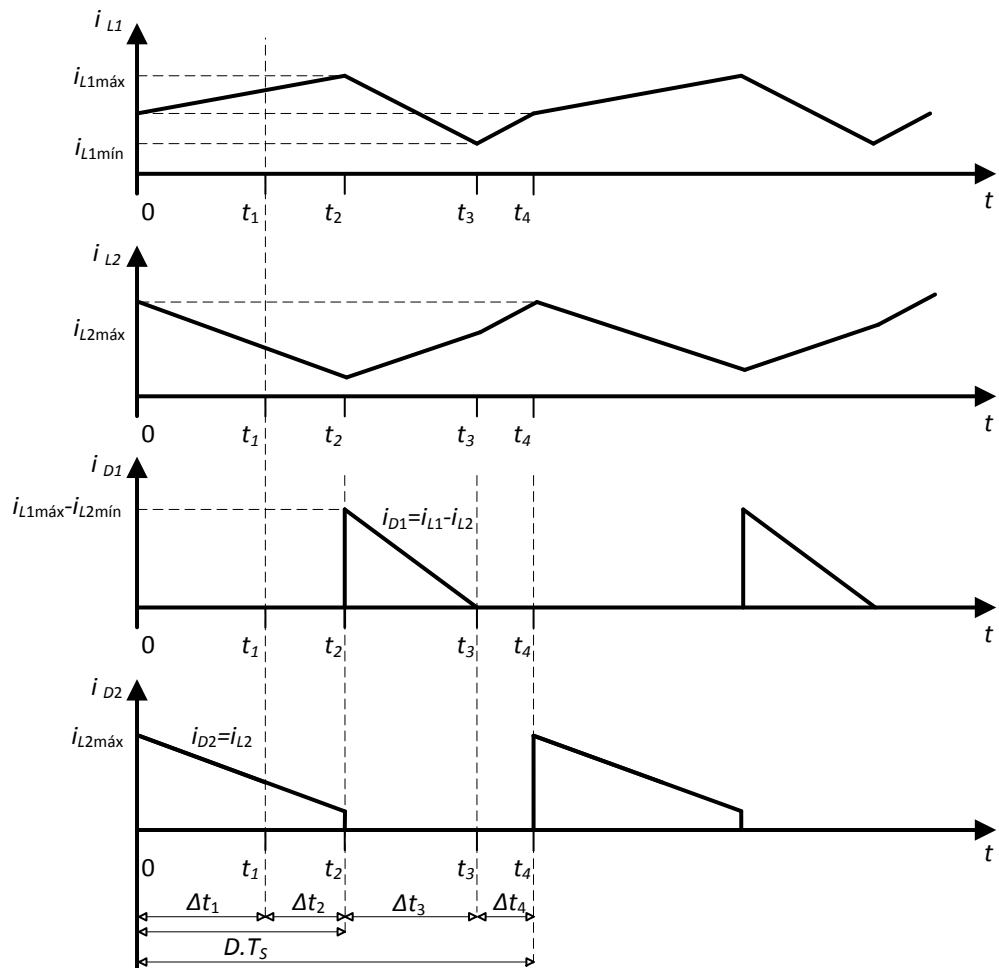


Figura 3.9. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação II.

Como o valor de  $q_2$  será sempre menor do que a unidade, e o circuito em estudo trata-se de uma topologia *Boost*, conclui-se que apenas o valor de  $q_1$  é válido. Assim, para este modo de operação, tem-se que:

$$q = \frac{1}{D} \quad (50)$$

Encontra-se, portanto, o limite entre o Modo de Operação I e este Modo de Operação II, substituindo o valor de  $D$  isolado na Equação (50), na Equação (38), chegando-se a:

$$\overline{I_{o_{LIM1}}} = \frac{1/q + K_L + q.K_L + 2.q.K_L^2}{q^2.(K_L^2 + 1) - q} \quad (51)$$

### 3.1.3 Modo de Operação III

Este modo de operação é caracterizado pelo funcionamento com o indutor  $L_1$  em MCC, o indutor  $L_2$  em MCD, porém, sem a etapa onde a corrente no indutor  $L_1$  é igual a corrente no indutor  $L_2$ , sendo apresentado a seguir.

#### 3.1.3.1. Etapas de Operação

1ª Etapa de Operação: Inicia-se com a chave  $S_1$  comandada a conduzir e a chave  $S_2$  a bloquear

- Chave  $S_1$  fechada;
- Chave  $S_2$  aberta;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  em condução.

Assim como no Modo de Operação I, a primeira etapa de operação se dará conforme a Figura 3.2, e também chegará ao fim quando da desmagnetização do indutor  $L_2$ , uma vez que no Modo de Operação III, o indutor  $L_2$  trabalha em MCD. Logo, a primeira etapa deste modo de operação irá se estender pelo tempo equivalente a primeira etapa do Modo de Operação I, ou seja, de  $t = t_0$  a  $t = t_1 - t_0$ .

As tensões e variações de corrente nos indutores serão dadas conforme as Equações (5), (6), (7) e (8).

Conclui-se que a corrente no indutor  $L_1$  irá crescer enquanto que a corrente no indutor  $L_2$  irá decrescer até se anular, e conseqüentemente o diodo  $D_2$  bloqueará, finalizando a primeira etapa de operação.

2ª Etapa de Operação: Inicia-se com o bloqueia de  $D_2$

- Chave  $S_1$  fechada;
- Chave  $S_2$  aberta;
- Diodo  $D_1$  bloqueado;
- Diodo  $D_2$  bloqueado.

Assim como no funcionamento no Modo de Operação I, a segunda etapa de operação se dará conforme a Figura 3.3, e também chegará ao fim quando da mudança de comando nas chaves. Logo, a segunda etapa deste modo de operação irá se estender pelo tempo equivalente ao da segunda etapa do Modo de Operação I, ou seja, de  $t = t_1$  a  $t = t_2$ .

As tensões e as variações de corrente nos indutores serão dadas conforme as Equações (9), (10), (11) e (12). Assim, a corrente no indutor  $L_1$  continuará a crescer, enquanto a tensão e corrente no indutor  $L_2$  permanecerão nulas até o fim desta etapa.

Como dito anteriormente, a etapa irá terminar quando as chaves forem comandadas a comutar.

3ª Etapa de Operação: Inicia-se com  $S_2$  comandada a conduzir e  $S_1$  comandada a bloquear

- Chave  $S_1$  aberta;
- Chave  $S_2$  fechada;
- Diodo  $D_1$  em condução;
- Diodo  $D_2$  bloqueado.

Diferentemente do Modo de Operação I, a terceira etapa não irá terminar quando as correntes nos indutores se igualarem, e o diodo  $D_1$  bloquear. Neste modo de funcionamento, não irá existir etapa onde as correntes nos indutores serão iguais, logo, a terceira etapa neste modo de funcionamento, se estenderá pelo tempo equivalente a terceira e quarta etapa de operação no Modo de Operação I, ou seja,

de  $t = t_2$  a  $t = T_s$ . O circuito equivalente mostrado na Figura 3.4 irá representar esta etapa de operação.

As tensões e variações de corrente nos indutores serão dadas conforme as Equações (13), (14), (15) e (16). Assim, a corrente no indutor  $L_1$  irá decrescer até o término desta etapa, enquanto que a corrente no indutor  $L_2$  irá crescer, porém, sem se igualarem. Esta etapa só será finalizada quando as chaves forem novamente comandadas a comutar.

### 3.1.3.2. Formas de Onda Teóricas

A partir das etapas de operação estudadas no item anterior, pode-se traçar as formas de onda teóricas neste funcionamento do circuito. Os gráficos mostrados na Figura 3.10 e na Figura 3.11 exemplificam as formas de onda esperadas para dois períodos de comutação.

### 3.1.3.3. Obtenção do Ganho Estático e da Característica de Saída

Assim como feito para o Modo de Operação I e II, parte-se das tensões médias nos indutores para se encontrar o ganho estático do circuito neste modo de funcionamento, e por fim, a característica de saída do mesmo.

Tem-se,

$$v_{L_1\text{méd}} = \frac{1}{T_s} \cdot \int_0^{T_s} v_{L_1}(t) \cdot dt = \frac{1}{T_s} \cdot [V_i \cdot D \cdot T_s + (V_i - V_o) \cdot (1 - D) \cdot T_s] = 0 \quad (52)$$

Colocando  $T_s$  em evidência no termo entre colchetes, este irá ser dividido pelo  $T_s$  existente fora dos colchetes, restando:

$$V_i \cdot D + V_i \cdot (1 - D) - V_o \cdot (1 - D) = 0 \quad (53)$$

Passando o termo multiplicado por  $V_o$  para o outro lado da Equação (53) e isolando  $V_i$ , tem-se que:

$$V_i(1-D+D) = V_o(1-D) \quad (54)$$

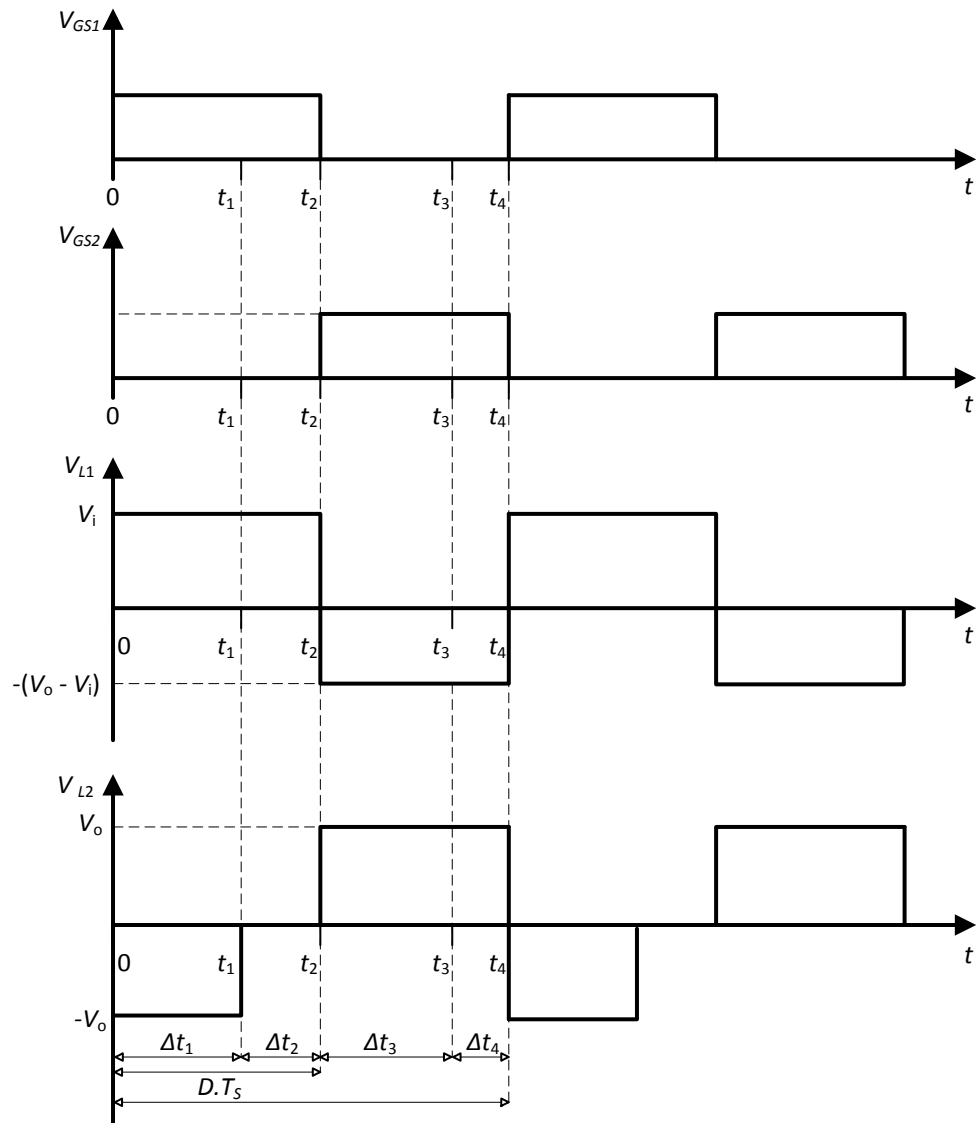


Figura 3.10. Formas de onda teóricas de comando das chaves e tensão nos indutores no Modo de Operação III.

Logo,

$$\frac{V_o}{V_i} = \frac{1}{1-D} \quad (55)$$

Encontra-se, portanto, o limite entre o Modo de operação I, substituindo na Equação (38) o valor de  $D$  isolado na Equação (55), chegando-se a:

$$\overline{I}_{o_{LIM2}} = \frac{\frac{(q-1)^2}{q} + 2 \cdot (q-1) \cdot K_L + 2 \cdot q \cdot K_L^2 - K_L + q \cdot K_L}{q^2 \cdot (K_L + 1) - q} \quad (56)$$

A partir das correntes de carga parametrizadas para os três modos de operação observados na topologia proposta, pode-se então traçar a curva característica de saída.

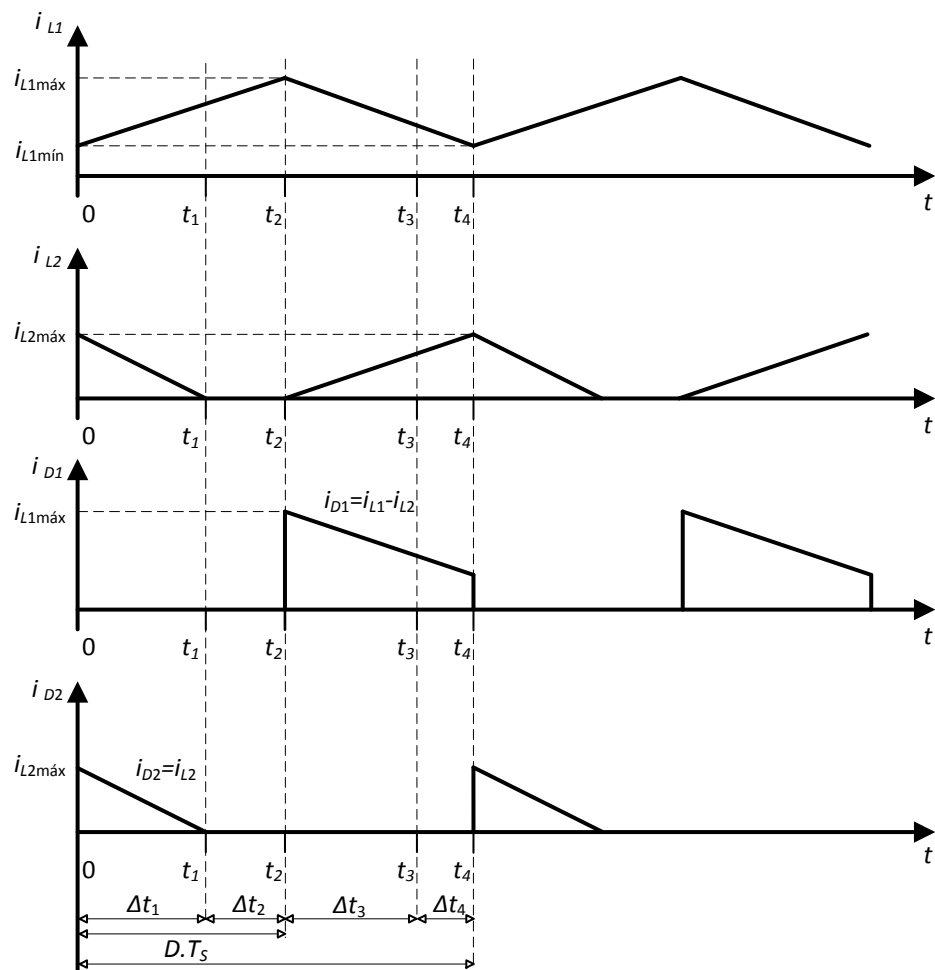


Figura 3.11. Formas de onda teóricas de corrente nos indutores e diodos no Modo de Operação III.

### 3.2 CARACTERÍSTICA DE SAÍDA

A partir das correntes de carga parametrizadas obtidas foi possível traçar curvas de característica de saída, que nos auxiliaram a definir a estratégia de controle a ser utilizada. Foi possível, a partir das Equações (38), (51) e (56), traçar as curvas características de corrente de saída, respeitando-se os limites entre os modos de funcionamento observados. A Figura 3.12 representa as diferentes curvas para valores de  $D$  entre 0 e 1, para um valor de  $K_L$  igual a 2,5.

Vale salientar que os limiares entre os modos de operação são mostrados nas Figuras 3.12 (a) e (b) a partir das curvas limite para  $D$  maior igual a 0,5 (limiar entre modos I e II) e  $D$  menor que 0,5 (limiar entre modos I e III).

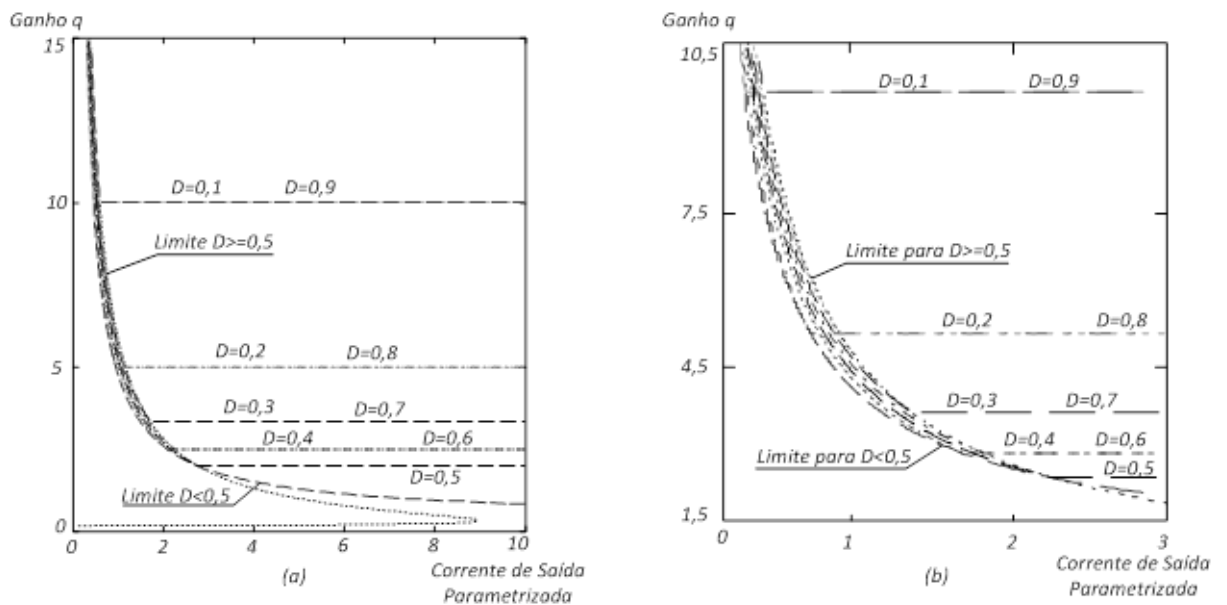


Figura 3.12. (a) Ganho  $q$  em função da corrente de carga parametrizada, para  $K_L = 2,5$ , (b) e detalhe.

A Figura 3.13, Figura 3.14 e Figura 3.15 são análogas a Figura 3.12, porém, com valores de  $K_L$  variados. Pode-se notar que a curva limite entre os modos de funcionamento para  $D$  maior igual a 0,5 tende a encurtar-se, enquanto que a curva limite para valores de  $D$  menores que 0,5 mantém-se praticamente inalterada. Outro ponto importante a ser observado é que no Modo de Operação I, o ganho é pouco sensível às variações na razão cíclica, e por isso, chegou-se a conclusão que o mesmo não seria uma boa variável de controle para a malha de controle da tensão de saída.

Como previsto no estudo teórico, o ganho do circuito irá variar de um modo de operação para outro, sendo constante nos Modos de Operação II e III, e variável no Modo de Operação I. Como no Modo de Operação II o ganho é dado por  $q = 1/D$ , e no Modo de Operação III por  $q = 1/(1-D)$ , teremos o mesmo ganho nestes modos, quando  $D$  no Modo de Operação II for igual a  $(1-D)$  no Modo de Operação III.

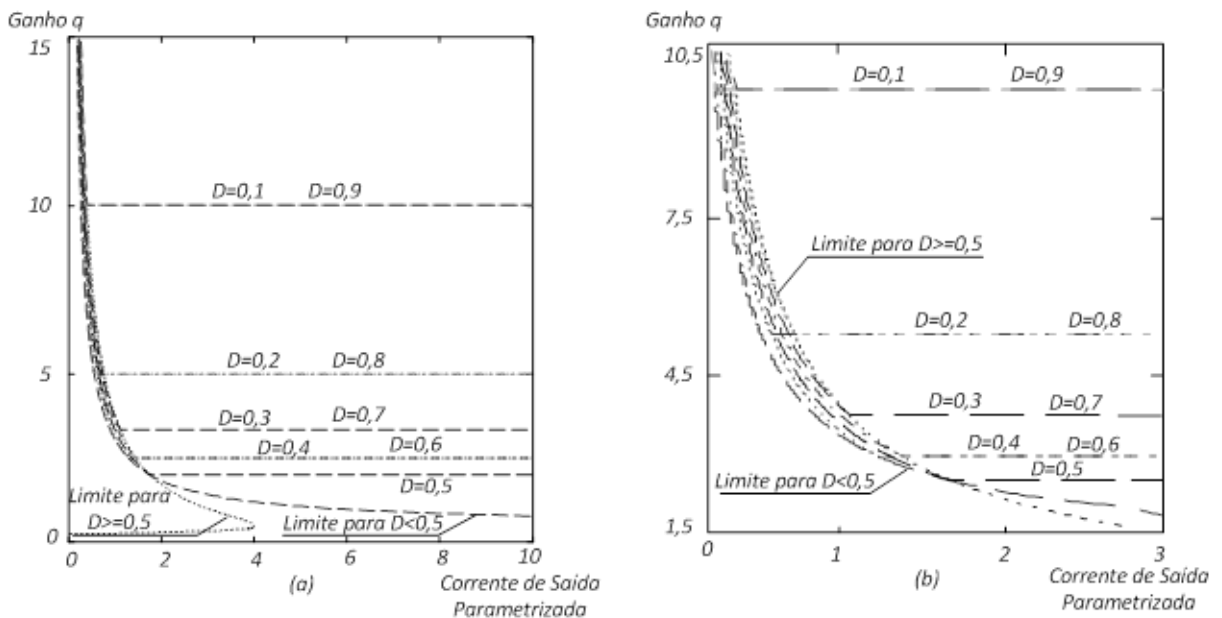


Figura 3.13. (a) Ganho  $q$  em função da corrente de carga parametrizada, para  $K_L = 1,5$ , (b) e detalhe.

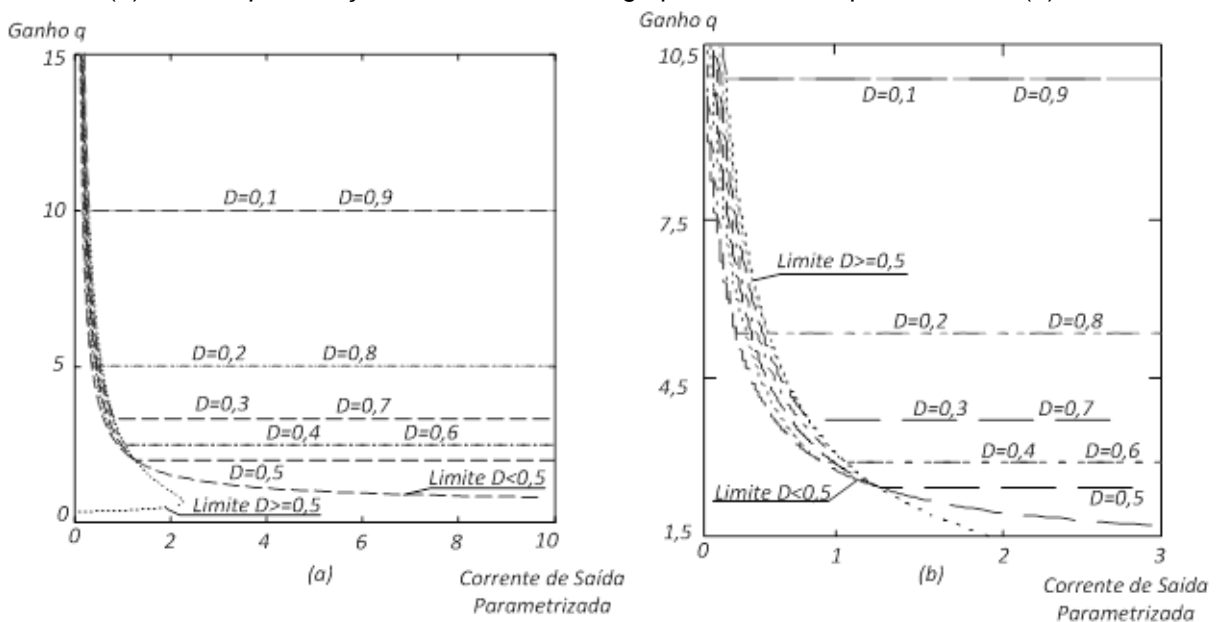


Figura 3.14. (a) Ganho  $q$  em função da corrente de carga parametrizada, para  $K_L = 1$ , (b) e detalhe.

Uma vez traçadas as curvas características de saída teóricas, buscou-se comparar com os resultados teóricos esperados. Foram feitas variações nos valores



A Figura 3.16 apresenta a plotagem destes pontos em cima das curvas teóricas de ganho versus corrente de carga parametrizada. A figura foi ampliada próximo ao limite entre os modos de operação para melhor visualização, porém, os pontos que ficaram fora do gráfico apresentado, também se encontram coincidindo com suas respectivas curvas teóricas.

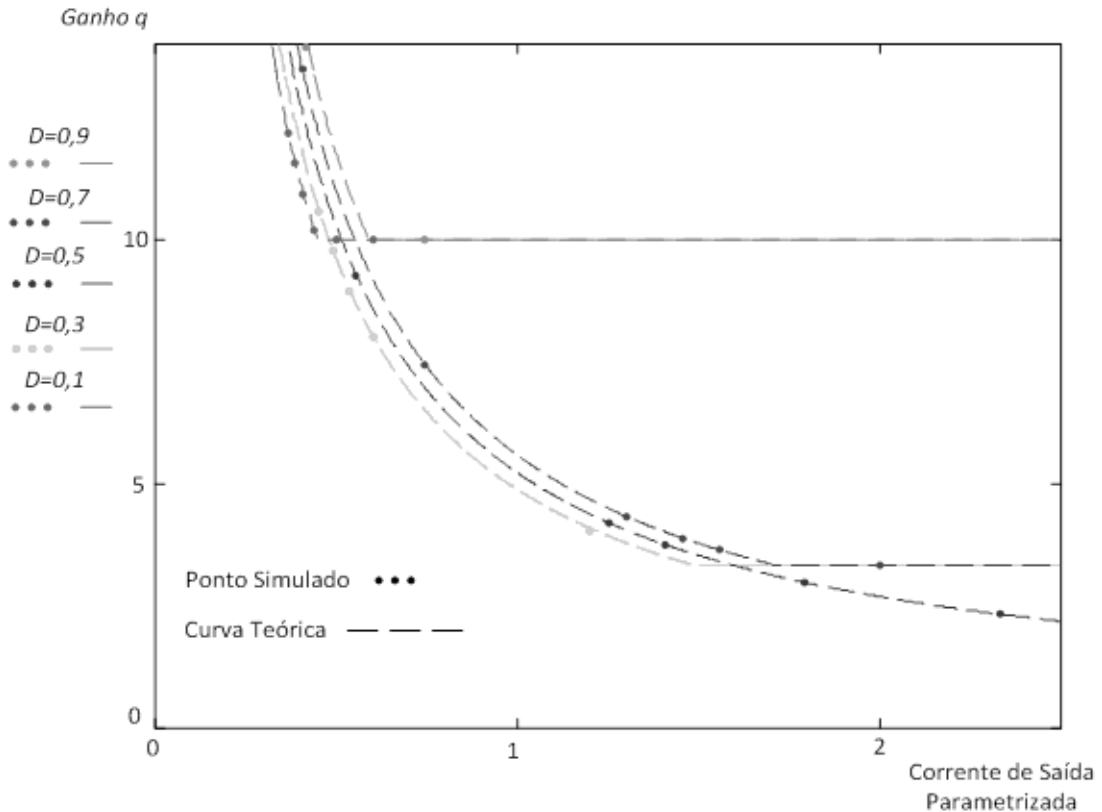


Figura 3.16. Curvas teóricas de ganho  $q$  em função da corrente de saída parametrizada com os pontos de simulação plotados sobre estas curvas, para  $K_L$  igual a 2,5.

O circuito também foi simulado para  $K_L$  igual a 1,5, obtendo-se os pontos de simulação apresentados na Tabela 3.3.

Tabela 3.3. Corrente de saída e ganhos para diferentes valores de  $D$ , com  $K_L$  igual a 1,5.

$D=0,1$		$D=0,3$		$D=0,5$		$D=0,7$		$D=0,9$	
$\bar{I}_o$	$q$	$\bar{I}_o$	$q$	$\bar{I}_o$	$q$	$\bar{I}_o$	$q$	$\bar{I}_o$	$q$
0,122	20,49	0,225	12,54	0,337	9,38	0,734	4,9	0,295	13,,1
0,133	18,44	0,32	8,9	0,767	4,26	0,97	3,77	0,374	10,39
0,158	15,92	0,727	4,04	1,098	3,04	1,05	3,5	0,4	10
0,195	13,03	0,842	3,51	1,231	2,74	1,201	3,33	0,601	10

0,226	11,3	1,2	3,34	1,433	2,39	1,501	3,33		
0,3	10	3,34	3,34	1,8	2,0				
1,8	10			1,99	1,99				

A Figura 3.17 apresenta a plotagem destes pontos em cima das curvas teóricas de ganho versus corrente de carga parametrizada, análoga a Figura 3.16. Esta figura também foi ampliada próximo ao limite entre os modos de funcionamento, para melhor visualização.

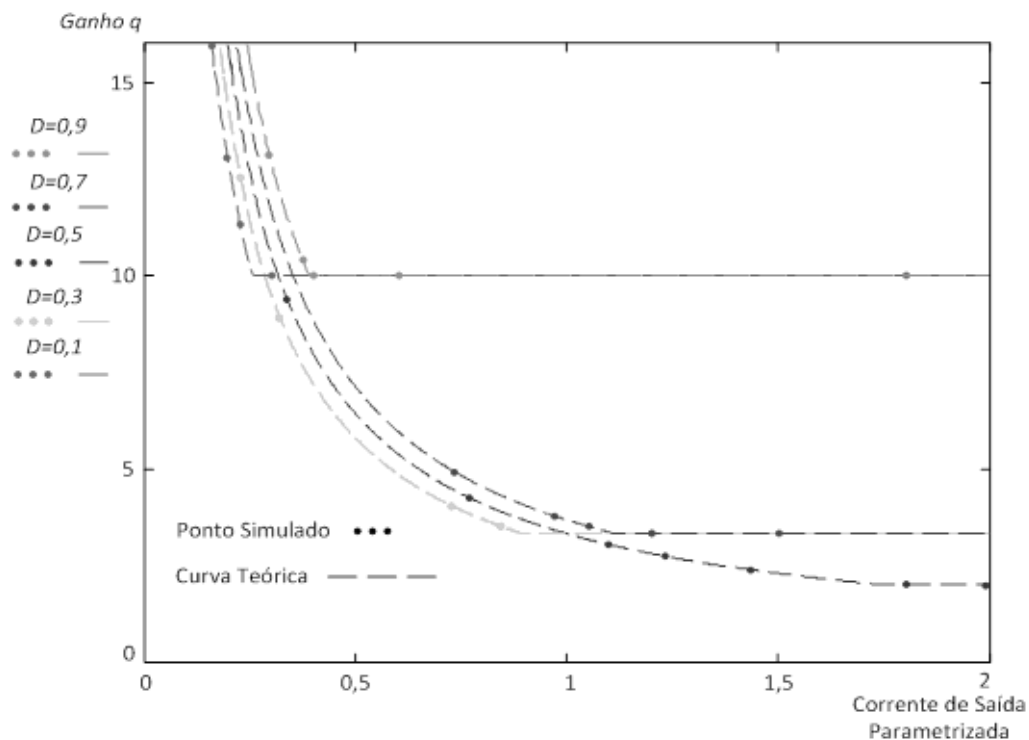


Figura 3.17. Curvas teóricas de ganho  $q$  em função da corrente de saída parametrizada com os pontos de simulação plotados sobre estas curvas, para  $K_L$  igual a 1,5.

Observa-se que, assim como na Figura 3.16, os pontos de simulação validam as curvas teóricas obtidas. Para os circuitos ideais simulados, os resultados obtidos estão de acordo com os resultados teóricos esperados.

### 3.3 MODULAÇÃO EM FREQUÊNCIA

A modulação por largura de pulso (*Pulse Width Modulation* - PWM) é usualmente utilizada em conversores estáticos. Esta utiliza a razão cíclica como variável de controle. Porém, no estudo da topologia proposta, o que se observou nas

curvas de característica de saída, foi que a razão cíclica não seria uma boa variável de controle, uma vez que o circuito apresentou pouca sensibilidade às variações da mesma.

A modulação por frequência de pulso (*Pulse Frequency Modulation – PFM*) foi então selecionada, tendo a frequência/período do sinal de comando das chaves como variável de controle. Na tradicional modulação PWM, varia-se a razão cíclica dos sinais mantendo a frequência constante, já na modulação PFM selecionada, varia-se a frequência dos sinais mantendo a razão cíclica constante. Estas relações entre razão cíclica e frequência de comutação nestes dois tipos de modulação podem ser vistas na Figura 3.18.

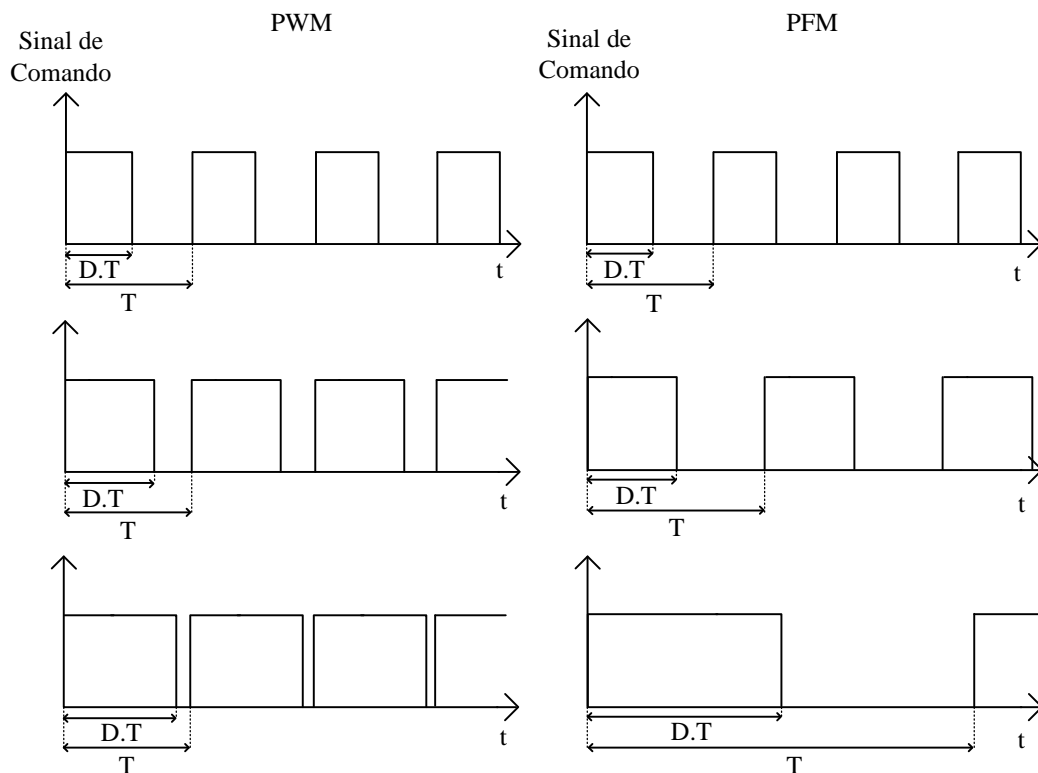


Figura 3.18. Exemplo de diferentes sinais de comando das chaves em PWM e PFM.

### 3.4 ANÁLISE DO FUNCIONAMENTO COM ENTRADA SENOIDAL RETIFICADA

Para que seja feita a análise do funcionamento com entrada senoidal retificada, basta que se substitua nas equações encontradas no item 3.1.1 o valor da tensão de entrada. Como no estudo com entrada constante CC utilizou-se a tensão de entrada igual a  $V_i$ , agora deve-se substituí-la por uma tensão senoidal dada por  $V_p \text{sen}(\theta)$ , com  $\theta$  variando de 0 a  $180^\circ$ , já que trata-se de uma senóide retificada.

Assim, os modos de operação, as formas de onda teóricas, os ganhos estáticos e a características de saída estudadas no item 3.1 continuam sendo válidas, uma vez feita a substituição de  $V_i$  por  $V_p \text{sen}(\theta)$ . Como o objetivo é corrigir o fator de potência, o parâmetro principal a ser encontrado é a corrente de entrada, com a qual será possível calcular o fator de potência e a distorção harmônica total do circuito.

Assim, busca-se determinar o valor médio da corrente de entrada do conversor proposto, com entrada senoidal retificada mostrado na Figura 1.1.

### 3.4.1 Corrente de entrada

Como se pode observar na Figura 1.1, a partir da disposição dos elementos constituintes do circuito proposto, tem-se que, a corrente de entrada, será igual a corrente no indutor  $L_1$ , e terá o valor médio igual à soma dos valores médios das correntes na chave  $S_1$ , no indutor  $L_2$ , e no diodo  $D_1$ . Logo,

$$I_{in,méd} = I_{L_1} = I_{S_1} + I_{L_2} + I_{D_1} \quad (57)$$

De modo a facilitar o desenvolvimento matemático, será utilizado a tensão de entrada  $V_i$ , e esta será substituída por  $V_p \text{sen}(\theta)$  quando conveniente. Assim, tem-se que, a partir do que pode ser observado nos gráficos da Figura 3.7.

A corrente média no indutor  $L_2$  será:

$$I_{L_2} = \frac{1}{T_s} \cdot \left[ \left( \frac{V_o \cdot \Delta t_3}{L_2} + \frac{V_i \cdot \Delta t_4}{L_1 + L_2} \right) \cdot \frac{\Delta t_1}{2} + \frac{V_o \cdot \Delta t_3}{L_2} \cdot \frac{\Delta t_3}{L_2} + \left( \frac{2V_o \cdot \Delta t_3}{L_2} + \frac{V_i \cdot \Delta t_4}{L_1 + L_2} \right) \cdot \frac{\Delta t_4}{2} \right] \quad (58)$$

Fazendo  $K_L = \frac{L_1}{L_2}$  e  $q = \frac{V_o}{V_i}$ , e substituindo as Equações (21), (22), (28) e (29), a

Equação (58) pode ser reduzida à:

$$I_{L_2} = \frac{K_L \cdot (D^2 \cdot q^2 - q^2 - 2 \cdot K_L \cdot q^2 + 2 \cdot D \cdot K_L \cdot q^2 + 1)}{q \cdot [q \cdot (K_L + 1) - 1]} \cdot \frac{V_i}{2 \cdot f_s \cdot L_1} \quad (59)$$

Já a corrente média na chave  $S_1$  será:

$$I_{S1} = \frac{1}{T_S} \cdot \left[ \left( \frac{V_o \cdot \Delta t_3}{L_2} + \frac{V_i \cdot \Delta t_4}{L_1 + L_2} + \frac{V_i \cdot \Delta t_4}{L_1} \right) \cdot \frac{\Delta t_1}{2} + \left( \frac{V_o \cdot \Delta t_3}{L_2} + \frac{V_i \cdot \Delta t_4}{L_1 + L_2} + \frac{V_i \cdot \Delta t_1}{L_1} \right) \cdot \Delta t_2 + \frac{V_i \cdot \Delta t_2}{L_1} \cdot \frac{\Delta t_2}{2} \right] \quad (60)$$

Que, a partir das mesmas substituições feitas na Equação (58), pode ser reduzida à:

$$I_{S1} = \frac{q \cdot D^2 + K_L \cdot (2 \cdot D \cdot q - 1)}{q} \cdot \frac{V_i}{2 \cdot f_S \cdot L_1} \quad (61)$$

E, por fim, a corrente média no diodo  $D_1$  será dada por:

$$I_{D1} = \frac{1}{T_S} \cdot \left[ \left( \frac{V_o \cdot \Delta t_3}{L_2} + \frac{V_i \cdot \Delta t_4}{L_1 + L_2} + \frac{V_i \cdot D \cdot T_S}{L_1} \right) \cdot \frac{\Delta t_3}{2} \right] \quad (62)$$

Que, a partir das mesmas substituições feitas nas Equações (58) e (60), pode ser reduzida à:

$$I_{D1} = \frac{(D + K_L)^2}{q \cdot (K_L + 1) - 1} \cdot \frac{V_i}{2 \cdot f_S \cdot L_1} \quad (63)$$

Assim como feito anteriormente, busca-se parametrizar estas correntes médias encontradas fazendo:

$$\overline{I_{L2}} = \frac{2 \cdot f_S \cdot L_1 \cdot I_{L2}}{V_i} \quad (64)$$

$$\overline{I_{S1}} = \frac{2 \cdot f_S \cdot L_1 \cdot I_{S1}}{V_i} \quad (65)$$

$$\overline{I_{D1}} = \frac{2 \cdot f_S \cdot L_1 \cdot I_{D1}}{V_i} \quad (66)$$

De modo que:

$$\overline{I_{L2}} = \frac{K_L \cdot (D^2 \cdot q^2 - q^2 - 2 \cdot K_L \cdot q^2 + 2 \cdot D \cdot K_L \cdot q^2 + 1)}{q \cdot [q \cdot (K_L + 1) - 1]} \quad (67)$$

$$\overline{I_{S1}} = \frac{q \cdot D^2 + K_L \cdot (2 \cdot D \cdot q - 1)}{q} \quad (68)$$

$$\overline{I_{D1}} = \frac{(D + K_L)^2}{q \cdot (K_L + 1) - 1} \quad (69)$$

E com isso, a corrente de entrada parametrizada do circuito, dada pela corrente parametrizada no indutor  $L_1$ , será:

$$\overline{I_{L1}} = \overline{I_{L2}} + \overline{I_{S1}} + \overline{I_{D1}} \quad (70)$$

$$\overline{I_{L1}} = \frac{(D^2 \cdot q - K_L + 2 \cdot K_L^2 \cdot q + K_L \cdot q + 2 \cdot D \cdot K_L \cdot q)}{q(K_L + 1) - 1} \quad (71)$$

Obtida a corrente de entrada parametrizada, pode-se então partir para a substituição da tensão de entrada  $V_i$  pela tensão senoidal retificada. Assim, substituindo  $V_i$  por  $V_p \cdot \sin(\theta)$  na Equação (71), definindo e substituindo  $\alpha = \frac{V_p}{V_o}$ , tem-se:

$$\frac{2 \cdot f_s \cdot L_1 \cdot I_{L1}}{V_p} = \frac{-\alpha \cdot \sin^2(\theta) \cdot K_L + \sin(\theta) \cdot [2 \cdot K_L \cdot (K_L + D) + (K_L + D^2)]}{-\alpha \cdot \sin(\theta) + (K_L + 1)} \quad (72)$$

E a nova parametrização da corrente de entrada será dada por:

$$\overline{I_{L1}} = \frac{2 \cdot f_s \cdot L_1 \cdot I_{L1}}{V_p} = \frac{-\alpha \cdot \sin^2(\theta) \cdot K_L + \sin(\theta) \cdot [2 \cdot K_L \cdot (K_L + D) + (K_L + D^2)]}{-\alpha \cdot \sin(\theta) + (K_L + 1)} \quad (73)$$

Na Figura 3.19, mostra-se o gráfico traçado representando as correntes de entrada parametrizadas para diferentes valores de  $K_L$ , versus a variação do ângulo  $\theta$  entre 0 e  $\pi$ .

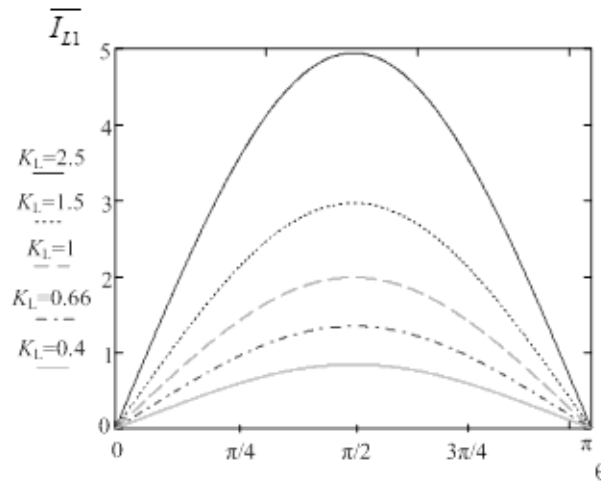


Figura 3.19. Corrente de entrada parametrizada para diferentes valores de  $K_L$  versus ângulo  $\theta$  (variando de 0 a  $\pi$ ).

### 3.4.2 Fator de Potência e Taxa de Distorção Harmônica

Uma vez encontrada a corrente de entrada, pode-se então calcular o fator de potência do circuito, definido por:

$$FP = \frac{P_{in}}{V_{in_{ef}} \cdot I_{in_{ef}}} \quad (74)$$

Sendo  $P_{in}$  a potência de entrada do circuito,  $V_{in_{ef}}$  a tensão de entrada eficaz do circuito, e  $I_{in_{ef}}$  a corrente de entrada eficaz do circuito.

Onde,

$$I_{in_{ef}} = \sqrt{\frac{1}{\pi} \int_0^{\pi} I_{in}^2 d\theta} \quad (75)$$

Sendo  $I_{in}$  a corrente no indutor  $L_1$  dada pela Equação (73).

E,

$$P_{in} = \frac{1}{\pi} \int_0^{\pi} V_{in} \cdot I_{in} d\theta \quad (76)$$

Onde,

$$V_{in} = V_p \cdot \text{sen}(\theta) \quad (77)$$

E a corrente  $I_{in}$  é a mesma utilizada na Equação (75), ou seja, o valor encontrado através da Equação (73).

Na Figura 3.20 (a). Na Figura 3.20 (b) observa-se a comparação entre o fator de potência da topologia proposta, e da topologia tradicional em MCD.

Tendo calculado o fator de potência, pode-se então calcular a taxa de distorção harmônica por:

$$TDH = \sqrt{\frac{1}{FP} - 1} \quad (78)$$

A partir da Equação (78), gera-se a Figura 3.21, com detalhe também na comparação com a curva da topologia tradicional em MCD.

A partir dos gráficos de fator de potência e taxa de distorção harmônica para o circuito proposto, percebe-se, comparando as curvas obtidas com os da topologia *Boost* tradicional funcionando em modo de condução descontínuo, que se tem um fator de potência mais próximo da unidade e uma distorção harmônica menor. O que caracteriza uma grande vantagem do circuito proposto sobre a topologia tradicional. Além disso, observa-se que valores maiores de  $K_L$  resultam em um fator de potência maior, e uma menor TDH.

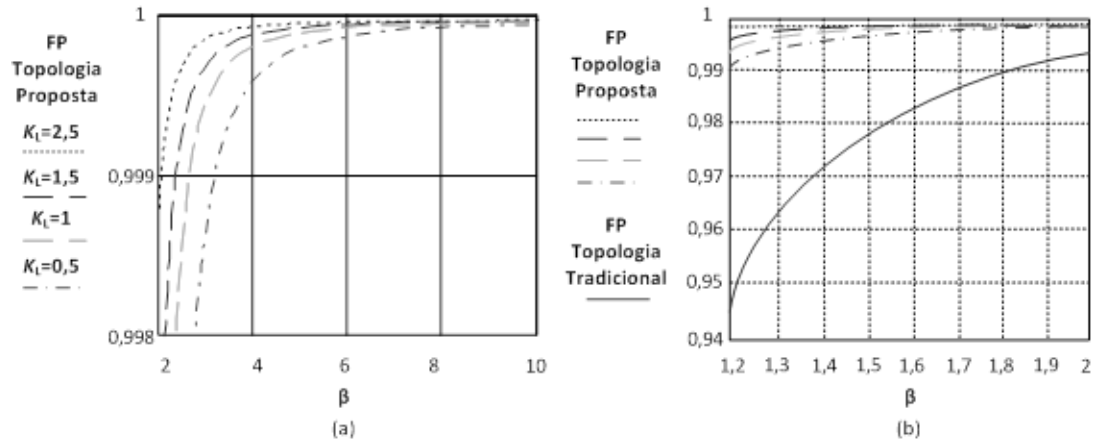


Figura 3.20. (a) Variação do fator de potência em função da relação entre tensão de pico de entrada e a tensão de saída, na nova topologia proposta para diferentes valores de  $K_L$ , (b) e em comparação com a topologia tradicional em MCD.

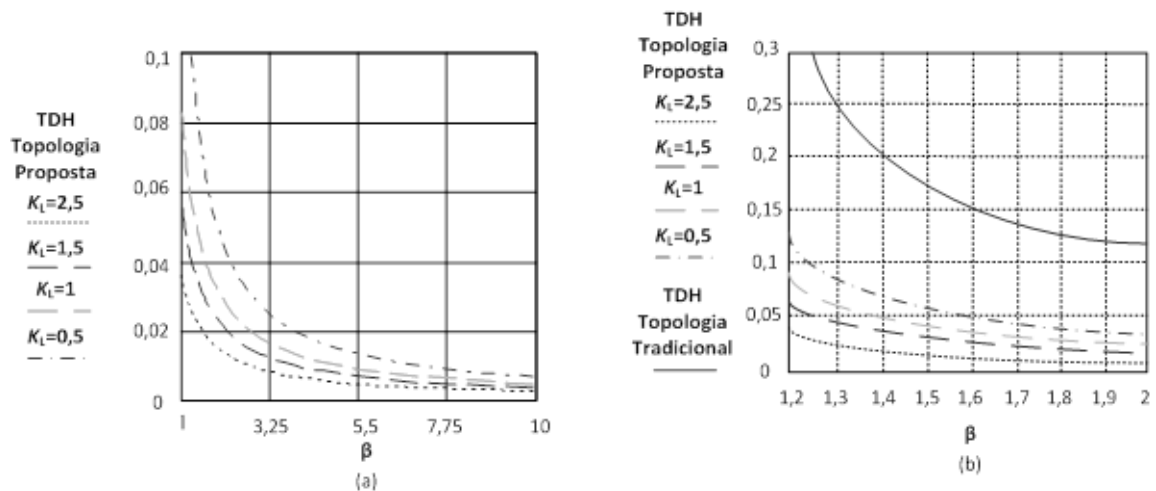


Figura 3.21. (a) Variação da TDH em função da relação entre tensão de pico de entrada e a tensão de saída, na nova topologia proposta para diferentes valores de  $K_L$ , (b) e em comparação com a topologia tradicional em MCD.

### 3.5 MODELAGEM DA TOPOLOGIA PROPOSTA E ESTRATÉGIA DE CONTROLE

Como dito anteriormente, a malha de controle de tensão se faz necessária pelo fato de que variações de carga podem deslocar o ponto de operação do circuito. Ela será responsável por manter o valor médio da tensão de saída no ponto fixo desejado. Para projetar esta malha, busca-se um modelo do circuito proposto, e uma estratégia de controle adequada.

### 3.5.1 Modelo de primeira ordem da topologia proposta

Assim como no retificador *Boost* tradicional, é possível obter um modelo de primeira ordem do circuito estudado a partir do circuito simplificado mostrado na Figura 3.22.

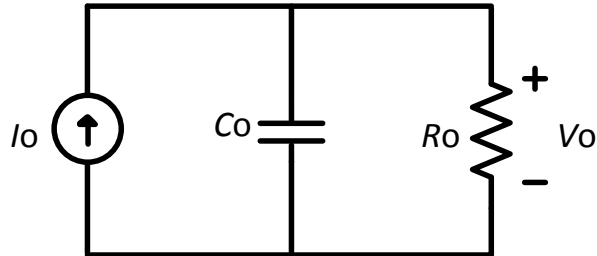


Figura 3.22. Circuito simplificado para obtenção de modelo.

Tem-se que:

$$i_o(t) = C_o \frac{dv_o(t)}{dt} + \frac{v_o(t)}{R_o} \quad (79)$$

Aplicando a Transformada de Laplace:

$$i_o(s) = s.C_o.v_o(s) + \frac{v_o(s)}{R_o} \quad (80)$$

Isolando “ $v_o(s)/i_o(s)$ ”:

$$\frac{v_o(s)}{i_o(s)} = \frac{R_o}{s.R_o.C_o + 1} \quad (81)$$

A partir da Equação (68), tendo em vista que o valor de pico da corrente de entrada ocorre para “ $\theta = \pi/2$ ”, tem-se que:

$$\frac{2.f_s.L_1.I_{L1}}{V_p} = \frac{-\alpha.\text{sen}^2\theta.K_L + \text{sen}\theta[2.K_L.(K_L + D) + (K_L + D^2)]}{-\alpha.\text{sen}\theta + K_L + 1} \quad (82)$$

$$\frac{2.f_s.L_1.I_p}{V_p} = \frac{-\alpha.K_L + 2.K_L.(K_L + D) + (K_L + D^2)}{-\alpha + K_L + 1} \quad (83)$$

Como:

$$\frac{V_p.I_p}{2} = V_o.I_o \quad (84)$$

$$I_p = \frac{2.V_o.I_o}{V_p} \quad (85)$$

Logo, a Equação (78) torna-se:

$$\frac{4 \cdot f_s \cdot L_1 \cdot I_o}{\alpha \cdot V_p} = \frac{-\alpha \cdot K_L + 2 \cdot K_L \cdot (K_L + D) + (K_L + D)^2}{-\alpha + K_L + 1} \quad (86)$$

Assim, isolando  $I_o$  :

$$I_o = \frac{\alpha \cdot V_p}{4 \cdot f_s \cdot L_1} \cdot \frac{-\alpha \cdot K_L + 2 \cdot K_L \cdot (K_L + D) + (K_L + D)^2}{-\alpha + K_L + 1} \quad (87)$$

Substituindo a Equação (82) na Equação (76), e resolvendo para " $v_o(s)/T_s(s)$ ", encontra-se o modelo de primeira ordem da topologia proposta:

$$G(s) = \frac{v_o(s)}{T_s(s)} = K_o \cdot \frac{V_p}{L_1} \cdot \frac{R_o}{s \cdot R_o \cdot C_o + 1} \quad (88)$$

Onde,

$$K_o = \frac{\alpha}{4} \cdot \frac{-\alpha \cdot K_L + 2 \cdot K_L \cdot (K_L + D) + (K_L + D)^2}{-\alpha + K_L + 1} \quad (89)$$

### 3.5.2 Malha de controle de tensão

A malha de controle de tensão que será projetada irá seguir o diagrama de blocos apresentado na Figura 3.23. A estratégia consiste em controlar o período  $T$  dos sinais de controle das chaves, a partir da tensão de controle  $V_c$  gerada por um circuito compensador de tensão de ganho  $C_v(s)$ , que terá como entrada o erro de tensão entre o valor da tensão de saída medida  $V_o$  e uma tensão de referência  $V_{oRef}$ .

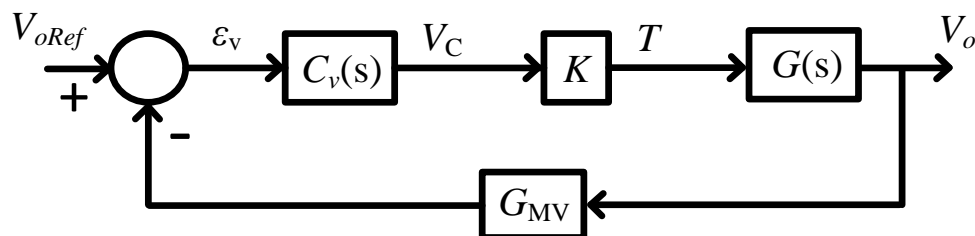


Figura 3.23. Diagrama de blocos da malha de controle de tensão.

Onde,

$G_{MV}$  é o ganho do sensor de tensão;

$V_{oRef}$  é a tensão de referência;

$\varepsilon_v$  é o erro obtido entre a tensão de referência e a tensão de saída medida;

- $C_v(s)$  é a função de transferência do compensador de tensão;  
 $V_c$  é a tensão de controle;  
 $K$  é o ganho que relaciona a tensão de controle com o período de comutação;  
 $G(s)$  é o modelo de primeira ordem da topologia proposta;  
 $T$  é o período de comutação que irá servir de base para a geração dos sinais de controle;  
 $V_o$  é a tensão de saída do circuito.

### 3.5.3 Ganho do sensor de tensão

A leitura da tensão de saída será feita por meio de um circuito divisor resistivo, cuja estrutura está apresentada na Figura 3.24. Este arranjo acarreta um ganho  $G_{MV}$  dado por:

$$G_{MV} = \frac{V_{O_{med}}}{V_O} = \frac{R_2}{R_1 + R_2} \quad (90)$$

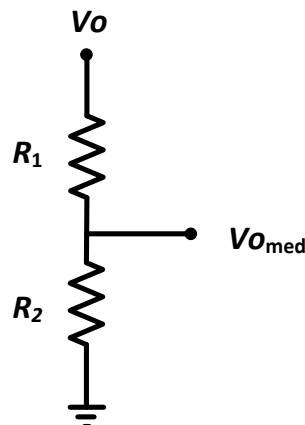


Figura 3.24. Circuito divisor resistivo utilizado como sensor de tensão.

### 3.5.4 Compensador de tensão

O compensador de tensão utilizado segue a estrutura clássica de um filtro passa-baixa apresentada na Figura 3.25.

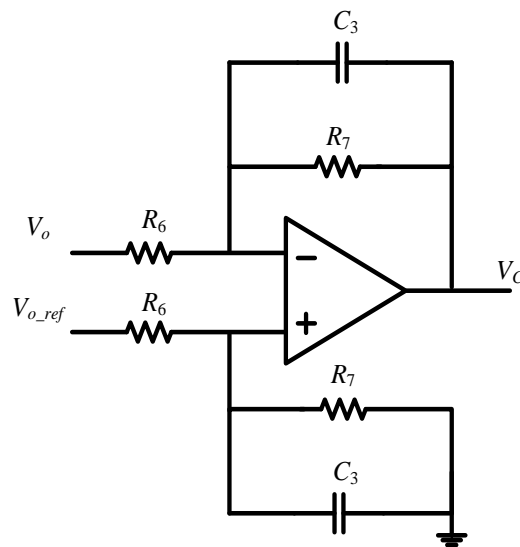


Figura 3.25. Estrutura do compensador de tensão  $C_v(s)$ .

A função de transferência deste compensador é dada por:

$$C_v(s) = \frac{R_7}{R_6 \cdot (R_7 \cdot C_3 \cdot s + 1)} \quad (91)$$

Com esse compensador é possível ajustar a banda passante da função de transferência em malha aberta da estrutura de controle de tensão, assim como o erro estático e a atenuação da ondulação da tensão de saída que será aplicada ao ganho  $K$ .

Assim, determina-se o ganho estático de  $C_v(s)$  e a posição de seu pólo como:

$$C_v(0) = \frac{R_7}{R_6} \quad (92)$$

$$f_{pv} = \frac{1}{2 \cdot \pi \cdot R_7 \cdot C_3} \quad (93)$$

### 3.5.5 Ganho $K$ - Relação entre Período de Comutação e Tensão de Controle

O ganho  $K$ , relaciona a tensão de saída do compensador com o período dos sinais do modulador. Assim:

$$K = \frac{T}{V_c} \quad (94)$$

Desta forma, após este ganho, teremos o período desejado para os sinais de comando das chaves.

### 3.5.6 Modulador e Planta do Conversor

A geração dos sinais de controle de comutação das chaves foi realizada a partir de um microcontrolador dsPIC33EP512MU810. Por programação, o microcontrolador, que irá receber de entrada o sinal de controle proveniente do compensador de tensão, irá aplicar o ganho  $K$ , e calcular o período desejado para os sinais de comando das chaves. Uma vez obtido o período desejado, o mesmo será utilizado de base para geração dos sinais de comando das chaves com ciclo de trabalho fixo.

Sendo estes sinais de comando aplicados nas chaves, teremos o controle da tensão de saída em torno do ponto de operação desejado. Por fim, esta tensão de saída será lida pelo divisor resistivo descrito anteriormente, e teremos a malha de controle de tensão fechada.

## 3.6 DIMENSIONAMENTO DO PROTÓTIPO

Buscou-se dimensionar todos os componentes do protótipo experimental que foi construído. Para isso, algumas especificações de projeto foram feitas, sendo estas mostradas na Tabela 3.4. A tensão de entrada foi escolhida próxima de valores comerciais disponíveis na rede; a tensão de saída e a potência processada foram escolhidas em compatibilidade com os equipamentos disponíveis; a frequência de comutação foi escolhida por estar fora da faixa audível (entre 20 Hz e 20 kHz); e o ciclo de trabalho foi escolhido por apresentar uma gama maior de valor de ganho possível, como poderemos observar posteriormente. A partir destes parâmetros foi possível calcular os valores do resistor de saída  $R_o$ , dos indutores  $L_1$  e  $L_2$ , e do capacitor de saída  $C_o$ .

Uma vez calculado estes componentes, pode-se obter os esforços máximos esperados nas chaves e diodos do circuito.

Tabela 3.4. Especificações de projeto para construção do protótipo.

<b>Tensão eficaz</b>	$127\sqrt{2}$ V
<b>Tensão CC de saída</b>	400 V
<b>Potência de saída</b>	1 kW
<b>Frequência de comutação</b>	30 kHz
<b>Ciclo de trabalho</b>	0,5

Para o cálculo do resistor  $R_o$ , parte-se do fato que:

$$P = \frac{V_o^2}{R_o} \Rightarrow R_o = \frac{400^2}{1000} = 160 \Omega \quad (95)$$

Sabe-se também que o tempo em que a chave  $S_1$  é comandada a conduzir, dado por  $t_{on}$ , pode ser calculado por:

$$t_{on} = \frac{1}{f_s} \cdot D \Rightarrow t_{on} = \frac{1}{30000} \cdot 0,5 = 1,667 \times 10^{-5} \text{ s} \quad (96)$$

Para o cálculo do indutor  $L_1$ , parte-se da ondulação máxima desejada para a corrente de entrada, que foi estipulada em 10%. A partir do equacionamento apresentado no Item 3.1.1 para o Modo de Operação I, tem-se que a variação da corrente de entrada pode ser dada aproximadamente por:

$$\Delta I_{in} = V_{in} \cdot \frac{t_{on}}{L_1} = V_p \cdot \text{sen}(\theta) \cdot \frac{D}{f_s \cdot L_1} \quad (97)$$

Esta aproximação é com relação ao tempo considerado,  $t_{on}$ , que diz respeito apenas as duas primeiras etapas de operação. Caso o valor exato da ondulação da corrente de entrada fosse considerado, a variação da corrente de entrada que ocorre na quarta etapa de operação também deveria ser considerada. A título de simplificação, fez-se esta aproximação com base no entendimento que ela não compromete de maneira significativa o cálculo realizado.

Fazendo a seguinte parametrização da variação da corrente de entrada, tem-se:

$$\overline{\Delta I_{in}} = \frac{L_1 \cdot f_s \cdot \Delta I_{in}}{D \cdot V_{in_p}} = \text{sen}(\theta) \quad (98)$$

A Figura 3.26 mostra o gráfico da ondulação da corrente de entrada parametrizada em função de  $\theta$ . Pode-se observar que a ondulação máxima ocorrerá para  $\theta = \frac{\pi}{2}$ .

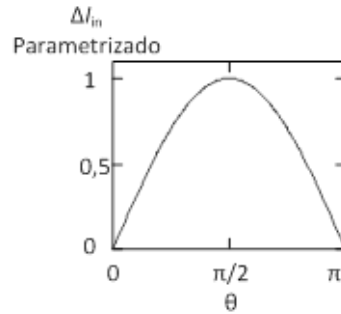


Figura 3.26. Variação da ondulação corrente de entrada parametrizada em função do ângulo  $\Theta$ .

Assim, para o cálculo do indutor L1, considera-se o pior caso de ondulação na corrente de entrada, que ocorre para  $\theta = \frac{\pi}{2}$ , ou seja, onde  $V_{in} = V_p$ . Além disso, considerando o circuito ideal e sem perdas, para fins de cálculo, a potência de entrada será igual à potência de saída:

$$P_{in} = P_{out} = 1000 \text{ W} \quad (99)$$

$$P_{in} = V_{in_{ef}} \cdot I_{in_{ef}} = \frac{V_p}{\sqrt{2}} \cdot \frac{I_p}{\sqrt{2}} = \frac{V_p \cdot I_p}{2} \quad (100)$$

$$I_p = \frac{2 \cdot P_{out}}{V_p} = \frac{2 \times 1000}{127\sqrt{2}} = 11,13 \text{ A} \quad (101)$$

$$\Delta I_{in} = 0,1 I_p = 0,1 \times 11,13 = 1,113 \text{ A} \quad (102)$$

A partir da Equação (97),

$$L1 = \frac{V_{in} \cdot t_{on}}{\Delta I_{in}} = \frac{V_p \cdot t_{on}}{\Delta I_{in}} = \frac{127\sqrt{2} \times 1,667 \times 10^{-5}}{1,113} = 2,69 \text{ mH} \quad (103)$$

A relação  $\alpha$  do circuito já é conhecida, uma vez que se definiu a tensão de entrada e de saída. Fixando-se o ciclo de trabalho em  $D$  igual a 0,5, resta a relação entre as indutâncias,  $K_L$ , ser definida. Da normalização da corrente de carga, tem-se que:

$$I_o = 2 \cdot L_1 \cdot f_s \cdot \frac{\overline{I_o}}{V_{in}} \quad (104)$$

E, da Equação (73),

$$\frac{2 \cdot f_s \cdot L_1 \cdot I_p}{V_p} = \frac{-\alpha \cdot \sin^2(\theta) \cdot K_L + \sin(\theta) \cdot [2 \cdot K_L \cdot (K_L + D) + (K_L + D^2)]}{-\alpha \cdot \sin(\theta) + (K_L + 1)} \quad (105)$$

Novamente, considerando o ponto onde a ondulação da corrente de entrada é máxima,  $\theta = \frac{\pi}{2}$ , pode-se isolar  $K_L$ . Fazendo as substituições dos valores de  $f_s$ ,  $L_1$ ,  $I_p$ ,  $V_p$ ,  $\alpha$  e  $D$ , na Equação (105), chega-se a:

$$2 \cdot K_L^2 - 8,44 \cdot K_L - 5,26 = 0 \quad (106)$$

Resultando em:

$$K_{L1} = 4,78 \quad (107)$$

$$K_{L2} = -0,55 \quad (108)$$

Assim, como não podemos ter um valor de  $K_L$  negativo,

$$K_L = K_{L1} = 4,78 \quad (109)$$

E como,

$$K_L = \frac{L_1}{L_2} \quad (110)$$

Tem-se:

$$L_2 = \frac{L_1}{K_L} = 0,56 \text{ mH} \quad (111)$$

Definindo-se uma variação máxima de 1% na tensão de saída, pode-se calcular a capacitância de saída conforme exemplificado em [19] para a topologia tradicional. Parte-se do circuito simplificado mostrado na Figura 3.27, de onde se obtém a expressão que relaciona a variação de tensão,  $\Delta V_{CP}$  (valor de pico), com a corrente de pico no capacitor,  $I_{CP}$ .

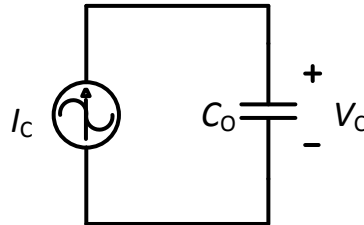


Figura 3.27. Circuito simplificado para obtenção da capacitância de saída [19].

$$V_C = X_C \cdot I_C \Rightarrow \Delta V_C = X_C \cdot I_{CP} \quad (112)$$

Onde,

$$X_C = \frac{1}{2 \cdot \pi \cdot f \cdot C_o} \quad (113)$$

Sabendo que a frequência  $f$  é o dobro da frequência de entrada  $f_{in}$ , substituindo a Equação (113) na Equação (112), e isolando  $C_o$ , tem-se:

$$C_o = \frac{I_{CP}}{4 \cdot \pi \cdot f_{in} \cdot \Delta V_{CP}} \quad (114)$$

Por fim, para obter a expressão final para o cálculo de  $C_o$ , é necessário calcular o valor da corrente de pico no capacitor. Para tanto, faz-se as seguintes considerações:

$$V_{in}(\theta) = V_p \cdot \text{sen}(\theta) \quad (115)$$

$$I_{in}(\theta) = I_p \cdot \text{sen}(\theta) \quad (116)$$

$$P_{in}(\theta) = V_{in}(\theta) \cdot I_{in}(\theta) \quad (117)$$

Substituindo as Equações (115) e (116) na Equação (117), encontra-se a expressão da potência instantânea de entrada:

$$P_{in}(\theta) = V_p \cdot I_p \cdot \text{sen}^2(\theta) \quad (118)$$

Como dito anteriormente, a potência de entrada foi considerada igual a potência de saída, dada por:

$$P_o(\theta) = V_o \cdot I_x(\theta) \quad (119)$$

Logo,

$$I_x(\theta) = \frac{V_p}{V_o} \cdot I_p \cdot \text{sen}^2(\theta) \quad (120)$$

Como a potência média de saída pode ser dada pela Equação (100), e sabe-se que:

$$\text{sen}^2(\theta) = \frac{1}{2} - \frac{1}{2} \cdot \cos(2\theta) \quad (121)$$

Substituindo a Equação (120) o resultado dado nas Equações (100) e (121), obtém-se:

$$I_x(\theta) = \frac{P_o}{V_o} - \frac{P_o}{V_o} \cdot \cos(2\theta) \quad (122)$$

Como a componente contínua de  $I_x(\theta)$  não passa pelo capacitor de saída, a expressão da corrente no capacitor de saída será dada por:

$$I_c(\theta) = \frac{P_o}{V_o} \cdot \cos(2\theta) \quad (123)$$

Onde,

$$I_{CP} = \frac{P_o}{V_o} \quad (124)$$

Assim, substituindo (124) em (114), sabendo que  $\Delta V_{CP} = \Delta V_{cpp} / 2$ , onde  $\Delta V_{cpp}$  é a ondulação da tensão de saída em Volts, obtém-se a expressão para o cálculo da capacitância de saída:

$$C_o = \frac{P_o}{2 \cdot \pi \cdot f_{in} \cdot V_o \cdot \Delta V_{cpp}} = \frac{P_o}{2 \cdot \pi \cdot f_{in} \cdot V_o \cdot (\Delta V_{o\%} \cdot V_o)} \quad (125)$$

Da expressão (125), encontra-se:

$$C_o = 1600 \mu\text{F} \quad (126)$$

Assim, a partir destes parâmetros calculados, foi possível simular o retificador e obter os esforços nas chaves e diodos. Esses esforços são mostrados na Tabela 3.5, juntamente com os parâmetros calculados do circuito.

Tabela 3.5. Parâmetros calculados e esforços medidos em simulação.

<b>Indutor <math>L_1</math></b>	2,69 mH	
<b>Indutor <math>L_2</math></b>	0,56 mH	
<b>Carga resistiva <math>R_o</math></b>	160 $\Omega$	
<b>Capacitor de saída <math>C_o</math></b>	1600 $\mu\text{F}$	
<b>Esforços nos Diodos <math>D_{R1}</math>, <math>D_{R2}</math>, <math>D_{R3}</math> e <math>D_{R4}</math> da ponte retificadora</b>	<b>Corrente Média</b>	3,53 A
	<b>Tensão Reversa Máxima</b>	180 V
<b>Esforços no Diodo <math>D_1</math></b>	<b>Corrente Média</b>	1,28 A
	<b>Tensão Reversa Máxima</b>	400 V
<b>Esforços no Diodo <math>D_2</math></b>	<b>Corrente Média</b>	1,19 A
	<b>Tensão Reversa Máxima</b>	400 V

<b>Esforços na Chave <math>S_1</math></b>	<b>Corrente Eficaz</b>	4,07 A
	<b>Tensão Máxima</b>	400 V
<b>Esforços na Chave <math>S_2</math></b>	<b>Corrente Eficaz</b>	3,73 A
	<b>Tensão Máxima</b>	400 V

Procurou-se componentes eletrônicos com valores comerciais próximos aos calculados para a montagem do protótipo. Uma lista de material contendo as referências dos componentes selecionados para compra encontra-se no Apêndice A. Os indutores  $L_1$  e  $L_2$ , por sua vez, foram projetados e contruídos para atender os valores calculados. O projeto destes encontra-se descrito no Apêndice B.

### 3.7 VALIDAÇÃO DO MODELO ENCONTRADO

A resposta do circuito foi comparada com a resposta do modelo encontrado anteriormente.

Na Figura 3.28 pode-se observar que o modelo encontrado representa bem a topologia estudada, e por isso, foi utilizado no projeto da malha de controle de tensão.

Os parâmetros utilizados para o circuito simulado e que foram substituídos no equacionamento do modelo encontrado são os obtidos no item anterior de dimensionamento do protótipo.

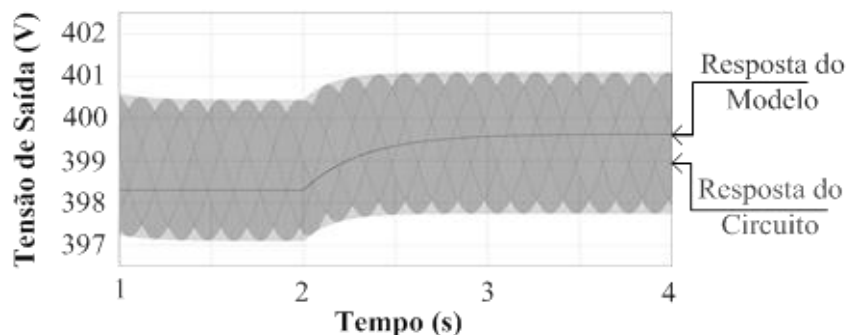


Figura 3.28. Resposta do circuito simulado e resposta do modelo de pequenos sinais encontrado.

### 3.8 TESTE DO CONTROLADOR PROJETADO

Um exemplo de projeto da malha de controle de tensão pode ser observado no Apêndice C, tendo sido feito com os parâmetros especificados no dimensionamento do protótipo. A partir destes parâmetros obtidos para o controlador, simulou-se o circuito da topologia proposta com a malha de controle de tensão implementada.

Os resultados obtidos para a resposta do sistema, aplicado um degrau no circuito a meia carga para carga nominal em  $t = 1,3s$ , seguido de um degrau de carga nominal para meia carga em  $t = 1,6s$ , pode ser observado na Figura 3.29.

Por sua vez, na Figura 3.30 é possível observar a tensão de entrada e a corrente de entrada do circuito, onde fica clara a mudança de amplitude da corrente de entrada nos instantes dos degraus de carga, mantendo-se, de toda forma, o formato senoidal da corrente de entrada.

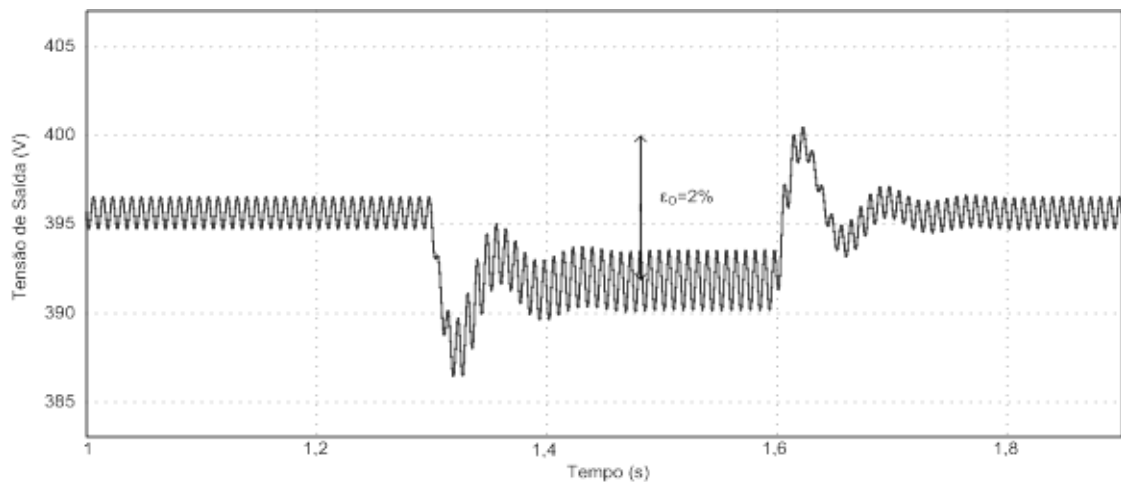


Figura 3.29. Tensão de saída observada com funcionamento do controlador de tensão projetado, degrau de meia carga para carga nominal em  $t = 1,3$  s e degrau de carga nominal para meia carga em  $t = 1,6$  s.

Buscou-se validar o equacionamento da ondulação na corrente de entrada do retificador apresentado. A Figura 3.31 apresenta a curva teórica da ondulação na corrente de entrada e pontos simulados.

A diferença observada entre diz respeito à aproximação feita com relação à variação da corrente de entrada. Onde considerou-se apenas os intervalos de tempo das duas primeiras etapas de funcionamento do circuito, não sendo computado o tempo da quarta etapa de funcionamento.

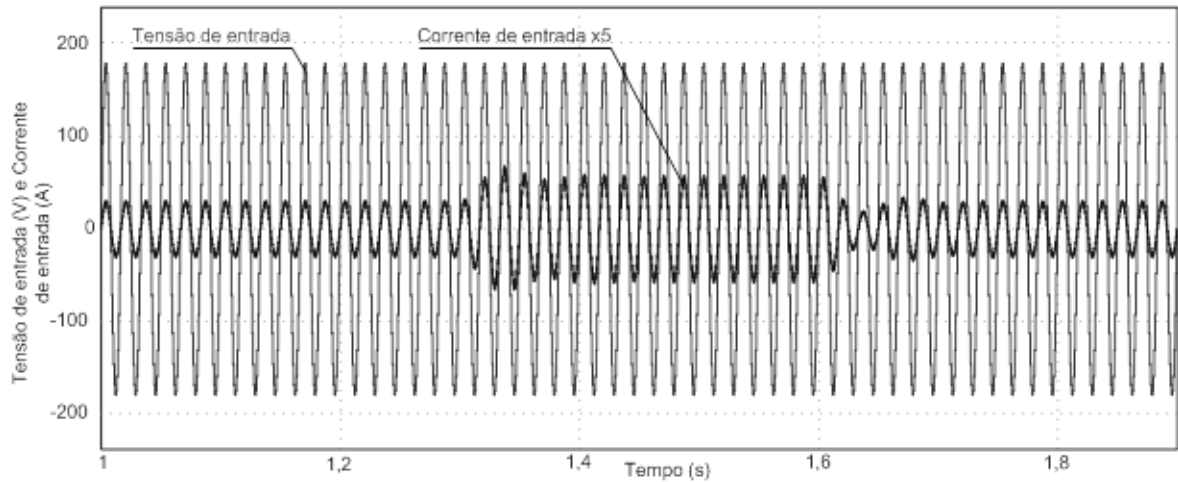


Figura 3.30. Tensão e corrente de entrada, observadas com degrau de meia carga para carga nominal em  $t = 1,3$  s e degrau de carga nominal para meia carga em  $t = 1,6$  s.

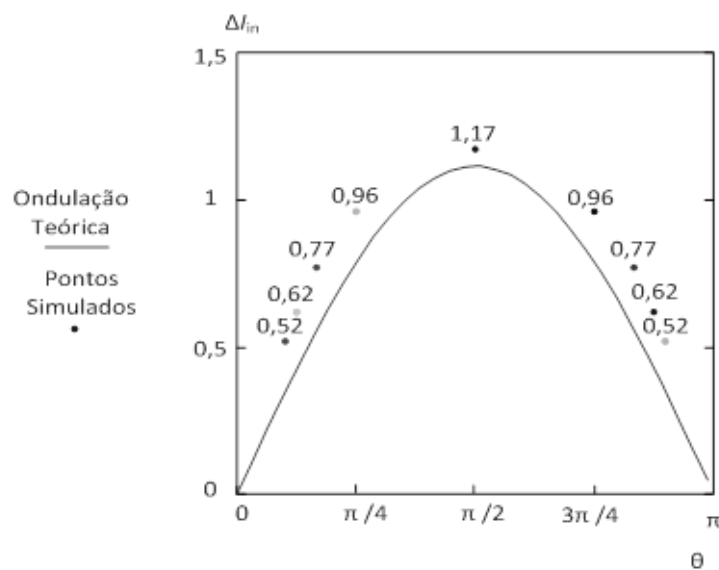


Figura 3.31. Curva teórica da ondulação da corrente de entrada com pontos de simulação medidos.

### 3.9 MONTAGEM DO PROTÓTIPO

Para atingir o objetivo de validação experimental, partiu-se do dimensionamento dos componentes feito, dos dispositivos selecionados e da malha de controle projetada, para montar o protótipo mostrado na Figura 3.32.

Este protótipo foi então testado com o objetivo de validar o funcionamento teórico previsto e as simulações computacionais feitas. Os resultados obtidos são apresentados a seguir.

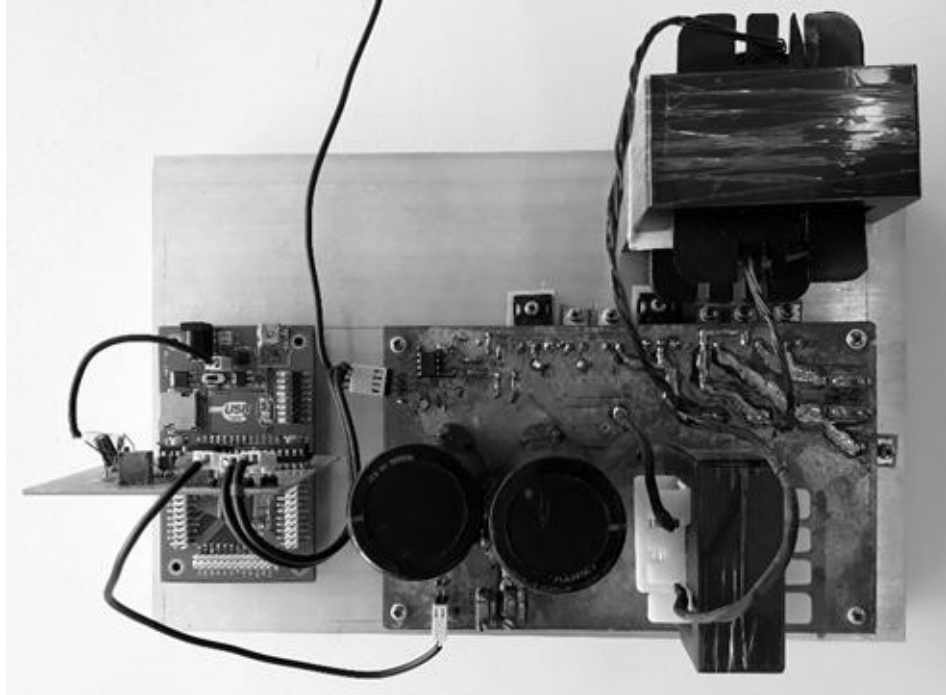


Figura 3.32. Protótipo finalizado.

## **4 RESULTADOS**

## 4 RESULTADOS

Uma vez montado o protótipo, este foi levado ao laboratório para a conclusão da etapa experimental do trabalho. Um esquemático completo do circuito contendo a malha de controle de tensão é apresentado na Figura 4.1.

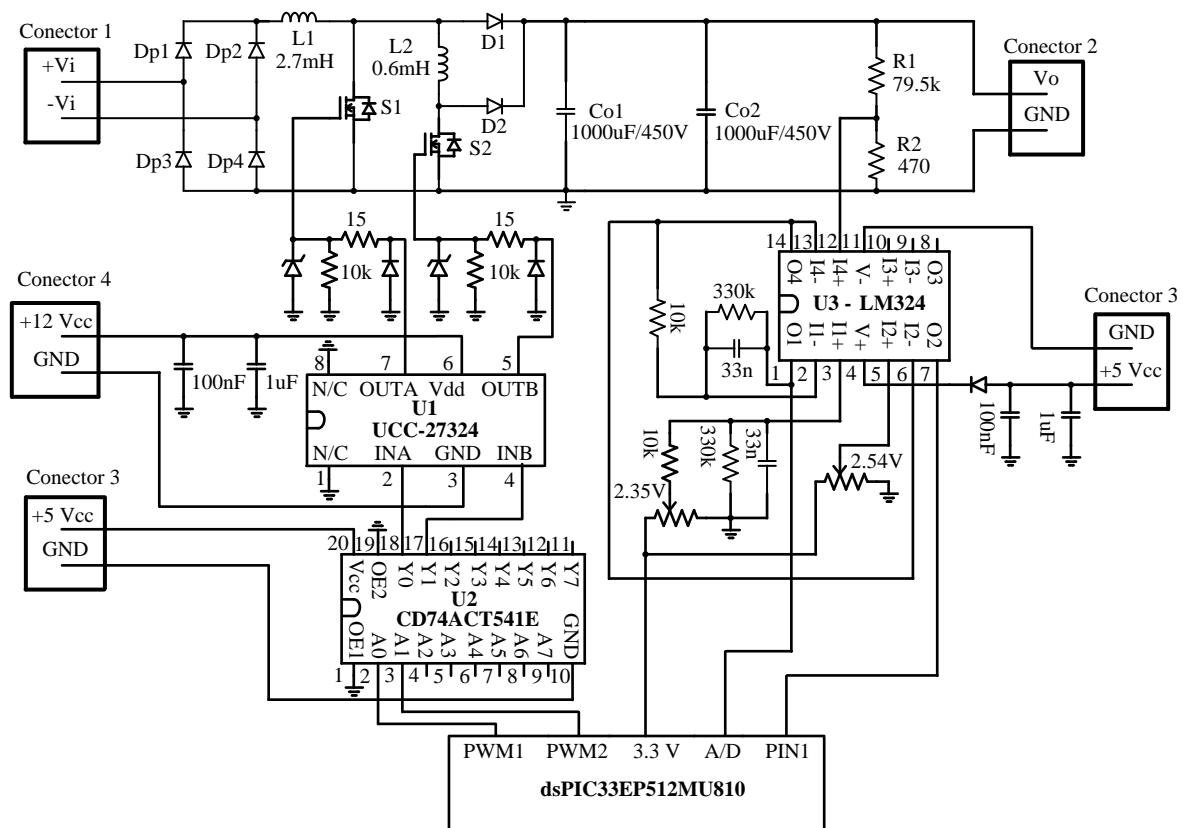


Figura 4.1. Esquemático completo do circuito.

Inicialmente se testou o circuito em malha aberta, sendo os resultados obtidos similares aos que serão aqui apresentados quando em funcionamento sem variações de carga, com a malha fechada. Isto ocorre porque a malha de controle de tensão foi projetada para que, em condições nominais de carga, o mesmo valor de frequência de comutação utilizado nos testes em malha aberta fosse atingido.

Conforme mostrado no esquemático, o dsPIC disponibiliza uma tensão de 3,3 V para a geração dos sinais de referência, recebe dois sinais de entrada, e retorna os dois sinais de comando das chaves. Estes sinais recebidos pelo dsPIC são a tensão de controle proveniente do compensador de tensão, e um bit proveniente de um comparador utilizado para implementar uma proteção de sobretensão.

As tensões de referência geradas são: a referência da tensão de saída ( $V_{oRef}$ ), e uma referência de sobretensão ( $V_{overRef}$ ). A partir da referência da tensão de saída, gera-se o erro ( $\epsilon$ ) em relação à tensão de saída medida ( $V_o$ ), e a partir do compensador de tensão ( $C_v$ ), gera-se a tensão de controle ( $V_c$ ) que irá alimentar o dsPIC para geração dos sinais de comando das chaves. Já a referência de sobretensão, compara-se este valor com a tensão de saída medida, e caso esta exceda a referência ( $V_{overRef}$ ), o sinal de saída do comparador utilizado irá alimentar um pino do dsPIC com sinal de valor lógico alto.

A lógica utilizada para geração dos sinais de comando das chaves pode ser observada na Figura 4.2. No Apêndice D o código utilizado no dsPIC é apresentado.

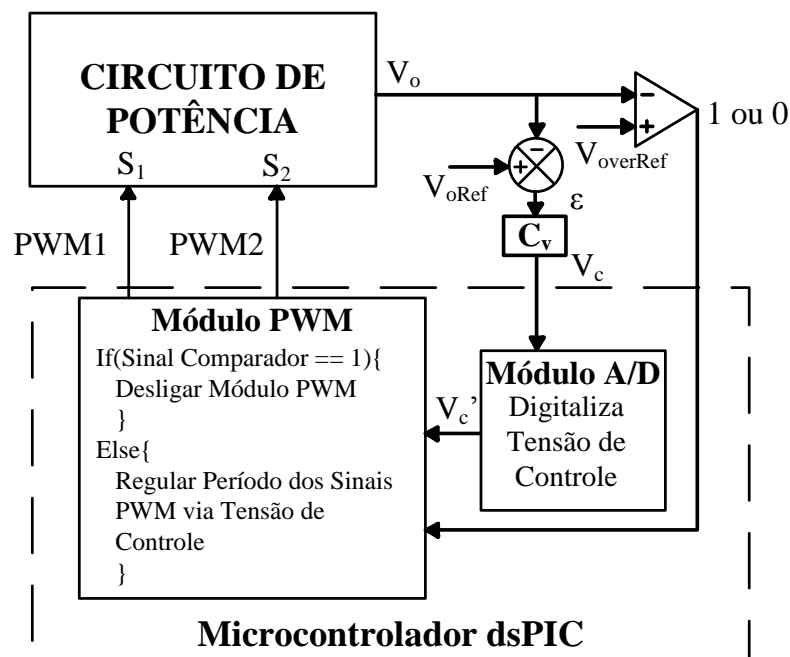


Figura 4.2. Representação da lógica implementada para geração dos sinais de comando das chaves.

Os resultados obtidos em malha fechada são mostrados nas figuras a seguir. Na Figura 4.3 as formas de onda da tensão e corrente de entrada podem ser observadas para as condições de projeto definidas. Como esperado, a corrente de entrada mantém o formato senoidal em fase com a tensão de entrada. O fator de potência calculado usando os pontos obtidos nesta aquisição foi de 0,9957 e a taxa de distorção harmônica foi de 2,3008%. Estas medidas atestam o alto fator de potência e a baixa TDH esperada.

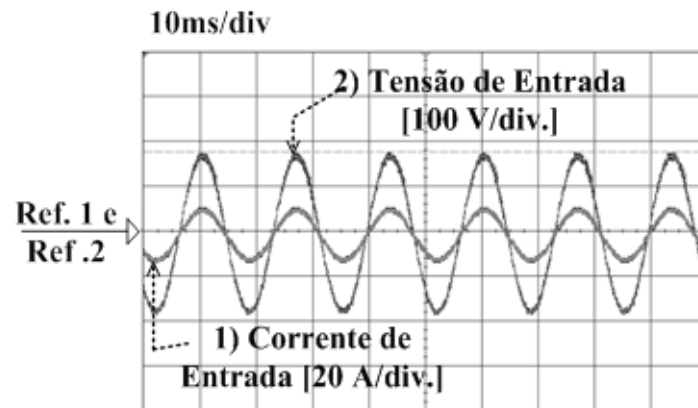


Figura 4.3. Tensão de entrada e corrente de entrada em operação nominal.

A Figura 4.4 apresenta o espectro de frequência da corrente de entrada em comparação com os valores normatizados. Observa-se que a amplitude das harmônicas encontra-se bem abaixo daquilo que é recomendado em [3]. Como esperado, conteúdo harmônico de baixa amplitude e alta frequência também se encontra presente, relacionado à frequência de comutação.

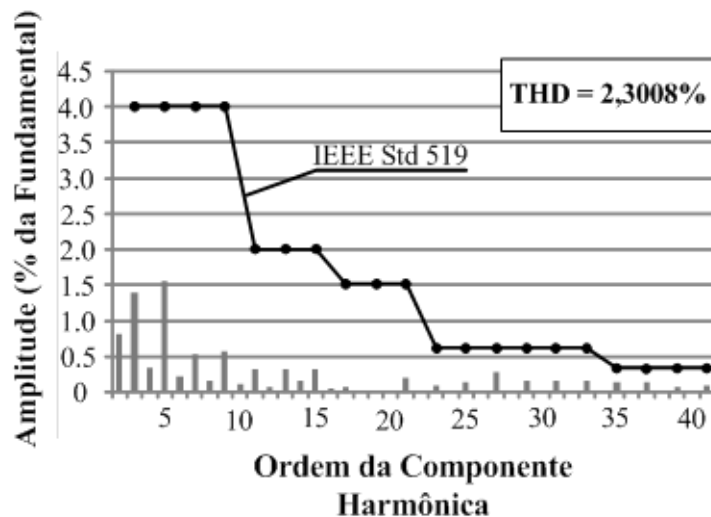


Figura 4.4. Espectro de frequência da corrente de entrada em comparação com valores máximos permitidos por norma [3].

A Figura 4.5 mostra as correntes nos indutores  $L_1$  e  $L_2$ , cujo detalhe em alta frequência pode ser visto na Figura 4.6. Na Figura 4.5 a corrente de entrada retificada que passa pelo indutor  $L_1$  pode ser vista com o formato senoidal desejado, e a corrente no indutor  $L_2$  com o formato descontínuo com os picos atingindo a corrente de entrada senoidal retificada. Na Figura 4.6 os intervalos de tempo correspondentes às quatro etapas de operação podem ser identificados.

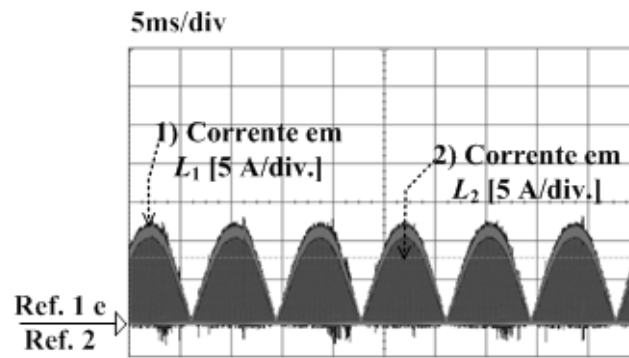


Figura 4.5. Correntes nos indutores  $L_1$  e  $L_2$  em operação nominal.

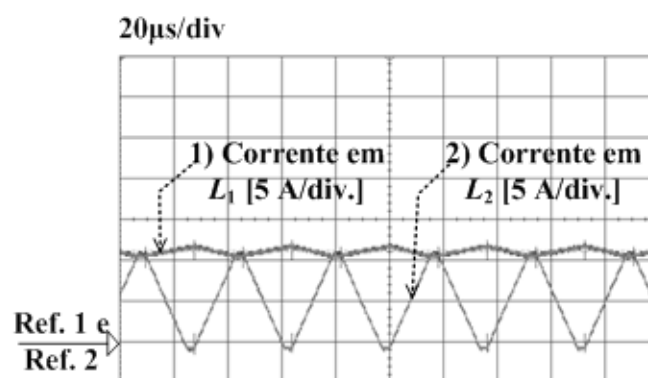


Figura 4.6. Detalhe de alta frequência das correntes nos indutores  $L_1$  e  $L_2$ .

A Figura 4.7 e a Figura 4.8 mostram a tensão e corrente de saída, e a tensão e corrente de entrada para um decréscimo e um acréscimo de 50% de carga, respectivamente. Estas figuras mostram que a malha de controle da tensão de saída respondeu bem em aproximadamente 100 ms, com uma variação mínima da tensão de saída. A amplitude da corrente foi ajustada de acordo com a demanda da carga em cada caso, mantendo-se o formato senoidal e o alto fator de potência.

O funcionamento em malha fechada validou o estudo teórico apresentado estando em concordância com os resultados obtidos em simulação e com a teoria apresentada.

A partir de medições de corrente e tensão na entrada e saída do circuito, calculou-se o valor das potências de entrada e saída como:

$$P_{in} = I_{in} \cdot V_{in} \quad (127)$$

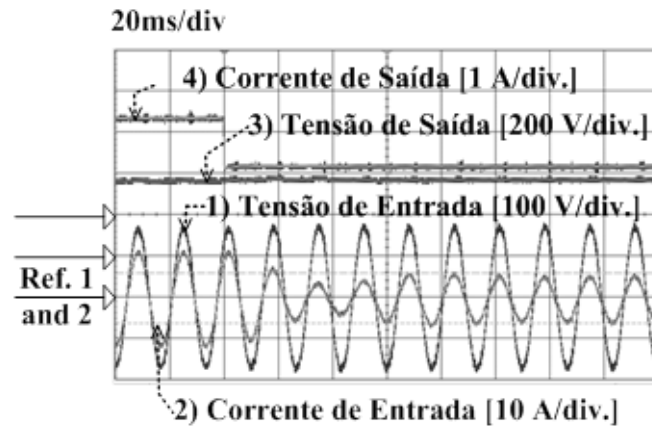


Figura 4.7. Tensão e corrente de entrada e tensão e corrente de saída para decréscimo de carga de 50%.

E,

$$P_{out} = I_{out} \cdot V_{out} \quad (128)$$

E a partir das potências calculadas, calculou-se o rendimento do circuito como:

$$\eta = \frac{P_{out}}{P_{in}} \quad (129)$$

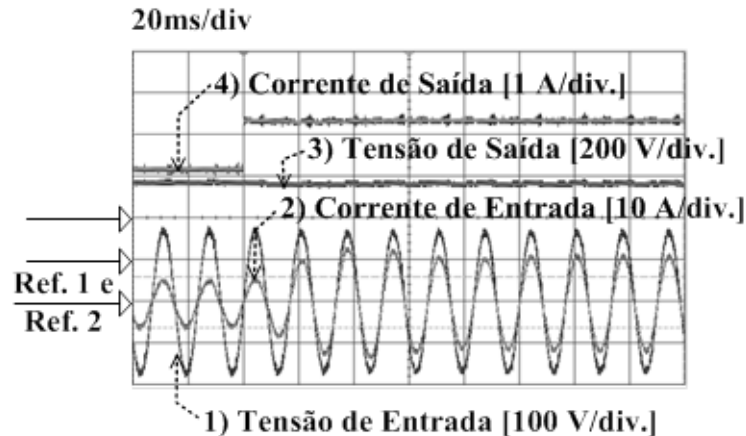


Figura 4.8. Tensão e corrente de entrada e tensão e corrente de saída para acréscimo de carga de 50%.

A curva de eficiência do conversor foi medida e pode ser vista no Figura 4.9. Para a maior parte da faixa de carga uma eficiência superior a 93% foi obtida. Considerando que as perdas na ponte retificadora também foram levadas em consideração durante estas medições, os valores de eficiência obtidos foram considerados satisfatórios. A eficiência máxima foi observada para uma carga de

aproximadamente 70% da carga nominal. Na carga nominal, por sua vez, mediu-se uma eficiência de aproximadamente 94%.

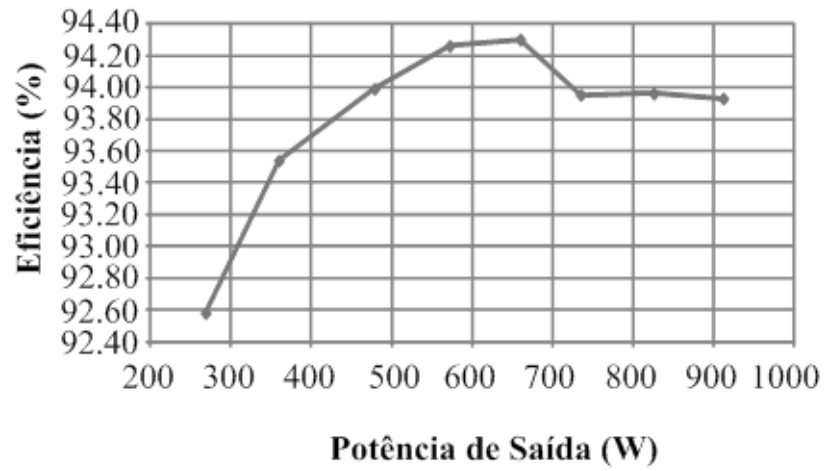


Figura 4.9. Eficiência do conversor em função da potência de saída.

## **5 CONCLUSÃO**

## 5 CONCLUSÃO

Os esforços feitos pela comunidade científica nas últimas décadas para aperfeiçoar os circuitos conversores de potência e desenvolver novas alternativas em busca de qualidade de energia justificam o trabalho apresentado. Este esforço não surge apenas de uma busca natural de melhora do estado da arte, mas também das exigências crescentes, no tocante à qualidade da energia, por parte dos órgãos responsáveis pela coordenação dos sistemas de energia elétrica em todo o mundo. A topologia aqui proposta traz avanços neste viés pelas vantagens apresentadas: alto fator de potência e baixa TDH com controle apenas da tensão de saída.

O trabalho foi subdividido em três etapas: estudo teórico, simulações computacionais e validação experimental. Após uma descrição detalhada do funcionamento teórico esperado do circuito, foram feitas simulações que atestaram a validade do estudo teórico feito, e, por fim, foi construído um protótipo que, levado à laboratório, também apresentou resultados coerentes aos obtidos teoricamente e em simulação. Dentro destes estudos também se enquadraram a modelagem da topologia, que foi utilizada para projetar a malha de controle de tensão. Esta passou pelos outros dois passos, ou seja, foi testada em simulação, e levada a laboratório para a etapa experimental.

Para finalizar a etapa experimental, fechou-se a malha de controle de tensão em laboratório, validando também o projeto do controlador apresentado. Aplicando-se degrais de carga de 50% em acréscimo e decréscimo em relação à carga nominal, pode-se observar o bom funcionamento da topologia e do controle projetada para a tensão de saída. Mesmo sem qualquer tipo de controle da corrente de entrada, o que se observou foi que esta não apresentou alteração em seu formato senoidal nem no seu alinhamento de fase com a tensão de entrada, mesmo sobre variações significativas de carga. Na maior parte da faixa de carga, um rendimento superior a 93% foi observado, tendo sido considerado satisfatório.

A modulação em frequência permitiu a regulação da tensão de saída e a manutenção da corrente de entrada com seu formato senoidal desejado sobre variações de carga. O conversor proposto portou-se como uma alternativa viável para a topologia tradicional de retificador *Boost* monofásico utilizado em correção de fator de potência. Utilizando este conversor, um alto fator de potência e baixa TDH

pode ser obtido sem a complexidade e o custo extra de uma malha de controle da corrente de entrada.

## REFERÊNCIAS BIBLIOGRÁFICAS

- [1] ERICKSON, R. W. "Fundamentals of Power Electronics", Second Edition, University of Colorado, Boulder-Colorado, Kluwer Academic Publishers, 2004.
- [2] GARCIA, O.; COBOS, J.A.; PIETRO, R.; ALOU, P.; UCEDA, J. "Single-phase Power Factor Correction: A Survey," in Proc. IEEE PESC, 2001, pp. 8-13.M.
- [3] IEEE std. 519-1992, IEEE Recommended Practices and Requirements for Harmonics Control in Electrical Power Systems, April 12, 1993.
- [4] N. Mohan, T. M. Undeland, R. J. Ferraro, "Sinusoidal line current rectification with a 100kHz B-SIT step-up converter" *1984 IEEE Power Electronics Specialists Conference*, pp. 92-98, 1984.
- [5] M. S. Elmore, W. A. Peterson, S. D. Sherwood, "A power factor enhancement circuit" *Applied Power Electronics Conference and Exposition APEC '91*, pp.407-414, 1991.
- [6] J. –S. Lay, D. Hurst, T. Key, "Switch-mode supply power factor improvement via harmonic elimination methods" *Applied Power Electronics Conference and Exposition APEC '91*, pp. 415-422, 1991.
- [7] I. Suga, M. Kimata, Y. Ohnishi, R. Uchida "New switching method for single-phase AC to DC converter" *Conference Record of the Power Conversion Conference, Yokohama*, pp.93-98, 1993.
- [8] M. T. Zhang, Y. Jiang, F. C. Lee, M. M. Jovanovic "Single-phase three-level boost power factor correction converter" *Applied Power Electronics Conference and Exposition APEC'95*, vol. 1, pp. 434-439, 1995.
- [9] W. –Y. Choi, J. –M. Kwon, E. –H. Kim, J. –J. Lee, B. –H. Kwon "Bridgeless Boost Rectifier With Low Conduction Losses and Reduced Diode Reverse-Recovery Problems" *IEEE Transactions on Industrial Electronics*, vol. 54, issue 2, pp. 769-780, 2007.
- [10] K. –H. Liu, Y. –L. Lin, "Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converters" *20<sup>th</sup> Annual IEEE Power Electronics Specialists Conference*, vol. 2, pp. 825-829, 1989.
- [11] K. D. Gusseme, D. M. V. Skype, A. P. M. V. Bossche, J. A. Melkebeek "Input-Current Distortion of CCM Boost PFC Converters Operated in DCM" *IEEE Transactions on Industrial Electronics*, vol. 54, issue 2, pp.858-865, 2007.
- [12] K. Yao, X. Ruan, X. Mao, Z. Ye "Variable-Duty-Cycle Control to Achieve High Input Power Factor for DCM Boost PFC Converter" *IEEE Transactions on Power Electronics*, vol. 58, issue 5, pp. 1856-1865, 2011.

- 
- [13] TOLLIK, D. PIETKIEWICZ, A. "Comparative analysis of 1-phase active power factor correction topologies," in Proc. IEEE INTELEC, 1992, pp. 517-523.
- [14] HERNANDEZ, C. A.; ARAU, J.; SEBASTIAN, J.; UCEDA, J. "Comparative analysis of Boost and Buck-boost derived topologies as power factor correctors," in Proc. IEEE IECON, 1995, pp. 335-340.
- [15] Y. Liu, Y. Sun, M. Su, M. Zhou, Q. Zhu and X. Li, "A Single-Phase PFC Rectifier With Wide Output Voltage and Low-Frequency Ripple Power Decoupling" *IEEE Transactions on Power Electronics*, vol. 33, issue 6, pp. 5076-5086, 2018.
- [16] M. Ibrahim, L. Gonnet, P. Lefranc, D. Frey, J. P. Ferrieux, S. Am, "Effectiveness of Pareto-front analysis applied to the design of a single-phase PFC rectifier" *IEEE Applied Power Electronics Conference and Exposition*, pp. 2700-2705, 2016.
- [17] C. Saber, D. Labrousse, B. Revol, A. Gascher, "Challenges Facing PFC of a Single-Phase On-Board Charger for Electric Vehicles Based on a Current Source Active Rectifier Input Stage" *IEEE Transactions on Power Electronics*, vol. 31, issue 9, pp. 6192-6202, 2016.
- [18] H. Vahedi, P. A. Labbe, K. Al-Haddad "Single-Phase Single-Switch Vienna Rectifier as Electric Vehicle PFC Battery Charger" *IEEE Vehicle Power and Propulsion Conference*, pp. 1-6, 2015.
- [19] BARBI, I. "Retificadores Monofásicos com Correção Ativa de Fator de Potência Empregando o Conversor Boost", Apostila, Universidade Federal de Santa Catarina - UFSC, 2015.
- [20] VAHEDI, H.; SHOJAEI, A.A.; CHANDRA, A.; AL-HADDAD, K. "Five-Level Reduced-Switch-Count Boost PFC Rectifier With Multicarrier PWM", in *IEEE Transactions on Industry Applications*, 2016, Vol. 52, Issue 5, Páginas 4201-4207.
- [21] NGUYEN, H. V.; LEE, D. "Reduction of DC-link capacitance in bridgeless PFC boost rectifiers", 2015 IEEE 2<sup>nd</sup> International Future Energy Electronics Conference (IFEEC), 2015, Páginas 1-5.
- [22] SHIMADA, T.; KANOUDA, A.; TSUKAMOTO, S. "A novel bridgeless PFC boost rectifier with a simple ZVS circuit", *Power Electronics and Applications (EPE'15 ECCE-Europe)*, 2015 17<sup>th</sup> European Conference, 2015, Páginas 1-7.
- [23] BARBI, I. "Correção Ativa do Fator de Potência - Retificadores Monofásicos Operando em Condução Descontínua", Apostila, Universidade Federal de Santa Catarina - UFSC, 2015.
- [24] YAO, K.; HU, W.; LI, Q.; LYU, J. "A Novel Control Scheme of DCM Boost PFC Converter", *IEEE Transactions on Power Electronics*, 2015, Volume 30, Issue 10, Páginas 5605-5615.

[25] YAO, K.; LI, Q. LV, J. "DCM Boost PFC converter with optimum utilization control of switching cycles", 2015 IEEE Energy Conversion Congress and Exposition (ECCE), 2015, Páginas 2048-2055.

[26] KIM, H.; CHO, B.; CHOI, H. "An improved modulated carrier control of single-phase CCM boost PFC converter", 2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA), 2014, Páginas 2575-2579.

[27] YOUN, H.; LEE, J.; BAEK, J.; MOON, G. "A Digital Phase Leading Filter Currente Compensation (PLFCC) Technique for CCM Boost PFC Converter to Improve PF in High Line Voltage and Light Load Conditions", IEEE Transactions on Power Electronics, 2016, Volume 31, Issue 9, Páginas 6596-6606.

**APÊNDICE A**

**APÊNDICE A - LISTA DE COMPONENTES SELECIONADOS PARA MONTAGEM DO PROTÓTIPO.**

<b>Diodos <math>D_{R1}</math>, <math>D_{R2}</math>, <math>D_{R3}</math> e <math>D_{R4}</math> da ponte retificadora</b>	VISHAY – VS–20ETF06PBF Standard Power Diode, 600 V, 20 A	Quantidade: 04
<b>Diodo <math>D_1</math></b>	WOLFSPEED – C3D0865I Sillicon Carbide Schottky Diode, SiC, 650 V, 15,2 A, TO-220	Quantidade: 01
<b>Diodo <math>D_2</math></b>	WOLFSPEED – C3D0865I Sillicon Carbide Schottky Diode, SiC, 650 V, 15,2 A, TO-220	Quantidade: 01
<b>Chave <math>S_1</math></b>	FAIRCHILD - FCH165N60E MOSFET, 600 V, 23 A, TO-247.	Quantidade: 01
<b>Chave <math>S_2</math></b>	FAIRCHILD - FCH165N60E MOSFET, 600 V, 23 A, TO-247	Quantidade: 01
<b>Capacitor de saída <math>C_o</math></b>	KEMET - ALC10C102EL450 Capacitor Eletrolítico, Série ALC, 1000uF, 450V, 40mm	Quantidade: 02

**APÊNDICE B**

## APÊNDICE B – PLANILHAS DE PROJETO DOS COMPONENTES MAGNÉTICOS.

Projeto Físico do Indutor  $L_1$ :

### 1. Especificações:

Indutância:  $L_1 = 2,7 \text{ mH}$

Corrente Máxima:  $I_{\text{pico}} = 11,77 \text{ A}$

Corrente Eficaz:  $I_{\text{ef}} = 7,85 \text{ A}$

Ondulação de Corrente:  $\Delta I_L = 1,167 \text{ A}$

Densidade de Fluxo Máxima:  $B_{\text{max}} = 0,35 \text{ T}$

Densidade de Corrente Máxima:  $J_{\text{max}} = 450 \text{ A/cm}^2$

Fator de utilização da área do núcleo:  $k_w = 0,7$

Frequência:  $f_s = 30 \text{ kHz}$

### 2. Escolha do Núcleo

$$AeAw = (L_1 \cdot I_{\text{pico}} \cdot I_{\text{ef}}) / (B_{\text{max}} \cdot J_{\text{max}} \cdot k_w)$$

$$AeAw = 22,627 \text{ cm}^4$$

Núcleo escolhido  $L_1$ : 2x E-80/38/20

$$Ae1 = 2 \times 4,08 \text{ cm}^2$$

$$Aw1 = 5,4 \text{ cm}^2$$

### 3. Cálculo do Número de Espiras

$$N_{L1} = (L_1 \cdot I_{\text{pico}}) / (B_{\text{max}} \cdot Ae1)$$

$$N_{L1} = 112$$

### 4. Cálculo do Entreferro

$$\mu_0 = 4\pi 10^{-7} \text{ H/m}$$

$$l_{\text{entreferro1}} = (N_{L1}^2 \cdot \mu_0 \cdot Ae1) / L_1$$

$$l_{\text{entreferro1}} = 0,476 \text{ cm}$$

### 5. Cálculo da Bitola do Condutor

$$\Delta = 7,5 \text{ cm} / \sqrt{f_s / \text{Hz}}$$

$$\Delta = 0,043 \text{ cm}$$

Diâmetro do fio:  $D = 2\Delta$

$$D = 0,087 \text{ cm}$$

Condutor escolhido para  $L_1$  foi 22AWG

$$D_{22\text{AWG}} = 0,071 \text{ cm}$$

$$S_{\text{fio}} = 0,003255 \text{ cm}^2$$

$$S_{\text{fioiso}} = 0,004013 \text{ cm}^2$$

$$S_{\text{cobre1}} = I_{\text{ef}} / J_{\text{max}}$$

$$S_{\text{cobre1}} = 0,017 \text{ cm}^2$$

$$S_{\text{cobre1}}/S_{\text{fio}} = 5,359$$

## 6. Cálculo de Perdas

Perdas no Cobre:

$$\rho_{\text{fio}} = 0,000708 \text{ } \Omega/\text{cm}$$

$$l_{\text{espira1}} = 18 \text{ cm}$$

$$l_{\text{fio1}} = N_{L1} \cdot l_{\text{espira1}}$$

$$l_{\text{fio1}} = 20,16 \text{ m}$$

$$R_{\text{cobre1}} = \rho_{\text{fio}} \cdot l_{\text{espira1}} \cdot N_{L1} / n_{\text{cond1}}$$

$$R_{\text{cobre1}} = 0,204 \text{ } \Omega$$

$$P_{\text{cobre1}} = R_{\text{cobre1}} \cdot I_{\text{ef}}^2$$

$$P_{\text{cobre1}} = 12,565 \text{ W}$$

Perdas Magnéticas:

$$\Delta B1 = (L1 \cdot \Delta I_L) / (N_{L1} \cdot Ae1) = 0,034 \text{ T}$$

$$K_h = 4 \cdot 10^{-5}$$

$$K_f = 4 \cdot 10^{-10}$$

$$V_{\text{nucleo1}} = 71,8 \text{ cm}^3$$

$$P_{\text{nucleo1}} = (\Delta B1/T)^{2,4} \cdot [K_h \cdot f_s/\text{Hz} + K_f \cdot (f_s/\text{Hz})^2] \cdot V_{\text{nucleo1}} \cdot \text{W}/\text{cm}^3$$

$$P_{\text{nucleo1}} = 0,035 \text{ W}$$

$$P_{\text{TOTAL}} = P_{\text{cobre1}} + P_{\text{nucleo1}} = 12,6 \text{ W}$$

## 7. Resistência Térmica do Núcleo

$$R_{\text{tnucleo}} = 23 \cdot (Ae1 \cdot Aw1/\text{cm}^4)^{-0,37} \text{ K/W}$$

$$R_{\text{tnucleo}} = 5,668 \text{ K/W}$$

## 8. Elevação de Temperatura

$$\Delta T = P_{\text{TOTAL}} \cdot R_{\text{tnucleo}}$$

$$\Delta T = 71,413 \text{ K}$$

## 9. Possibilidade de Execução

$$A_{w\_min1} = (N_{L1} \cdot S_{\text{fioiso}} \cdot n_{\text{cond1}}) / k_w$$

$$A_{w_{\text{nucleo1}}} = Aw1$$

$$\text{Exec1} = A_{w\_min1} / A_{w_{\text{nucleo1}}} = 0,832$$

Projeto Físico do Indutor  $L_2$ :

### 1. Especificações:

Indutância:  $L_2 = 0,56 \text{ mH}$

Corrente Máxima:  $I_{\text{pico}} = 10,65 \text{ A}$

Corrente Eficaz:  $I_{\text{ef}} = 4,58 \text{ A}$

Ondulação de Corrente:  $\Delta I_L = 1,042 \text{ A}$

Densidade de Fluxo Máxima:  $B_{\text{max}} = 0,3 \text{ T}$

Densidade de Corrente Máxima:  $J_{\text{max}} = 450 \text{ A/cm}^2$

Fator de utilização da área do núcleo:  $k_w = 0,7$

Frequência:  $f_s = 30 \text{ kHz}$

### 2. Escolha do Núcleo

$$A_e A_w^2 = (L_2 \cdot I_{\text{pico}}^2 \cdot I_{\text{ef}}^2) / (B_{\text{max}} \cdot J_{\text{max}} \cdot k_w)$$

$$A_e A_w^2 = 2,89 \text{ cm}^4$$

Núcleo escolhido  $L_2$ : E-55

$$A_e = 3,54 \text{ cm}^2$$

$$A_w = 2,5 \text{ cm}^2$$

### 3. Cálculo do Número de Espiras

$$N_{L_2} = (L_2 \cdot I_{\text{pico}}^2) / (B_{\text{max}} \cdot A_e)$$

$$N_{L_2} = 57$$

### 4. Cálculo do Entreferro

$$\mu_0 = 4\pi 10^{-7} \text{ H/m}$$

$$l_{\text{entreferro1}} = (N_{L_2}^2 \cdot \mu_0 \cdot A_e) / L_2$$

$$l_{\text{entreferro1}} = 0,258 \text{ cm}$$

### 5. Cálculo da Bitola do Condutor

$$\Delta = 7,5 \text{ cm} / \sqrt{f_s / \text{Hz}}$$

$$\Delta = 0,043 \text{ cm}$$

Diâmetro do fio:  $D = 2\Delta$

$$D = 0,087 \text{ cm}$$

Condutor escolhido para  $L_1$  foi 22AWG

$$D_{22\text{AWG}} = 0,071 \text{ cm}$$

$$S_{\text{fio}} = 0,003255 \text{ cm}^2$$

$$S_{\text{fioiso}} = 0,004013 \text{ cm}^2$$

$$S_{\text{cobre2}} = I_{\text{ef}} / J_{\text{max}}$$

$$S_{\text{cobre2}} = 0,017 \text{ cm}^2$$

$$S_{\text{cobre2}} / S_{\text{fio}} = 3,127$$

### 6. Cálculo de Perdas

Perdas no Cobre:

$$\rho_{\text{fio}} = 0,000708 \text{ } \Omega/\text{cm}$$

$$l_{\text{espira2}} = 10,5 \text{ cm}$$

$$l_{\text{fio2}} = N_{L2} \cdot l_{\text{espira2}}$$

$$l_{\text{fio2}} = 5,985 \text{ m}$$

$$R_{\text{cobre2}} = \rho_{\text{fio}} \cdot l_{\text{espira2}} \cdot N_{L2} / n_{\text{cond2}}$$

$$R_{\text{cobre2}} = 0,141 \text{ } \Omega$$

$$P_{\text{cobre2}} = R_{\text{cobre2}} \cdot I_{\text{ef2}}^2$$

$$P_{\text{cobre2}} = 2,963 \text{ W}$$

Perdas Magnéticas:

$$\Delta B2 = (L2 \cdot \Delta I_L) / (N_{L2} \cdot A_{e2}) = 0,029 \text{ T}$$

$$K_h = 4 \cdot 10^{-5}$$

$$K_f = 4 \cdot 10^{-10}$$

$$V_{\text{nucleo1}} = 23,3 \text{ cm}^3$$

$$P_{\text{nucleo1}} = (\Delta B1/T)^{2,4} \cdot [K_h \cdot f_s/\text{Hz} + K_f \cdot (f_s/\text{Hz})^2] \cdot V_{\text{nucleo1}} \cdot \text{W}/\text{cm}^3$$

$$P_{\text{nucleo1}} = 7,367 \text{ mW}$$

$$P_{\text{TOTAL}} = P_{\text{cobre2}} + P_{\text{nucleo2}} = 2,97 \text{ W}$$

## 7. Resistência Térmica do Núcleo

$$R_{\text{tnucleo}} = 23 \cdot (A_{e2} \cdot A_{w2}/\text{cm}^4)^{-0,37} \text{ K/W}$$

$$R_{\text{tnucleo}} = 10,265 \text{ K/W}$$

## 8. Elevação de Temperatura

$$\Delta T = P_{\text{TOTAL}} \cdot R_{\text{tnucleo}}$$

$$\Delta T = 30,489 \text{ K}$$

## 9. Possibilidade de Execução

$$A_{w\_min2} = (N_{L2} \cdot S_{\text{fioiso}} \cdot n_{\text{cond2}}) / k_w$$

$$A_{w_{\text{nucleo2}}} = A_{w2}$$

$$\text{Exec2} = A_{w\_min2} / A_{w_{\text{nucleo2}}} = 0,392$$

## **APÊNDICE C**

## APÊNDICE C – PLANILHA DE PROJETO DO CONTROLADOR DA MALHA DE TENSÃO DE SAÍDA.

Especificações:

$$V_p = 127\sqrt{2} \text{ V}$$

$$V_o = 400 \text{ V}$$

$$f_s = 30 \text{ kHz}$$

$$L_1 = 2,7 \text{ mH}$$

$$L_2 = 0,56 \text{ mH}$$

$$C_o = 2000 \text{ } \mu\text{F}$$

$$P_o = 1000 \text{ W}$$

$$R_o = V_o^2/P_o = 160 \text{ } \Omega$$

$$D = 0,5$$

$$T_{on} = D \cdot 1/f_s = 1,667 \cdot 10^{-5} \text{ s}$$

$$K_L = L_1/L_2 = 4,821$$

$$\Delta V_o = 0,01$$

$$\alpha = V_p/V_o$$

$$f_r = 60 \text{ Hz}$$

Projeto do Controlador da Tensão de Saída:

Tensão de referência:  $V_{ref} = 2,35 \text{ V}$

Resistores do sensor de tensão:

$$R_{a1} = 79,5 \text{ k}\Omega$$

$$R_{a2} = V_{ref} \cdot R_{a1} / (V_o - V_{ref})$$

$$R_{a2} = 469,8 \text{ } \Omega$$

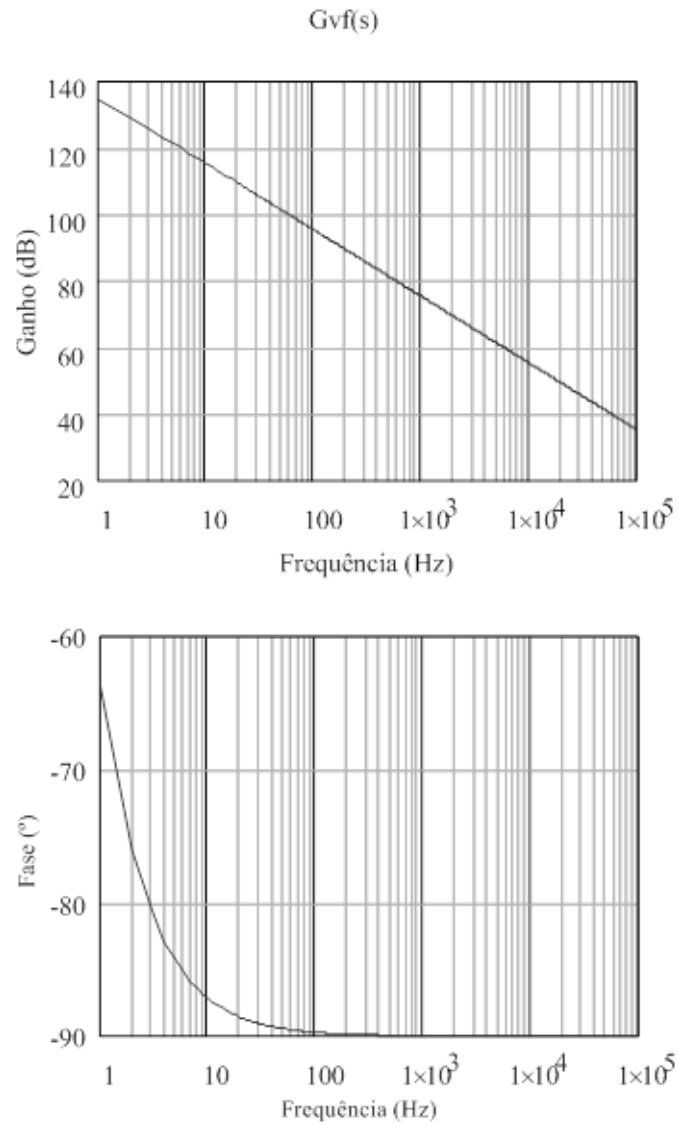
Ganho do Sensor de Tensão:

$$K_{av} = 0,005875$$

Modelo da Topologia Estudada Controlado por Período:

$$K_o = (\alpha/4) \cdot (-\alpha \cdot K_L + 2 \cdot K_L \cdot (K_L + D) + (K_L + D)^2) / (-\alpha + K_L + 1)$$

$$G_v(s) = K_o \cdot (V_p/L_1) \cdot (R_o / (s \cdot C_o \cdot R_o + 1))$$



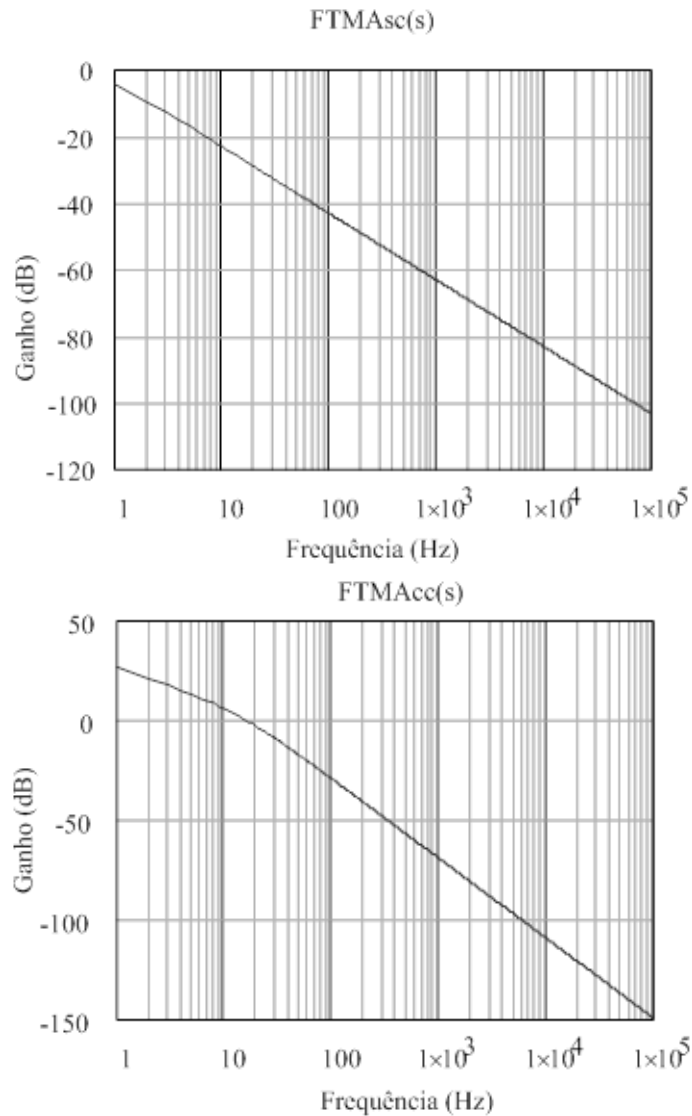
Ganho do Sinal de Período:

$$K_f = T/V_c$$

$$K_f = 10 \cdot 10^{-6}$$

Função de Transferência de Laço Aberto Sem Compensador:

$$FTL_{Asc}(s) = K_{av} \cdot G_vf(s) \cdot K_f$$



Cálculo dos Parâmetros do Controlador:

Erro estático de tensão:  $\varepsilon_o = 0,02$

Referência do compensador de tensão:  $V_{ref} = 2,35 \text{ V}$

Estimativa para cálculo dos parâmetros:  $R_6 = 10 \text{ k}\Omega$

Valor de pico da ondulação em 120 Hz:  $V_a = 100 \text{ mV}$

Ganho estático de  $C_v(s)$ :

$$C_v = [(1 - \varepsilon_o) \cdot L_1 / (\varepsilon_o \cdot R_o \cdot K_o \cdot V_p \cdot K_{av} \cdot K_f)] = 69,171$$

Componentes do Compensador:

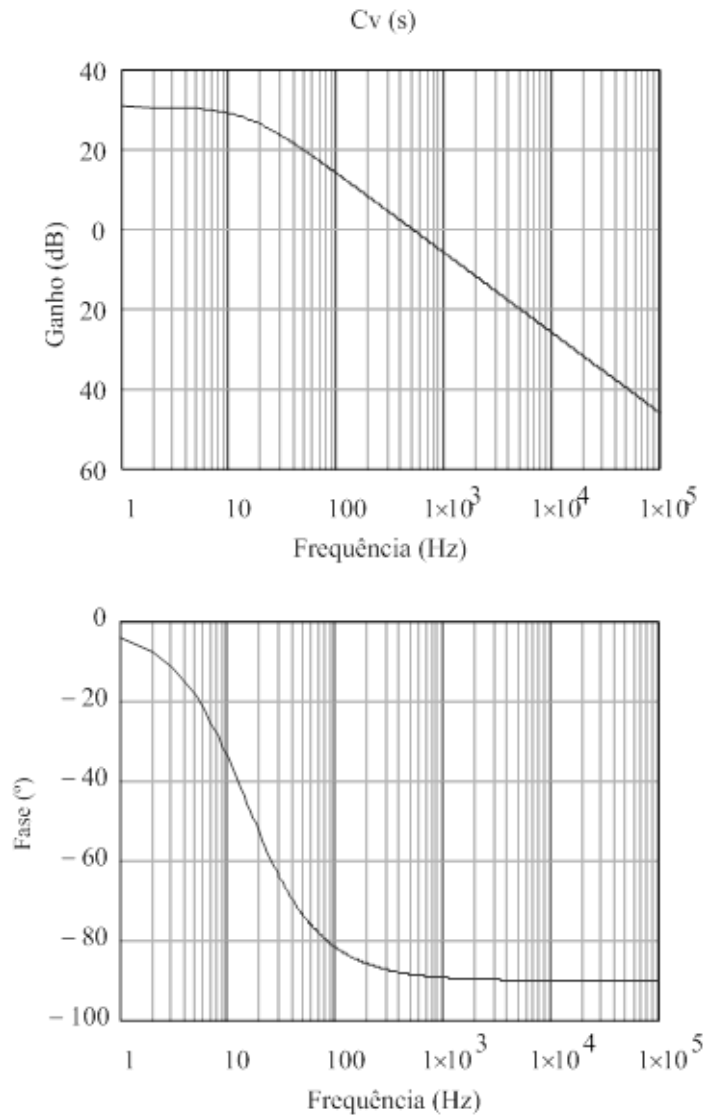
$$R_7 = C_v \cdot R_6 = 6917 \cdot 10^5 \Omega$$

$$C_3 = (\Delta V_o \cdot V_o \cdot K_{av}) / (2 \cdot \pi \cdot 2 \cdot f_r \cdot R_6 \cdot V_a) = 3,117 \cdot 10^{-8} \text{ F}$$

Frequência do Pólo:

$$f_p = 1 / (2 \cdot \pi \cdot C_3 \cdot R_7) = 7,382 \text{ Hz}$$

$$Cv(s) = R7/(R6.(R7.C3.s+1))$$



## **APÊNDICE D**

## APÊNDICE D – CÓDIGO IMPLEMENTADO NO MICROCONTROLADOR DSPIC.

```

#include <stdlib.h>

#if defined(__PIC24E__)
    #include <p24Exxxx.h>
#elif defined(__dsPIC33E__)
    #include <p33Exxxx.h>
#endif

_FOSCSEL(FNOSC_FRC);

_FOSC(FCKSM_CSECMD & OSCIOFNC_OFF & POSCMD_XT & OSCIOFNC_OFF &
      IOL1WAY_OFF);

_FWDT(FWDTEN_OFF);

_FPOR(FPWRT_PWR128 & BOREN_ON & ALTI2C1_ON & ALTI2C2_ON);

_FICD(ICS_PGDI & RSTPRI_PF & JTAGEN_OFF);

/** LED *****/

#define mInitPORTA()    LATA &= 0x0000; TRISA &= 0x0000;

#define mInitPORTB()    LATB &= 0x0000; TRISB &= 0x0000;

    #define mInitPORTC()    LATC &= 0x0000; TRISC &= 0x0000;

    #define mInitPORTD()    LATD &= 0x0000; TRISD &= 0x0000;

    #define mInitPORTE()    LATE &= 0x0000; TRISE &= 0x0000;

    #define mInitPORTF()    LATF &= 0x0000; TRISF &= 0x0000;

    #define mInitPORTG()    LATG &= 0x0000; TRISG &= 0x0000;

#define mPIN_1          LATGbits.LATG15

#define mPIN_3          LATEbits.LATE5

#define mPIN_4          LATEbits.LATE6

#define mPIN_5          LATEbits.LATE7

#define mPIN_6          LATCbits.LATC1

#define mPIN_7          LATCbits.LATC2

#define mPIN_8          LATCbits.LATC3

```

---

```
#define mPIN_9      LATCbits.LATC4
#define mPIN_10     LATGbits.LATG6
#define mPIN_11     LATGbits.LATG7
#define mPIN_12     LATGbits.LATG8
#define mPIN_14     LATGbits.LATG9
#define mPIN_17     LATAbits.LATA0
#define mPIN_18     LATEbits.LATE8
#define mPIN_19     LATEbits.LATE9
#define mPIN_20     LATBbits.LATB5
#define mPIN_21     LATBbits.LATB4
#define mPIN_22     LATBbits.LATB3
#define mPIN_23     LATBbits.LATB2
#define mPIN_24     LATBbits.LATB1
#define mPIN_25     LATBbits.LATB0
#define mPIN_26     LATBbits.LATB6
#define mPIN_27     LATBbits.LATB7
#define mPIN_28     LATAbits.LATA9
#define mPIN_29     LATAbits.LATA10
#define mPIN_32     LATBbits.LATB8
#define mPIN_33     LATBbits.LATB9
#define mPIN_34     LATBbits.LATB10
#define mPIN_35     LATBbits.LATB11
#define mPIN_38     LATAbits.LATA1
#define mPIN_39     LATFbits.LATF13
#define mPIN_40     LATFbits.LATF12
#define mPIN_41     LATBbits.LATB12
#define mPIN_42     LATBbits.LATB13
#define mPIN_43     LATBbits.LATB14
#define mPIN_44     LATBbits.LATB15
```

---

```
#define mPIN_47    LATDbits.LATD14
#define mPIN_48    LATDbits.LATD15
#define mPIN_49    LATFbits.LATF4
#define mPIN_50    LATFbits.LATF5
#define mPIN_51    LATFbits.LATF3
#define mPIN_52    LATFbits.LATF2
#define mPIN_53    LATFbits.LATF8
#define mPIN_58    LATAbits.LATA2
#define mPIN_59    LATAbits.LATA3
#define mPIN_60    LATAbits.LATA4
#define mPIN_61    LATAbits.LATA5
#define mPIN_66    LATAbits.LATA14
#define mPIN_67    LATAbits.LATA15
#define mPIN_68    LATDbits.LATD8
#define mPIN_69    LATDbits.LATD9
#define mPIN_70    LATDbits.LATD10
#define mPIN_71    LATDbits.LATD11
#define mPIN_72    LATDbits.LATD0
#define mPIN_73    LATCbits.LATC13
#define mPIN_74    LATCbits.LATC14
#define mPIN_76    LATDbits.LATD1
#define mPIN_77    LATDbits.LATD2
#define mPIN_78    LATDbits.LATD3
#define mPIN_79    LATDbits.LATD12
#define mPIN_80    LATDbits.LATD13
#define mPIN_81    LATDbits.LATD4
#define mPIN_82    LATDbits.LATD5
#define mPIN_83    LATDbits.LATD6
#define mPIN_84    LATDbits.LATD7
```

```
#define mPIN_87      LATFbits.LATF0
#define mPIN_88      LATFbits.LATF1
#define mPIN_89      LATGbits.LATG1
#define mPIN_90      LATGbits.LATG0
#define mPIN_91      LATAbits.LATA6
#define mPIN_92      LATAbits.LATA7
#define mPIN_93      LATEbits.LATE0
#define mPIN_94      LATEbits.LATE1
#define mPIN_95      LATGbits.LATG14
#define mPIN_96      LATGbits.LATG12
#define mPIN_97      LATGbits.LATG13
#define mPIN_98      LATEbits.LATE2
#define mPIN_99      LATEbits.LATE3
#define mPIN_100     LATEbits.LATE4

#ifdef EXPLORER16

#define mInitAIILEDs() {TRISAbits.TRISA6 = 0; TRISAbits.TRISA7 = 0; LATA = 0;
                       ANSELAbits.ANSA6 = 0; ANSELAbits.ANSA7 = 0;}

#else

#define mInitAIILEDs() {TRISD = 0; LATD = 0;}

#endif

#ifdef EXPLORER16

#define mLED_1      LATAbits.LATA6
#define mLED_2      LATAbits.LATA7

#else

#define mLED_1      LATDbits.LATD0
#define mLED_2      LATDbits.LATD1

#endif
```

```
#define mLED_1_On()    mLED_1 = 1;
#define mLED_2_On()    mLED_2 = 1;

#define mLED_1_Tgl()    mLED_1 = !mLED_1;

#define SYS_FREQ (8000000L)
#define TOGGLES_PER_SEC18
#define CORE_TICK_RATE (SYS_FREQ/2/TOGGLES_PER_SEC)

unsigned int led_state = 1;
unsigned int delay = 60000;
unsigned int d;
unsigned int aux1,aux2;
void InitializeBoard(void); // Função que ativa o dspic

////////////////////////////////////////ADC////////////////////////////////////////
void initPWM(int Perodo); // Função que ativa o PWM e controla o período dos sinais gerados
void initAdc1(void); // Função que inicia o ADC
int readADC(void); //Função que inicia o ciclo de amostragem e conversão e retorna o valor de
ADC1BUF0
void Delay_us(unsigned int);
int ADCValue, i, j;
////////////////////////////////////////
}
int main(void)
{
////////////////////////////////////////Inicializa as funções desejadas////////////////////////////////////////
    InitializeBoard();
    initAdc1();
```

```
////////////////////////////////////
```

```
    while(1) //Rotina de leitura do ADC
    {
        ADCValue=readADC(); //Armazena o valor convertido pelo ADC
        initPWM(ADCValue); //Configura o PWM com o ciclo de trabalho obtido no ADC
    }
    return 0;
}
```

```
void InitializeBoard(void)
```

```
{
    // Configuração Setup
    PLLFBD = 58;

    CLKDIVbits.PLLPOST = 0;
    CLKDIVbits.PLLPRE = 0;
    OSCTUN = 0;
    RCONbits.SWDTEN = 0;

    __builtin_write_OSCCONH(0x03);
    __builtin_write_OSCCONL(0x01);
    while(OSCCONbits.COSC != 0x03);
    while(OSCCONbits.LOCK != 1)
    {};
}
```

```
void initPWM(int Período)
```

```
{
    /* Set PWM Period on Primary Time Base*/
    if(!PORTBbits.RB4){
        if(Período>620){
```

```
PTPER = 1.88*Periodo;

MDC = PTPER/2;

PHASE4 = 0;

}

else{

PTPER=1200;

MDC=600;

PHASE4=0;

}

/* Define valores de tempo morto */

DTR1 = DTR2 = DTR3 = DTR4 = DTR5 = DTR6 = 0;

ALTDTR1 = ALTDTR2 = ALTDTR3 = ALTDTR4 = ALTDTR5 = ALTDTR6 = 0;

/* Define modo complementar do PWM */

IOCON1 = IOCON2 = IOCON3 = IOCON4 = IOCON5 = IOCON6 = 0xC000;

/* Define base de tempo primária, modo de alinhamento por edge e ciclo de trabalho
master */

PWMCON1 = PWMCON2 = PWMCON3 = PWMCON4 = PWMCON5 = PWMCON6 =
0x0100;

/* Configura faltas */

FCLCON1 = FCLCON2 = FCLCON3 = FCLCON4 = FCLCON5 = FCLCON6 = 0x0003;

/* 1:1 Prescaler */

PTCON2 = 0x0000;

/* Ativa módulo PWM */

PTCON = 0x8000;

}

// Define condição para funcionamento do módulo PWM em função de sobretensão//

else{

PTPER=400;

MDC=0;
```

```
    PHASE4=0;

    DTR1 = DTR2 = DTR3 = DTR4 = DTR5 = DTR6 = 0;

    ALTDTR1 = ALTDTR2 = ALTDTR3 = ALTDTR4 = ALTDTR5 = ALTDTR6 = 0;

    IOCON1 = IOCON2 = IOCON3 = IOCON4 = IOCON5 = IOCON6 = 0xC000;

    PWMCON1 = PWMCON2 = PWMCON3 = PWMCON4 = PWMCON5 = PWMCON6 =
    0x0100;

    FCLCON1 = FCLCON2 = FCLCON3 = FCLCON4 = FCLCON5 = FCLCON6 = 0x0003;

    PTCON2 = 0x0000;

    PTCON = 0x8000;

    }
}

void initAdc1(void)
{
    /*Os pinos da placa são configurados como Digital I/O */
    ANSELA = ANSELB = ANSELC = ANSELD = ANSELE = ANSELG = 0x0000;

    /* Configurando o ADC */
    AD1CON1 = 0x00E0; /*Torna a conversão automática quando a amostragem termina
    AD1CON1bits.AD12B=1; /* Ativa o modo de 12 bits do ADC
    AD1CON2 = 0x0000; /*AVdd e AVss são usadas como tensões de referência
    AD1CON3 = 0x1F02; /*configura o tempo de amostragem automática(31Tad) e o período
    de conversão
    AD1CON4 = 0x0000; /*Configurado pra não usar DMA e armazenar o resultado da
    conversão em ADC1BUF0

    /* Configurado pra não utilizar nenhum tipo de scaneamento */
    AD1CSSH = 0x0000;

    AD1CSSL = 0x0000;

    AD1CON1bits.ADON = 1; /* Torna o ADC operante
}

int readADC(void)
{
```

---

```
/* Configuração dos pinos de entrada */  
AD1CHS0 = 0x0005; // Configura o pino AN5 como pino de entrada  
ANSELBbits.ANSB5 = 1; // Assegura que AN5/RB5 é analógico  
/* Início da amostragem */  
AD1CON1bits.SAMP = 1; // Inicia a amostragem  
while (!AD1CON1bits.DONE); // Espera a conversão ser concluída  
return ADC1BUF0; // Retorna o valor obtido na conversão  
}
```