

# MÁQUINA DE TURING MULTIFITAS REDUTORA DE EXPRESSÕES BOOLEANAS EMULANDO DIAGRAMAS DE VEITCH KARNAUGH

Luis V. A. de Amorim<sup>1</sup>, Joelson N. de Carvalho<sup>1</sup>

<sup>1</sup> Departamento de Ciências Exatas (DCX) - Universidade Federal da Paraíba (UFPB)  
Caixa Postal 58297-000 – Rio Tinto – PB – Brasil

<sup>1</sup>{luis.vitor, joelson}@dcx.ufpb.br

**Resumo.** *Os Diagramas ou Mapas de Veitch-Karnaugh representam um método gráfico para simplificação de expressões lógicas booleanas; trata-se de um mapeamento biunívoco a partir de uma tabela verdade da função a ser reduzida, onde se extrai combinações dos valores lógicos das variáveis a partir das suas vizinhanças nas distribuições verificadas nos mapas. Neste trabalho serão utilizadas Máquinas de Turing para simular um diagrama para simplificação de expressões com três variáveis; essas máquinas são dispositivos teóricos capazes de executar algoritmos, definindo assim formalmente o conceito de procedimentos efetivos; é um dos elementos fundamentais da Teoria da Computação e em tese, qualquer problema que pode ser resolvido por uma máquina, pode ser resolvido por uma Máquina de Turing.*

## 1. Introdução

O Diagrama (ou Mapa) de Veitch-Karnaugh é um artifício gráfico construído em formato de uma matriz, no qual um mapa de karnaugh de  $n$  variáveis resultará em uma matriz de  $2^n$  células, se mostra efetivo quando utilizado com 4 variáveis ou menos, para representar a simplificação de expressões lógicas, sendo essas expressões passíveis de uma implementação física de circuitos digitais, dessa forma a técnica auxilia a diminuir os custos para produção desses circuitos.

A simplificação do mapa consegue, rapidamente, reduzir uma expressão utilizando a soma dos produtos e chegando a uma forma de duas camadas. O objetivo principal do mapa é explicitar os termos desnecessários da expressão lógica. No final, a simplificação implica na redução de circuitos lógicos.

Máquinas de Turing (MT) são dispositivos teóricos capazes de executar algoritmos, definindo assim formalmente o conceito de procedimentos efetivos. É um dos elementos fundamentais da Teoria da Computação, contribuindo decisivamente para o desenvolvimento de computadores digitais e de vários formalismos acerca da resolução de problemas por uma máquina. Todos os problemas que podem ser resolvidos por uma máquina podem ser implementados em Máquinas de Turing, a despeito de sua extrema simplicidade. As máquinas de Turing podem ser classificadas em reconhedores de linguagens e transdutores. No primeiro caso, a MT é utilizada para definir linguagens Turing-aceitáveis; ou seja, emula autômatos capazes de verificar se uma determinada string pertence a uma linguagem. No segundo caso, Trabalho de conclusão de curso, sob orientação do professor Joelson Nogueira de Carvalho submetido ao Curso de Licenciatura em Ciência da Computação do Centro de Ciências Aplicadas e Educação (CCA) da Universidade Federal da Paraíba, como parte dos requisitos necessários para obtenção do grau de LICENCIADO EM CIÊNCIA DA COMPUTAÇÃO.

convertem uma entrada fornecida em uma saída (resolvedora genérica de problemas). Tipicamente, as MTs são desenvolvidas para resolver problemas específicos e comportam-se, portanto, como computadores dedicados à problemas específicos; porém, nada impede o desenvolvimento de MTs de uso geral, capazes inclusive de interpretar programas, como um computador digital moderno.

Este trabalho é motivado pela importância de produção de materiais teóricos na área da computação, pois existe um esvaziamento de conteúdo teórico da área, restando poucos que se interessam contribuir, levando em consideração a complexidade dos conteúdos como um dos motivos, sendo que área de tecnologia está em constante crescimento para o desenvolvimento de tecnologias como produto, deixando a produção científica em segundo plano.(NETO,2022)

Tendo em vista essa baixa adesão à produção de materiais teóricos, este trabalho busca contribuir com produção científica na área de teoria da computação, propondo uma máquina de turing capaz de simplificar expressões booleanas de 3 variáveis através de diagramas de Veitch-Karnaugh.

## **2. Fundamentação Teórica.**

Quando Turing deu início a ideia da MT, ele pensou na situação de uma pessoa que realiza cálculos com um lápis, ou qualquer instrumento de escrita, papel, organizado em quadrados e borracha, ou apagador qualquer. Sendo o trabalho durante o cálculo resumido a 3 operações: ler um símbolo de um quadrado, escrever um símbolo ou apagar um símbolo e quando uma resposta satisfatória é encontrada então o cálculo é terminado. Essa interpretação pode ser vista em formato de uma MT com 3 elementos, a fita, um cabeçote de leitura/escrita e a função-programa, que indica o estado da máquina, comanda a leitura/escrita e o sentido de movimentação do cabeçote de leitura/escrita. O cabeçote de leitura/escrita pode ler apenas um símbolo por quadrado, assim como escrever, pode fazer movimentos para esquerda, direita ou permanecer parado, sendo qualquer movimento apenas para quadrados adjacentes. A MT possui um número finito de estados, estando entre eles o estado inicial e final (MENEZES & DIVERIO, 2011).

As MTs Multifitas, estão dentro do conjunto de variações das MTs, são caracterizadas por possuírem mais de uma fita, no qual cada fita tem seu cabeçote de leitura, podendo ser síncrono, quando os cabeçotes de leitura fazem o movimento juntos, ou seja se o cabeçote da primeira fita fizer um movimento para esquerda, os cabeçotes de todas as outras fitas também se moverão para esquerda (MENEZES & DIVERIO, 2011).

O Diagrama de Veitch-Karnaugh é uma ferramenta de simplificação de circuitos lógicos que levam diretamente a um circuito de 2 níveis composto de portas AND e OR, que consiste na soma dos produtos ou no produto da soma. O diagrama é preenchido de acordo com a Tabela-Verdade, no qual cada valor da saída, formado pelos valores das variáveis que estão sendo simplificados, é plotado no lugar

representado pelos valores das variáveis. Podemos tomar como exemplo a figura 1, a qual tem a representação da tabela-verdade do lado do mapa de veitch-karnaugh, na primeira linha da tabela-verdade, temos  $A=0$ ,  $B=0$  e  $C=0$ , quando vamos passar para o mapa de karnaugh, o resultado (coluna S) da primeira linha vai ficar no quadrado que representado por  $A'B'C'$ , e assim por diante (ROTH JR et al. 2020).

A	B	C	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

	$\bar{B}$		$B$	
$\bar{A}$	0	1	1	0
$A$	1	1	0	1
	$\bar{C}$	$C$	$\bar{C}$	$C$

*Figura 1 - Representação da tabela verdade e do Mapa de Veitch-Karnaugh*

### 3. Metodologia

A simulação do Mapa de Veitch-Karnaugh para um Diagrama de Veitch-Karnaugh de três variáveis será feita com a utilização de uma Máquina de Turing Multifitas com cabeçotes síncronos (MT\_DVK), como mostra a Figura 2 :

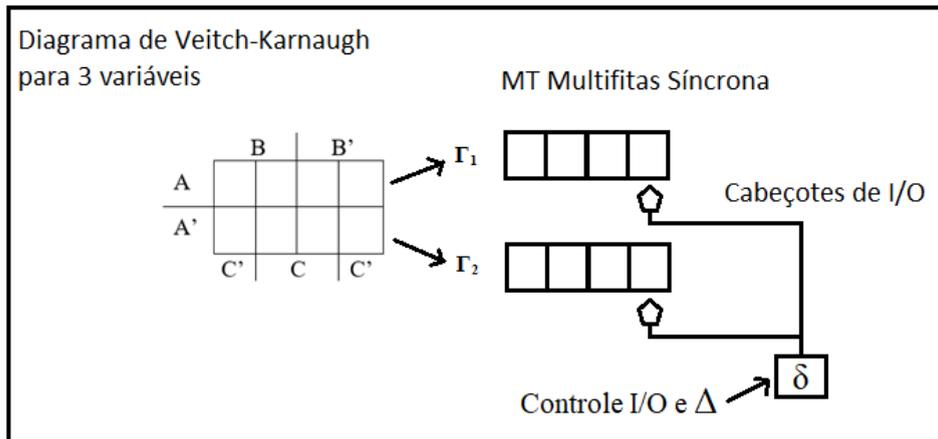


Figura 2 - MT Multifitas, nomeada MT\_VDK, que emula um Diagrama de Veitch-Karnaugh de 3 variáveis

### 3.1 Algoritmo da MT para o Mapa VK de três variáveis:

Considerando a estrutura apresentada na Figura 2, temos:

- $\Gamma_1$  Conterá a linha superior do Mapa VK
- $\Gamma_2$  Conterá a linha inferior do Mapa VK

No estado inicial,  $q_0$ , a MT deverá estar apontando para a última das quatro colunas do Mapa, para iniciar um processo repetitivo de combinação dos valores binários 0 e 1, da seguinte maneira:

- Em cada coluna, há possibilidade de quatro valores canônicos diferentes; todos eles deverão ser avaliados;
- Para cada diferente combinação, a MT deverá retroceder uma coluna para avaliar as combinações possíveis;
- O processo se repete, até que a coluna 1 seja avaliada.

Assim, todas as possíveis combinações de valores (sequência binária canônica), variando de [0000] linha 1, [0000] linha 2, até [1111] linha 1 e [1111] linha 2, deverão ser avaliadas.

Para cada diferente distribuição dos valores binários das linhas da MT, o estado resultante da MT guardará a expressão a ser impressa. Essa informação está inserida na coluna "Mensagem".

A função programa da MT\_DVK é apresentada no quadro 1. As colunas do quadro trazem as seguintes informações:

#	Linha da função de controle a
Q	Estado atual da MT
$\Gamma_1$	Leitura da Primeira Fita da MT
$\Gamma_2$	Leitura da Segunda Fita da MT
Q'	Próximo Estado da MT
$\Gamma'_1$	Impressão na Primeira Fita da MT

- $\Gamma'_2$  Impressão na Segunda Fita da MT
- $\Delta$  Direção do deslocamento síncrono do cabeçote sobre as fitas
- Msg Mensagem – que informação é inerente ao próximo estado (Q')

Quadro 1 – Função Programa da MT\_DVK

#	Q	$\Gamma_1$	$\Gamma_2$	Q'	$\Gamma'_1$	$\Gamma'_2$	$\Delta$	Mensagem
1	q <sub>0</sub>	0	0	q <sub>1</sub>	0	0	←	□
2	q <sub>0</sub>	0	1	q <sub>2</sub>	0	1	←	A'B'C'
3	q <sub>0</sub>	1	0	q <sub>3</sub>	1	0	←	AB'C'
4	q <sub>0</sub>	1	1	q <sub>4</sub>	1	1	←	B'C'
5	q <sub>1</sub>	0	0	q <sub>5</sub>	0	0	←	□
6	q <sub>1</sub>	0	1	q <sub>6</sub>	0	1	←	A'B'C
7	q <sub>1</sub>	1	0	q <sub>7</sub>	1	0	←	AB'C
8	q <sub>1</sub>	1	1	q <sub>8</sub>	1	1	←	B'C

No quadro 1 está representado as primeiras linhas da tabela da função programa da MT\_DVK, que por questões de tamanho foi colocada em um apêndice em formato de link, podendo ser acessado pelo endereço: <https://docs.google.com/document/d/1kkoyaxzpwe21Es6Hcq4KBdFqgHId5RunVfLuF1xB5SU>.

#### 4. Resultados

Levando em consideração a expressão booleana  $A.B + A(B + C) + B(B + C)$ , o seu diagrama de Veitch-Karnaugh pode ser representado na Figura 4 e o circuito de portas lógicas dessa expressão é representada na Figura 3.

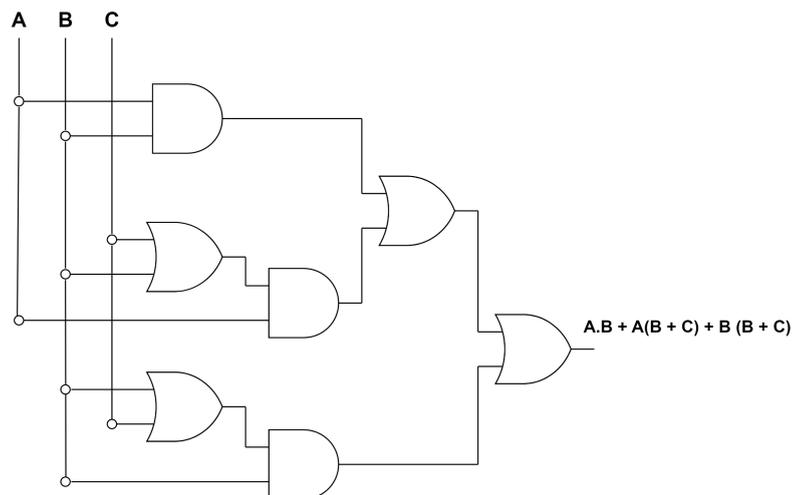


Figura 3 - Representação em circuito lógico da expressão  $A.B + A(B + C) + B(B + C)$

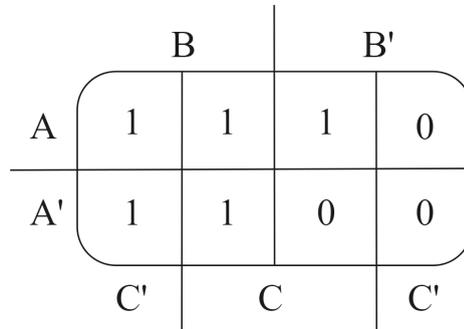


Figura 4 - Diagrama de Veitch-Karnaugh de 3 variáveis da expressão  $A.B + A(B + C) + B(B + C)$

Considerando uma MT\_DVK, desenhada para simplificar expressões booleanas de 3 variáveis, teríamos após a disposição das linhas do diagrama da Figura 4 nas fitas o aspecto mostrado na Figura 5.

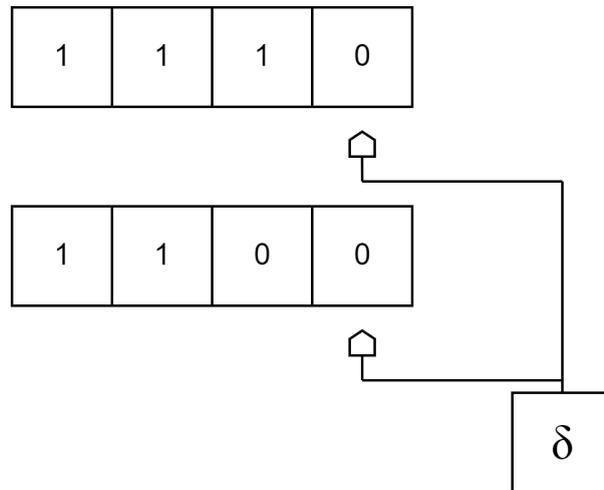


Figura 5 - Estrutura da MT-DVK

Após a configuração da MT, sabendo-se que o cabeçote de leitura inicia no último quadrado da tabela, o algoritmo começa no estado  $q_0$  (estado inicial), que lê os símbolos [00] da primeira e segunda fita respectivamente, vai para o estado  $q_1$  e faz o movimento do cabeçote de leitura para a esquerda, no  $q_1$  ele faz a leitura dos símbolos [10] da fita, vai para o estado  $q_7$  e faz o movimento do cabeçote para a esquerda, quando no estado  $q_7$  ele lê os símbolos [11] da fita, dessa forma ele vai para o estado  $q_{32}$  e faz o movimento do cabeçote de leitura para a esquerda, no estado  $q_{32}$ , lendo os símbolos [11], a máquina vai para  $q_f$  (estado final) e escreve na saída a expressão

simplificada, que é  $B + AC$ , dessa forma a máquina encerra seu processamento pois está no estado final e não tem mais símbolos para ler. Todos os passos seguidos no algoritmo podem ser vistos no quadro 2, com as seguintes informações.

SeqQ1	Representação equivalente a coluna # no Quadro 2
Q	Estado atual da MT
$\Gamma_1$	Leitura da Primeira Fita da MT
$\Gamma_2$	Leitura da Segunda Fita da MT
Q'	Próximo Estado da MT
$\Gamma'_1$	Impressão na Primeira Fita da MT
$\Gamma'_2$	Impressão na Segunda Fita da MT
$\Delta$	Direção do deslocamento síncrono do cabeçote sobre as fitas
Msg	Mensagem – que informação é inerente ao próximo estado (Q')

Quadro 2 – Execução da MT\_DVK para a expressão  $A.B + A(B + C) + B(B + C)$

SeqQ1	Q	$\Gamma_1$	$\Gamma_2$	Q'	$\Gamma'_1$	$\Gamma'_2$	$\Delta$	Mensagem
1	$q_0$	0	0	$q_1$	0	0	←	□
7	$q_1$	1	0	$q_7$	1	0	←	$AB'C$
32	$q_7$	1	1	$q_{32}$	1	1	←	$BC+AC$
132	$q_{32}$	1	1	$q_f$	1	1	←	$B + AC$

De acordo com a saída final o circuito da Figura 2 poderia ser simplificado para um circuito com apenas duas portas lógicas, exemplificado na Figura 6.

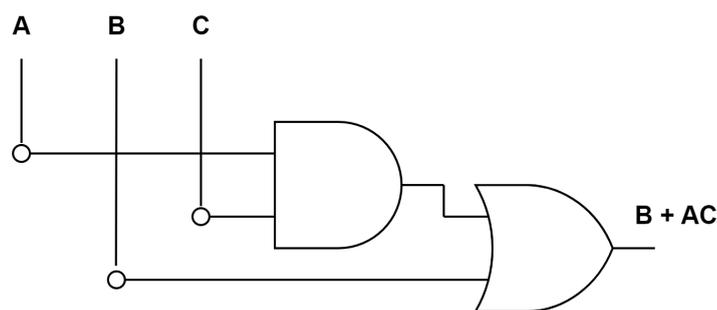


Figura 6 - Circuito Digital equivalente a expressão booleana  $B+AC$

Utilizando outro exemplo, a expressão booleana  $A'B'C' + AB + B$ , o seu diagrama de Veitch-Karnaugh pode ser representado na Figura 8 e o circuito de portas lógicas dessa expressão é representada na Figura 7, após a disposição do mapa na MT\_DVK, a configuração da máquina é mostrada na Figura 9.

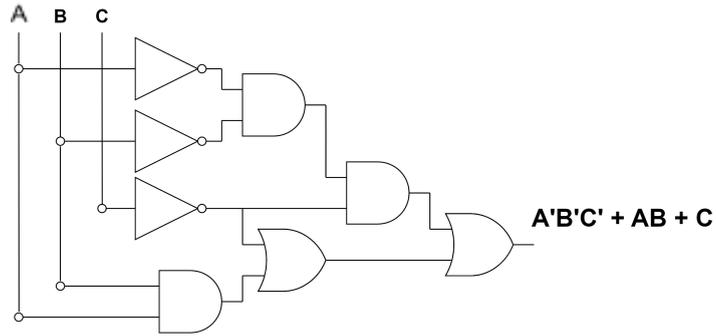


Figura 7 - Circuito Digital equivalente a expressão booleana  $A' \cdot B' \cdot C' + AB + B$

		B		B'	
A	1	1	0	1	
A'	1	0	0	1	
		C'	C	C'	

Figura 8 - Diagrama de Veitch-Karnaugh de 3 variáveis da expressão  $A' \cdot B' \cdot C' + AB + B$

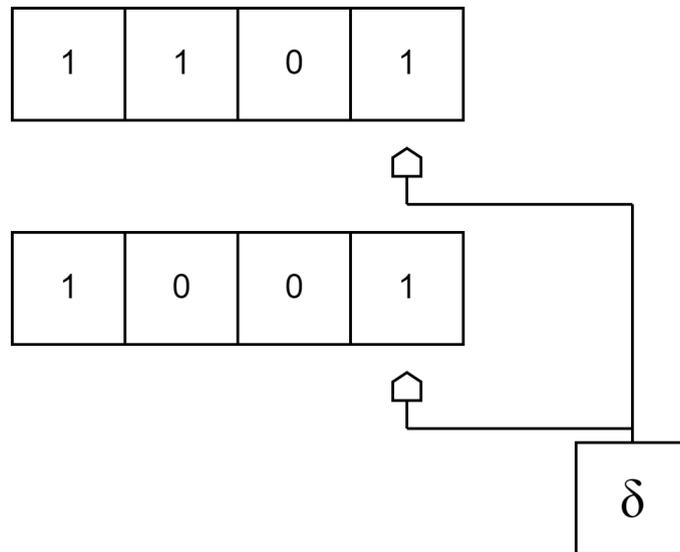


Figura 9 - Estrutura da MT-DVK

Sabendo-se que o cabeçote de leitura inicia no último quadrado da tabela, o algoritmo começa no estado q0 (estado inicial), que lê os símbolos [11] da primeira e segunda fita respectivamente, vai para o estado q4 e faz o movimento do cabeçote de leitura para a esquerda, no q4 ele faz a leitura dos símbolos [00] da fita, vai para o estado q17 e faz o movimento do cabeçote para a esquerda, quando no estado q17 ele lê os símbolos [10] da fita, dessa forma ele vai para o estado q71 e faz o movimento do cabeçote de leitura para a esquerda, no estado q71, lendo os símbolos [11], a máquina vai para qf (estado final) e escreve na saída a expressão simplificada, que é  $C' + AB$ , dessa forma a máquina encerra seu processamento pois está no estado final e não tem mais símbolos para ler. Todos os passos seguidos no algoritmo podem ser vistos no quadro 3, com as seguintes informações.

SeqQ1	Representação equivalente a coluna # no Quadro 3
Q	Estado atual da MT
$\Gamma_1$	Leitura da Primeira Fita da MT
$\Gamma_2$	Leitura da Segunda Fita da MT
Q'	Próximo Estado da MT
$\Gamma'_1$	Impressão na Primeira Fita da MT
$\Gamma'_2$	Impressão na Segunda Fita da MT
$\Delta$	Direção do deslocamento síncrono do cabeçote sobre as fitas
Msg	Mensagem – que informação é inerente ao próximo estado (Q')

Quadro 3 – Execução da MT\_DVK para a expressão  $A'.B'.C' + AB + B$

SeqQ1	Q	$\Gamma_1$	$\Gamma_2$	Q'	$\Gamma'_1$	$\Gamma'_2$	$\Delta$	Mensagem
4	q <sub>0</sub>	1	1	q <sub>4</sub>	1	1	←	B'C'
17	q <sub>4</sub>	0	0	q <sub>17</sub>	0	0	←	B'C'
71	q <sub>17</sub>	1	0	q <sub>71</sub>	1	0	←	ABC + B'C'
288	q <sub>71</sub>	1	1	q <sub>f</sub>	1	1	←	C' + AB

Dessa forma o circuito  $A'.B'.C' + AB + B$ , representado na Figura 7, poderia ser simplificado pelo circuito  $C' + AB$ , representado pela Figura 10.

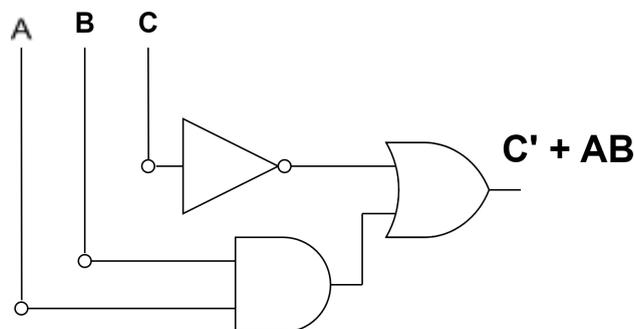


Figura 10 - Circuito Digital equivalente a expressão booleana  $C' + AB$

## 5. Conclusão

A pesquisa por trabalhos similares ao proposto foi inicialmente realizada, mas sem êxito, de forma que se pode afirmar que não houve qualquer aproveitamento de outras fontes para a implementação aqui realizada, caracterizando a ideia dessa aplicação como totalmente original.

A Máquina de Turing representa um modelo computacional com base em manipulação simbólica, apenas. Isso limita fortemente a facilidade de resolver problemas complexos, como o que foi proposto neste trabalho. Portanto, a demonstração da funcionalidade do mecanismo proposto, foi restrita às expressões lógicas de três variáveis, pois a cada nova variável inserida, ocorre uma explosão combinatória que aumenta substancialmente o número de linhas da tabela de transição. Assim, foi escolhido um número de variáveis que fosse suficiente para implementar um emulador de Mapas de Veitch-Karnaugh, sem comprometer o número de linhas da função programa. Não obstante a essa limitação, o resultado é obtido de maneira efetiva pelo algoritmo inscrito na função programa.

Assim, como foi exemplificado, a Máquina de Turing descrita neste trabalho, emula efetivamente a simplificação de expressões da lógica booleana, limitada em 3 variáveis, através do Mapas de Veitch-Karnaugh.

Outros algoritmos poderiam ser implementados com o mesmo resultado, afinal, a MT é totalmente abstrata, de maneira que a máquina é ela mesma, um programa. Evidentemente, em função da natureza associativa da solução, dificilmente seria possível obter reduções consideráveis.

## 6. Referências

MENEZES, Paulo Blauth; DIVERIO, Tairajú Asmuz: **Teoria da Computação - Máquinas Universais e Computabilidade**: Volume 5 Bookman; 3ª edição – 2011.

ROTH JR, Charles H.; KINNEY, Larry L.; JOHN, Eugene B. **Fundamentals of logic design**. Cengage Learning, 2020.

NETO, João José: **A Teoria da Computação e o profissional de informática**. Revista de Computação e Tecnologia da PUC-SP Disponível na URL: <https://revistas.pucsp.br/index.php/ReCET/issue/view/223>, acessada em 28 de Abril de 2022.