

UNIVERSIDADE FEDERAL DA PARAÍBA
CENTRO DE ENERGIAS ALTERNATIVAS E RENOVÁVEIS
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

The logo of the Universidade Federal da Paraíba is centered in the background. It features three lit torches at the top, a shield with a blue field containing a yellow fleur-de-lis and a white diagonal stripe, and a blue banner at the bottom with the Latin motto 'SAPIENTIA AEDIFICAT' in yellow.

**INVERSOR HÍBRIDO DE CINCO NÍVEIS:
ESTUDO, OPERAÇÃO E CONTROLE DA
TENSÃO DO CAPACITOR FLUTUANTE**

THAÍS LIMA SANTOS

João Pessoa
Julho - 2023

THAÍS LIMA SANTOS

**INVERSOR HÍBRIDO DE CINCO NÍVEIS: ESTUDO, OPERAÇÃO E CONTROLE
DA TENSÃO DO CAPACITOR FLUTUANTE**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica - PPGEE, da Universidade Federal da Paraíba - UFPB, como requisito parcial para a obtenção do título de Mestre em Engenharia Elétrica.

Orientador: Dr. Edison Roberto Cabral da Silva

JOÃO PESSOA

2023

Catálogo na publicação
Seção de Catalogação e Classificação

S237i Santos, Thais Lima.

Inversor híbrido de cinco níveis : estudo, operação e controle da tensão do capacitor flutuante / Thais Lima Santos. - João Pessoa, 2023.

113 f. : il.

Orientação: Edison Roberto Cabral da Silva.
Dissertação (Mestrado) - UFPB/CEAR.

1. Conversor híbrido CC-CA. 2. Integração de conversor CC-CC. 3. Inversor com capacitor flutuante.
I. Silva, Edison Roberto Cabral da. II. Título.

UFPB/BC

CDU 621.314.5(043)

UNIVERSIDADE FEDERAL DA PARAÍBA – UFPB
CENTRO DE ENERGIAS ALTERNATIVAS E RENOVÁVEIS – CEAR
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA - PPGE

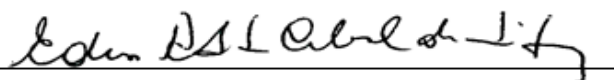
A Comissão Examinadora, abaixo assinada, aprova a Dissertação

INVERSOR HÍBRIDO DE CINCO NÍVEIS: ESTUDO, OPERAÇÃO E CONTROLE
DA TENSÃO DO CAPACITOR FLUTUANTE

Elaborado por:
THAÍS LIMA SANTOS

Como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica.

COMISSÃO EXAMINADORA



PROF. DR. EDISON ROBERTO CABRAL DA SILVA
Orientador – UFPB

Documento assinado digitalmente
gov.br NADY ROCHA
Data: 05/09/2023 08:16:37-0300
Verifique em <https://validar.it.gov.br>

PROF. DR. NADY ROCHA
Coorientador – UFPB

Documento assinado digitalmente
gov.br VICTOR FELIPE MOURA BEZERRA MELO
Data: 05/09/2023 14:36:58-0300
Verifique em <https://validar.it.gov.br>

PROF. DR. VICTOR FELIPE MOURA BEZERRA MELO
Examinador Interno – UFPB

Documento assinado digitalmente
gov.br FERNANDO LUIZ MARCELO ANTUNES
Data: 06/09/2023 09:26:52-0300
Verifique em <https://validar.it.gov.br>

PROF. DR. FERNANDO LUIZ MARCELO ANTUNES
Examinador Externo – UFC

João Pessoa, 04 de setembro de 2023.

AGRADECIMENTOS

A Deus pelas oportunidades dadas a mim.

A minha mãe, pelo amor, exemplo e motivação, que foram essenciais ao meu crescimento.

A minha irmã por toda força quando precisei.

Ao Daniel, pelo amor e por sempre tornar meus dias mais felizes.

A todos os meus amigos pelo apoio em diversos momentos, em especial a Sofia Dias e Lamarck.

Ao meu orientador Edison Roberto, pelo incentivo e a paciência em ensinar da melhor forma possível, para o melhor entendimento e por sua empatia. E ao meu coorientador Nady Rocha por ensinar da melhor maneira e pelo apoio durante a realização desta pesquisa.

E a minha cã Lili por ter estado sempre ao meu lado quando esse trabalho estava sendo produzido, assim sempre estive com companhia.

*“Não fui eu que ordenei a você? Seja forte e corajoso! Não se apavore nem desanime, pois o Senhor, o seu Deus, estará com você por onde você andar.”
(Josué 1:9)*

SUMÁRIO

SUMÁRIO	IV
LISTA DE ILUSTRAÇÕES	VI
LISTA DE TABELAS	IX
LISTA DE ABREVIATURAS E SIGLAS	X
LISTA DE SÍMBOLOS	XI
RESUMO	XIII
ABSTRACT	XIV
1 INTRODUÇÃO	16
1.2 REVISÃO BIBLIOGRÁFICA	23
1.3 ESTRATÉGIAS DE MODULAÇÃO	28
1.3.1 Estratégias PWM com múltiplas portadoras deslocadas em amplitude.....	29
1.4 CONVERSOR CC-CC	33
1.4.1 Estratégia de modulação	36
1.5 ANÁLISE GERAL SOBRE A REVISÃO BIBLIOGRÁFICA.....	37
1.6 OBJETIVO DA TESE.....	38
1.7 ORGANIZAÇÃO DO TRABALHO	39
2 INVERSOR HÍBRIDO DE 5 NÍVEIS	41
2.1 INTRODUÇÃO.....	41
2.2 INVERSOR CINCO NÍVEIS.....	41
2.3 MODOS DE OPERAÇÃO.....	42
2.3 TÉCNICA DE CONTROLE DO CAPACITOR FLUTUANTE	45
2.4 CONSIDERAÇÕES FINAIS DO CAPÍTULO 2.....	48
3 INVERSOR HÍBRIDO DE CINCO NÍVEIS PROPOSTO	50
3.1 INTRODUÇÃO.....	50
3.2 INVERSOR CINCO NÍVEIS.....	51
3.2.1 Modos de Operação.....	53
3.2.2 Estratégia de modulação por Largura de Pulso com Portadoras Dispostas em Fase ..	56
3.2.3 Modulação para fator de potência unitário.....	56
3.2.4 Modulação para fator de potência não unitário.....	59
3.2.5 Técnica de controle do capacitor flutuante	61
3.3 CONVERSOR CC/CC	63
3.3.1 Primeira etapa de funcionamento.....	64
3.3.2 Segunda etapa de funcionamento.....	66

3.4	ANÁLISE INTEGRADA.....	67
3.5	ESTRESSE TÉRMICO E PERDAS	74
3.5.1	Perdas por condução	74
3.5.2	Perdas por comutação	75
3.5.3	Estresse térmico nos dispositivos semicondutores.....	75
3.6	DISTORÇÃO HARMÔNICA.....	78
3.7	PROJETO DO CAPACITOR FLUTUANTE	78
3.8	CONCLUSÕES.....	79
4	RESULTADOS	81
4.1	CARACTERIZAÇÃO DA SIMULAÇÃO	81
4.2	INVERSOR HÍBRIDO 5 DE NÍVEIS	82
4.3	INVERSOR 5 NÍVEIS PROPOSTO.....	86
4.4	CONVERSOR CC-CC.....	91
4.5	INTEGRAÇÃO DO CONVERSOR CC-CC COM O INVERSOR DE CINCO NÍVEIS	95
4.6	PERDAS POR COMUTAÇÃO E POR CONDUÇÃO NOS DISPOSITIVOS	98
4.7	ESTRESSE TÉRMICO	100
4.8	QUALIDADE DE ENERGIA.....	102
4.9	CONCLUSÃO.....	103
5	CONCLUSÕES.....	106
6	BIBLIOGRAFIA	109

LISTA DE ILUSTRAÇÕES

Figura 1 - Conversores com tensão de saída (a) dois níveis, (b) três níveis e (c) 9 níveis.....	17
Figura 2 - Inversor NPC de três níveis.....	19
Figura 3 - Inversor FC de três níveis.....	19
Figura 4 - Inversor CHB.....	20
Figura 5- Inversor de cinco níveis.....	21
Figura 6- Conversor de quatro níveis.....	22
Figura 7 – ANPC/FC de cinco níveis.....	24
Figura 8 – ANPC/FC de cinco níveis.....	25
Figura 9 – ANPC/FC de cinco níveis.....	25
Figura 10 – Inversor 5 níveis.....	26
Figura 11 – Inversor híbrido de cinco níveis.....	27
Figura 12 - Modulação PWM. (a) Comparação do Sinal de Controle com a Portadora Triangular; (b) Forma de Onda da Tensão de Saída V_{ab}	28
Figura 13 – Modulação PD com cinco níveis de tensão.....	29
Figura 14 – Modulação APOD PD com cinco níveis de tensão.....	30
Figura 15 – Modulação POD PD com cinco níveis de tensão.....	30
Figura 16 - Modulação por Deslocamento de fase (PSPWM).....	31
Figura 17 - Modulação CO-PWM.....	31
Figura 18 – Modulação VF-PWM.....	32
Figura 19 - Conversor boost multinível.....	34
Figura 20 - Conversor boost multinível.....	34
Figura 21- Conversor boost-forward.....	35
Figura 22 - Modulação PWM do conversor CC-CC.....	35
Figura 23 - Topologia proposta.....	37
Figura 24 - Inversor a Capacitor Flutuante.....	40
Figura 25 - Modos de operação inversor híbrido semiciclo positivo.....	43
Figura 26 - Modos de operação inversor híbrido semiciclo negativo.....	44
Figura 27 - Modos de operação com problema de curto-circuito.....	45
Figura 28 - Fluxograma para controle da tensão sobre FC no inversor.....	46
Figura 29 – Inversores de 5 níveis (a) Inversor híbrido de níveis.....	46

Figura 30 - Inversor híbrido 5 níveis proposto.....	49
Figura 31 - Conversor CC-CC rearranjado boost.....	50
Figura 32 - Inversor 5 níveis híbrido CC-CA.....	50
Figura 33 - Inversor a Capacitor Flutuante.....	51
Figura 34 - Primeira parte dos modos de operação.....	53
Figura 35 - Segunda parte dos modos de operação.....	54
Figura 36 - Modulação PDWM.....	56
Figura 37 - Modulação PDWM com fator de potência não unitário.....	68
Figura 38 - Modos de operação responsáveis pela carga e descarga do FC.....	61
Figura 39 - Fluxograma para controle da tensão sobre FC no inversor.....	62
Figura 40 - Conversor CC-CC.....	63
Figura 41 - Primeira etapa de funcionamento do conversor CC-CC.....	63
Figura 42 - Segunda etapa de funcionamento do conversor CC-CC.....	65
Figura 43 - Primeiro etapa (Modo A).....	67
Figura 44 - Segunda etapa (Modo A).....	67
Figura 45 - Primeira e segunda etapa (Modo B1), respectivamente.....	68
Figura 46 - Primeira e segunda etapa (Modo B2).....	69
Figura 47 - Primeira e segunda etapa (Modo O_1), respectivamente.....	70
Figura 48 - Segunda etapa (Modo O_2), respectivamente.....	70
Figura 49 - Primeira e segunda etapa, respectivamente (Modo C1).....	71
Figura 50 - Primeira e segunda etapa, respectivamente (Modo C2).....	72
Figura 51 - Primeira e segunda etapa, respectivamente (Modo D).....	72
Figura 52 - Fluxo de calor em uma estrutura de múltiplas camadas.....	75
Figura 53 - Figura equivalente das resistências térmicas.....	76
Figura 54 - Inversor híbrido.....	82
Figura 55 - Modulação Disposição em Fase.....	83
Figura 56 – Resultado da simulação da topologia proposta.....	84
Figura 57 – Resultados de simulação.....	85
Figura 58 – Resultados de simulação (a) Tensão no FC. (b) Corrente na carga.....	85
Figura 59 – Inversor 5 níveis com barramento composto por fontes.....	86
Figura 60 – Simulação modulação PD.....	87
Figura 61 – Resultados de simulação.....	88
Figura 62 – Resultados no capacitor flutuante.....	88

Figura 63 – Tensão no barramento total.....	89
Figura 64 – Primeiro cenário com FC de 0.63.....	90
Figura 65 – Segundo cenário com FC de 0.63.....	90
Figura 66 – Resultados no capacitor flutuante.....	91
Figura 67 – Conversor CC-CC.....	92
Figura 68 - Tensão de saída do conversor CC-CC.....	92
Figura 69 - Tensão na fonte de entrada do barramento CC.....	93
Figura 70 – Tensão na capacitância do barramento CC.....	93
Figura 71 – Correntes nos dispositivos do conversor.....	94
Figura 72 – Inversor 5 níveis híbrido CC-CA proposto.....	95
Figura 73 – Resultados; (a) Tensão de saída; (b) Corrente de saída.....	96
Figura 74 – Controle do FC.....	97
Figura 75 – Análise da tensão de saída.....	97
Figura 77 – Topologias comparadas na análise de perdas por comutação e condução.....	98
Figura 78 – Gráfico de barras das perdas nos interruptores e diodos antiparalelos.....	99
Figura 79 – Montagem para aquisição das temperaturas de junção.....	100
Figura 80 – Temperatura de junção dos interruptores e diodos.....	101
Figura 81 – Distorção harmônica.....	102
Figura 82 – WTHD.....	102

LISTA DE TABELAS

Tabela 1 – Modo de operação do circuito e tensão no capacitor flutuante.....	24
Tabela 2 - Estados operacionais da topologia.....	43
Tabela 3 - Estados operacionais da topologia.....	52
Tabela 4 – Parâmetros e especificações dos componentes do conversor CC-CC.....	80

LISTA DE ABREVIATURAS E SIGLAS

FC *Flying Capacitor*

NPC *Neutral-Point Clamped*

CHB *Cascaded H-Bridge*

CC Corrente contínua

CA Corrente alternada

PWM *Pulse-Width Modulation*

CO₂ Dióxido de carbono

THD *Total Harmonic Distortion*

PD *Phase Disposition*

APOD *Alternative Phase Opposition Disposition*

POD *Phase Opposition Disposition*

PS *Phase Shift Pulse Width Modulation*

CO *Carriers Over lapped Pulse Width Modulation*

VF *Variable Frequency*

LISTA DE SÍMBOLOS

V_{cc}	Tensão do barramento c.c
v_{C1}	Tensão sobre o capacitor C1 do barramento c.c.
v_{CF}	Tensão sobre o capacitor flutuante
v_{in}	Tensão de entrada
V_{tr}	Amplitude de pico-a-pico da portadora triangular
f_s	Frequência de chaveamento
m_f	Índice de modulação
fm	Frequência da modulante.
I_{cf}	Corrente no capacitor flutuante
P_{ort}	Portadoras triangulares
S	Interruptor
L	Indutor
I_o	Corrente de saída
$P_{cond,S/D}$	Perdas por condução do interruptor ou diodo
V_{TO}	Tensão no componente
r_T	Aumento linear das perdas no semiconductor
$E(is/Djo)$	Energia dissipada nas comutações de um semiconductor
T_J	Temperatura de junção
T_C	Temperatura de encapsulamento
T_S	Temperatura do dissipador
T_A	Temperatura ambiente
$R_{\theta,SA}$	Resistência térmica entre a junção e a superfície externa do dispositivo
$R_{\theta,CS}$	Resistência térmica entre o encapsulamento e a superfície externa

$R_{\theta,JC}$	Resistência entre a junção e a superfície externa do dispositivo
a_1	Amplitude da fundamental
a_h	Amplitude da componente harmônica de ordem h
ΔV_{Ck}	Ondulação da tensão do FC
n_p	Número de portadoras

RESUMO

Este trabalho propõe a análise e controle de um inversor CC/CA de cinco níveis com um número reduzido de interruptores de potência. A topologia híbrida considerada é o resultado da combinação de um inversor com capacitor flutuante (Flying Capacitor - FC) de três níveis e um inversor com ponto neutro grampeado (Neutral-Point Clamped - NPC). O número de níveis do conversor FC é aumentado para quatro por meio da mudança da relação de tensão entre o barramento CC e a tensão nos terminais do capacitor flutuante. A redução no número de componentes resulta em uma diminuição não apenas no número de circuitos auxiliares e de comando, mas também no volume do conversor em relação às topologias convencionais. Nesse tipo de configuração, é necessário controlar a tensão nos terminais do capacitor flutuante em um quarto da tensão do barramento, a fim de garantir uma operação adequada. Dessa forma, é apresentada uma técnica de controle de tensão com o auxílio da modulação por largura de pulso (Pulse-Width Modulation - PWM), a qual permite regular essa tensão e gerar os níveis necessários para o funcionamento do inversor. Com o intuito de viabilizar a alimentação do inversor a partir de uma baixa tensão, é proposta uma configuração na qual o inversor é integrado a um conversor elevador de tensão CC-CC, com um número reduzido de capacitores no barramento em comparação com um circuito FC convencional de cinco níveis. Uma análise das perdas de condução e de comutação nos semicondutores, bem como dos estresses de tensão, corrente e temperatura, juntamente com a distorção harmônica total nas correntes e tensões geradas, é apresentada com o objetivo de avaliar o desempenho da topologia. Os resultados das simulações validam o princípio de operação dos conversores, as técnicas PWM aplicadas ao conversor, assim como as estratégias de controle empregadas.

Palavras-chave: Conversor Híbrido CC-CA, Número Reduzido de Componentes. Inversor com Capacitor Flutuante. Integração de Conversor CC-CC e Inversor com Capacitor Flutuante.

ABSTRACT

This work proposes the analysis and control of a five-level DC/AC inverter with a reduced number of power switches. The considered hybrid topology is the result of combining a three-level Flying Capacitor (FC) inverter with a Neutral-Point Clamped (NPC) inverter. The number of levels in the FC converter is increased to four by changing the voltage ratio between the DC bus and the voltage at the floating capacitor terminals. The reduction in the number of components leads to a decrease not only in the number of auxiliary and control circuits but also in the converter's volume compared to conventional topologies. In this type of configuration, it is necessary to control the voltage at the floating capacitor terminals to one-fourth of the bus voltage to ensure proper operation. Thus, a voltage control technique is presented, aided by Pulse-Width Modulation (PWM), which allows for the regulation of this voltage and the generation of the necessary levels for the inverter's operation. To enable the inverter to be powered by a low voltage, a configuration is proposed where the inverter is integrated with a DC-DC voltage boost converter with a reduced number of capacitors in the bus compared to a conventional five-level FC circuit. An analysis of conduction and switching losses in semiconductors, as well as stress analysis of voltage, current, and temperature, along with total harmonic distortion in the generated currents and voltages, is presented to evaluate the topology's performance. Simulation results validate the operating principle of the converters, the PWM techniques applied to the converter, and the employed control strategies.

Key words: Hybrid DC-AC Converter. Reduced number of components. Inverter with Floating Capacitor. Integration of dc-dc converter and inverter with floating capacitor.

1 INTRODUÇÃO

1 INTRODUÇÃO

A eletrônica de potência está, atualmente, presente em todos os níveis de conversão de energia. Os conversores estáticos são encontrados na geração, na transmissão, na distribuição e no consumo eficiente de energia elétrica. A luta pela estabilização de níveis de dióxido de carbono, CO_2 muito contribuiu para o desenvolvimento de alternativas energéticas e, neste tema, a eletrônica de potência também está muito presente. Na realidade, existem um número elevado de topologias, técnicas de controle e aplicações relacionadas com a conversão de energia.

No passado, a maioria dos dispositivos operava mecanicamente ou eletromecanicamente, frequentemente com baixa eficiência energética. Com o passar dos anos, houve um notável avanço na eletrônica de potência, resultando no desenvolvimento de diversas topologias e técnicas de controle inovadoras que estão atualmente desempenhando um papel crucial em uma ampla gama de aplicações relacionadas à conversão de energia. Essas aplicações abrangem áreas de média e alta potência, tais como o acionamento de máquinas elétricas, aprimoramento de fontes de alimentação, integração de tecnologias de energias renováveis, como painéis solares e turbinas eólicas. A eletrônica de potência não apenas possibilitou dispositivos mais eficientes em termos de energia, mas também trouxe benefícios adicionais, como maior confiabilidade, menor consumo de recursos e redução das emissões de carbono, desempenhando assim um papel fundamental no avanço tecnológico e na sustentabilidade.

A conexão entre uma fonte e uma carga de mesmo tipo apenas poderá ser realizada se houver um circuito intermediário de acoplamento composto de um ou mais elementos conectados em série ou em paralelo (DOS SANTOS; DA SILVA, 2014). A conexão direta entre a fonte e a carga só poderá ser feita se a fonte for do tipo tensão e a carga do tipo fonte de corrente e vice-versa. Um elemento indutivo conduz uma corrente CC não nula e cada capacitor mantém seus terminais uma tensão CC não nula. Esses componentes absorvem e armazenam a energia da entrada em um momento e logo após transfere para a saída.

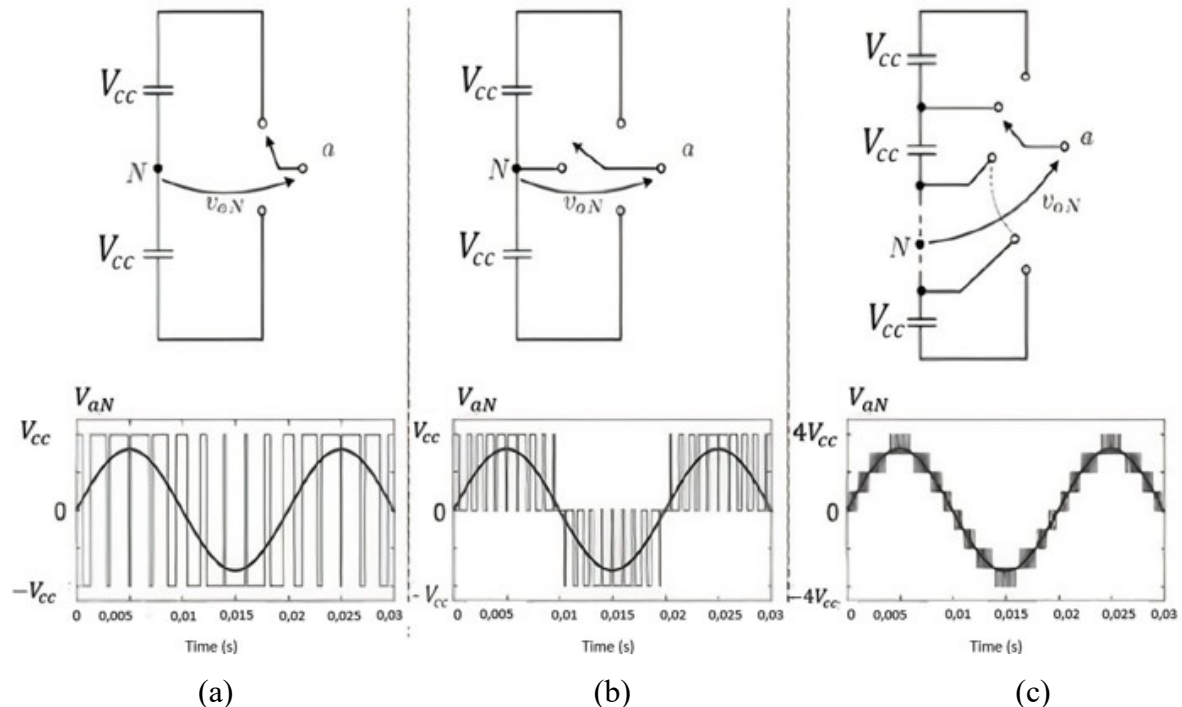
Quando a fonte de alimentação é do tipo CA e a carga do tipo CA, uma solução é a utilização de uma conversão CA-CC (retificador) / CC-CA (inversor). Quando a fonte é do tipo CC e a carga do tipo CA, apenas um inversor pode ser usado se a tensão de alimentação tiver nível suficiente para fornecer a tensão desejada na saída. Entretanto, se a tensão de alimentação

for de baixo valor, como é o caso de baterias ou painéis fotovoltaicos, há necessidade de se ter um conversor elevador de tensão entre a fonte e o inversor para satisfazer os requisitos da carga.

Embora inversores de dois níveis ainda tenham grande preferência industrial, os inversores multiníveis passaram a ser largamente utilizados. Esses conversores são constituídos por uma matriz de interruptores passivos e ativos que, quando apropriadamente conectadas e controladas, podem processar elevadas tensões de entrada e gerar três ou mais níveis de tensão contínua de saída. Esta técnica reduz o esforço de tensão sobre os interruptores, possui baixo nível de distorção harmônica, melhora a qualidade na tensão de saída, possui capacidade de trabalhar com tensões e correntes mais elevadas e apresenta baixas perdas por comutação.

O número de níveis do conversor é determinado por meio do número de degraus, ou seja, valores de tensão constantes que podem ser gerados entre o terminal de saída e um ponto de referência arbitrário interno ao conversor. Normalmente, esse ponto se localiza no centro do barramento de corrente contínua (CC) e é denominado de *ponto neutro*. A Figura 1 ilustra o princípio de funcionamento dos inversores de dois, três e nove níveis.

Figura 1- Conversores com tensão de saída (a) dois níveis, (b) três níveis e (c) 9 níveis.



Fonte: Adaptado de Rodríguez et al. (2002).

Os inversores multiníveis são bastante pesquisados, atualmente, devido ao seu baixo nível de distorção harmônica (NABAE A., 1981). Dentre os mais conhecidos têm-se o NPC (do inglês “*Neutral Point Clamped*”) também conhecido como diodo grampeado, Figura 2(a). Segundo Menendez (2004), esse conversor possui vantagens, tais como:

- A tensão sobre os componentes semicondutores é a tensão sobre um capacitor da entrada, sendo $V_{cc}/(n - 1)$;
- O número de capacitores a serem utilizados é menor que em outras topologias como nas expostas a seguir. Assim, os elementos reativos são os que possuem um maior custo ao conversor;
- Não requer o uso de transformadores, como no conversor ponte-H em cascata que por utilizar de fontes independentes é necessário a utilização de transformadores com múltiplos secundários ou múltiplos transformadores;
- A conexão ao barramento CC será e forma direta, ou seja, não necessitará da criação de outros barramentos.

Já como desvantagens tem-se que:

- Os diodos de grampeamento devem ser de recuperação rápida e precisam ser capazes de conduzir a corrente nominal do conversor;
- Em topologias com mais de três níveis os diodos de grampeamento precisam bloquear níveis diferentes de tensão, na qual a tensão de bloqueio máxima será $\frac{V_{cc}(n-2)}{n-1}$. O número de diodos de grampeamento aumenta de maneira quadrática com o número de níveis e consequentemente aumenta o custo.

Essa topologia foi desenvolvida primeiramente por Baker (1980), mas tornou-se conhecida através dos estudos de Nabae, Takahashi e Akagi (1981). Recentemente, surgiram diversas variações de topologias capazes de gerar três ou mais níveis, com o objetivo de atender a requisitos específicos e aprimorar recursos operacionais. Uma dessas variações é o ANPC (“Active Neutral Point Clamped”), ilustrado na Figura 2 (b), que substitui os diodos de grampeamento por interruptores controláveis. Essa alteração possibilita um controle mais preciso da corrente do neutro, permitindo uma melhor distribuição de perda em comparação com o NPC. O ANPC ganhou notoriedade em sua versão de três níveis por meio do trabalho de Bruckner, Bernet e Guldner (2005).

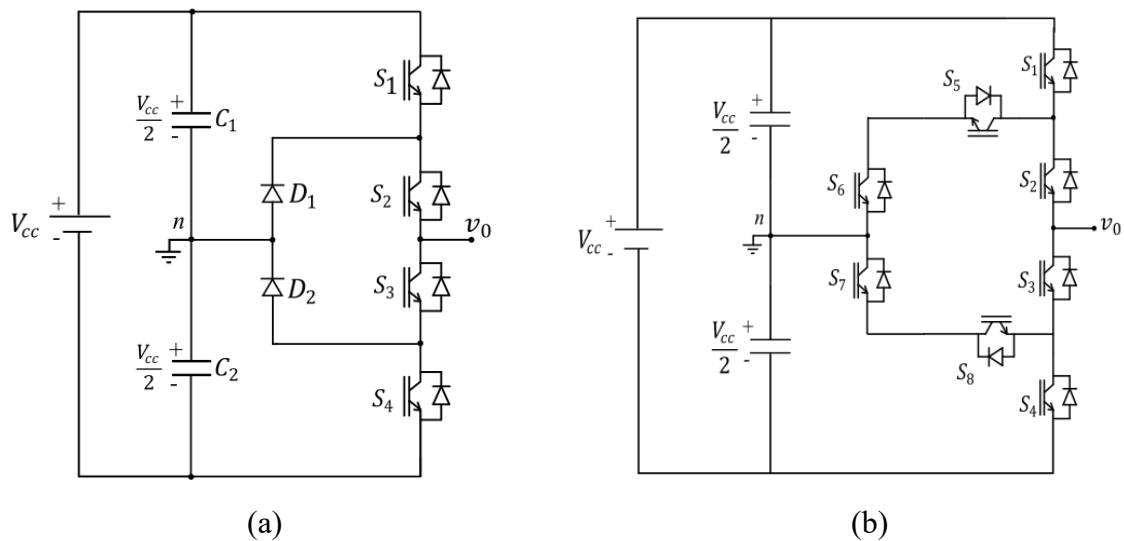
O inversor a capacitor flutuante FC (do inglês “*Flying Capacitor*”) (Figura 3) ficou conhecido através do estudo de Meynard e Foch (1992). Nessa topologia, o grampeamento é desempenhado por um capacitor, os sinais de comando dos interruptores superiores são complementares aos respectivos sinais de comando dos interruptores inferiores assim evitando curto-circuito. Segundo Menendez (2004), as vantagens deste inversor são que:

- A tensão sobre os dispositivos semicondutores é de $\frac{V_{cc}}{n-1}$, na qual n é o número de níveis, análogo ao conversor NPC;
- Há a eliminação dos problemas característicos dos diodos de grampeamento citados anteriormente;

Já como desvantagens:

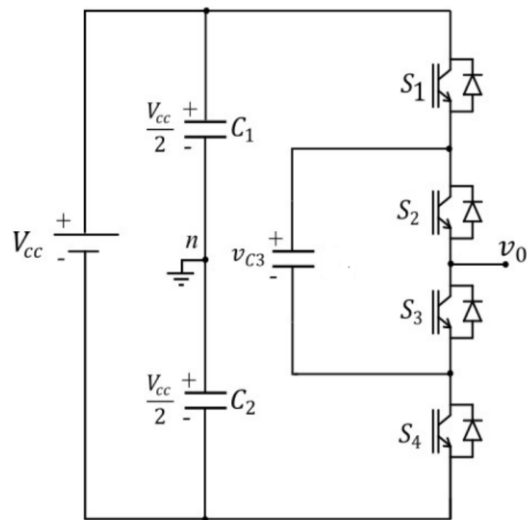
- Há o aumento de capacitores quando é desejado elevar o número de níveis;
- Os capacitores flutuantes têm que suportar a corrente de carga;
- É imprescindível adotar um procedimento para a carga e descarga dos capacitores flutuantes.

Figura 2- Inversor NPC de três níveis.



Fonte: Autoria própria (2022).

Figura 3- Inversor FC de três níveis.



Fonte: Autoria própria (2022).

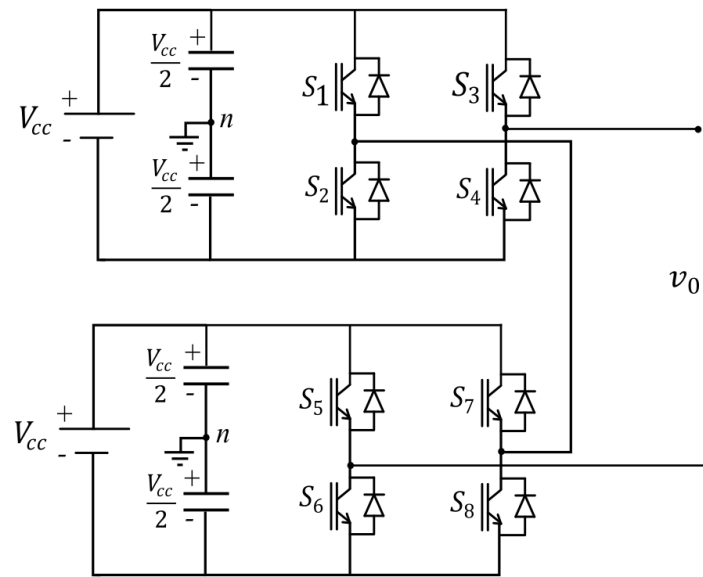
Além desses, tem-se o inversor ponte-H em cascata CHB (do inglês “*Cascaded H-Bridge*”), como ilustra a Figura 4. Esse inversor foi patenteado por Baker e Bannister (1975). Suas vantagens segundo Menendez (2004) são:

- Para o mesmo número de níveis, utilizam menos componentes que outras topologias. Não necessitam de diodos de grampeamento e nem capacitores flutuantes;
- Por utilizar uma associação de conversores monofásicos é menos complexa na montagem e custos. Por aumentar o número de níveis apenas adicionando novos módulos, o que facilita também a manutenção do sistema.

No entanto, as desvantagens são:

- A necessidade de fontes de tensão contínuas e independentes para cada módulo em ponte. Nesse caso, será preciso utiliza transformador com múltiplos secundários ou múltiplos transformadores independentes, com seus retificadores correspondentes;
- As características do transformador elevam o custo do conversor consideravelmente.

Figura 4- Inversor CHB.

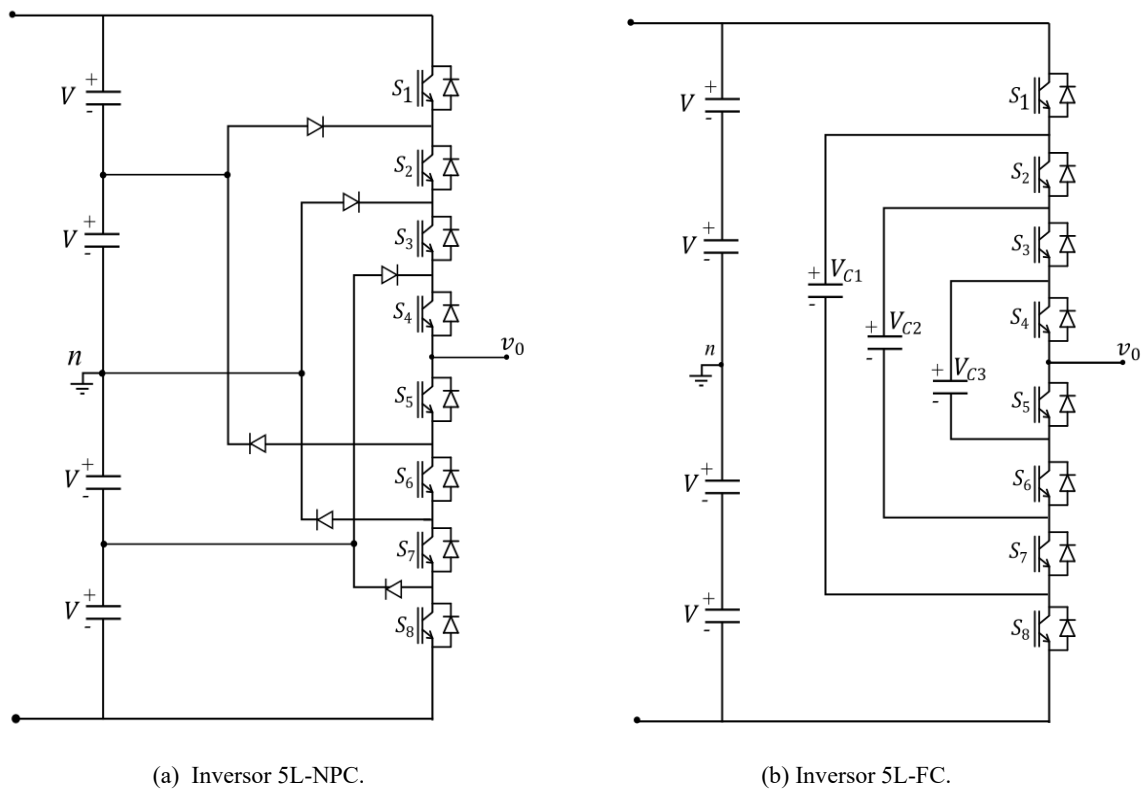


Fonte: Autoria própria (2022).

As topologias que possuem três níveis são amplamente empregadas. Porém, quando é utilizado um inversor de cinco níveis, a distorção harmônica total da tensão de saída é reduzida em relação ao de três níveis (PATIL; RITESH; DHOTE, 2018). Essa melhoria implica no aumento de componentes adicionais ao circuito, aumentando o seu custo e a complexidade para realizar o controle, como pode ser observado na Figura 5 (a) e (b) para os conversores NPC e FC multiníveis. Uma possível solução a esse empecilho seria a topologia híbrida que combina alguns recursos do NPC ou ANPC e FC e assim utilizam menos componentes, com a possibilidade de extrair os benefícios de ambas topologias (BARBOSA et al., 2005).

Na Figura 5 (a) será apresentada uma maneira de elevar os níveis de um conversor NPC e para isso são necessários vários diodos de grampeamento para obter diferentes níveis de tensão na saída. Como desvantagem desse conversor quando há mais de 3 níveis os diodos de grampeamento precisam bloquear diferentes níveis de tensão, sendo a tensão máxima de bloqueio $V_{cc}(n - 2)/(n - 1)$. Dessa forma, será necessário associar diodos em série, ou utilizar diodos de maior tensão, sendo necessários $(n - 1)(n - 2)$ diodos por fase (Rodriguez et al., 2002).

Figura 5- Inversor de cinco níveis. (a) Inversor 5L-NPC; (b) Inversor L-FC.



(a) Inversor 5L-NPC.

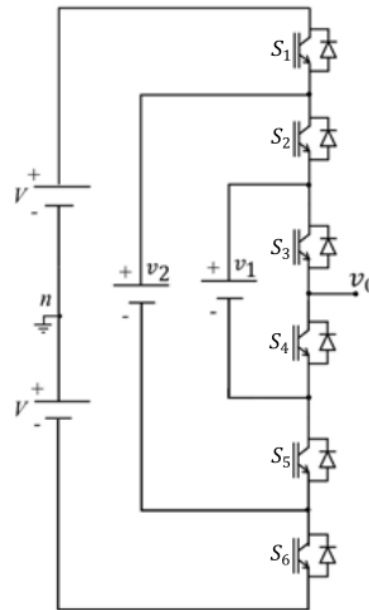
(b) Inversor 5L-FC.

Fonte: da Silva et al. (2021).

Cada uma dessas topologias apresenta vantagens e desvantagens. Entretanto, no caso das topologias FC, o número de níveis de tensão pode aumentar, apenas mudando-se a relação de fontes flutuantes (KOU, CORZINE E FAMILIANT (2002)). Por exemplo, a topologia convencional de quatro níveis da Figura 6, obtidos com a relação $v_1: v_2: v_3 = 1: 2: 3$, permite a realização de um conversor de oito níveis se a relação mudar para $1: 3: 7$. Em mais um exemplo, a estrutura de três níveis da Figura 3 opera com quatro níveis quando o valor do capacitor flutuante é mantido em $V_{cc}/4$, sendo V_{cc} a tensão do barramento CC. Os possíveis modos de operação da Figura 6 são indicados na Tabela 1.

Embora, nesse tipo de conversor, proposto por Kou, Corzine e Familiant (2002), indicasse o uso de fontes flutuantes fixas em vez de capacitores e aplicações de energia oriundas de bateria, como veículos elétricos, sistemas de transmissão CA flexíveis e propulsão submarina, os estudos posteriores mostraram que é possível controlar a tensão no capacitor flutuante através da técnica de modulação de largura de pulso (PWM).

Figura 6- Conversor de quatro níveis.



Fonte: Adaptado de Kou, Corzine e Familiant (2002).

Tabela 1 – Modo de operação do circuito e tensão no capacitor flutuante.

Modo	S_1	S_2	S_3	S_4	S_5	S_6	V_o	$v_1 = \frac{V}{2}$
1	1	1	0	0	0	0	V	V
2	1	0	1	0	0	0	$V - v_1$	$\frac{V}{2}$
3	0	1	0	1	0	0	$-V + v_2$	$-\frac{V}{2}$
4	0	0	1	1	0	0	$-V$	$-V$

Fonte: Adaptado de Kou, Corzine e Familiant (2002).

A principal vantagem deste princípio é que o número de níveis de tensão (e, assim, a qualidade da energia) pode ser aumentada para um determinado número de dispositivos semicondutores em comparação com a topologia convencional de “capacitor flutuante”. A revisão bibliográfica a seguir examina a utilização do princípio.

1.2 REVISÃO BIBLIOGRÁFICA

Um dos métodos típicos encontrados na literatura para redução de harmônicos em um inversor é o aumento do número de níveis de tensão em sua saída; por esta razão, a Distorção Harmônica Total (THD, do inglês *Total Harmonic Distortion*) tem sido aceita como um critério

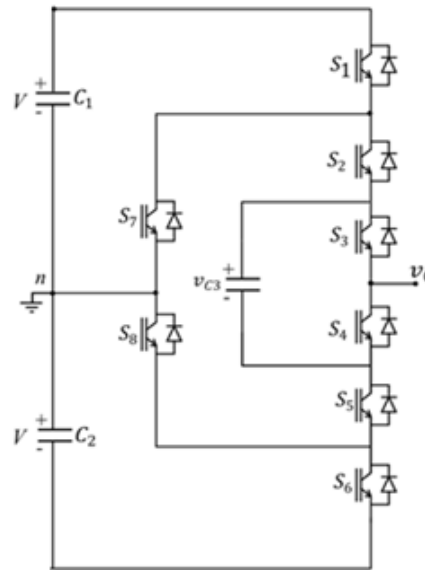
de avaliação da qualidade da tensão de saída. Vários pesquisadores realizaram estudos comparativos tanto da forma de onda da tensão de fase ou de linha, como da forma de onda corrente de saída, considerando separadamente inversores NPC, FC ou CHB, operando em onda quadrada (CHOURASIA, 2020) ou com diferentes tipos de modulação (McGRATH, 2006), (BALAMURUGAN, 2013), (KUMAR, 2014), (THIRUMURUGAN, 2014), (TALEB, 2016), diferentes índices de modulação (DALLAGI, 2015) (PATIL, 2018), diferentes índices de frequência (DALLAGI, 2015), alimentando diferentes cargas (AUBUNE, 2016), motores, em malha aberta ou em malha fechada, ou utilizando técnicas de otimização (OZPINECI, 2005). Em particular, os estudos têm indicado reduções na distorção harmônica da ordem de até 45% quando se substitui um inversor de três níveis por um de cinco níveis. Adicionalmente, há redução na tensão de modo comum e Interferência Eletromagnética em comparação aos inversores de dois níveis (RODRIGUEZ, 2008).

Como visto anteriormente, é possível se obter quatro níveis na tensão de saída de uma estrutura FC, originalmente de três níveis. A partir de um inversor de quatro níveis, obtido por essa técnica, é possível a obtenção de um quinto nível (zero no caso) através da conexão da saída ao ponto central do barramento CC.

É apresentado em Barbosa et al. (2005) um inversor que combina um ANPC com um FC utilizando oito chaves ativas e essa combinação não utiliza mais os diodos de grampeamento. O avanço da topologia proposta em relação à proposta por Kou, Corzine e Familant (2002) é relativo aos cinco níveis de tensão alcançados ao conectar o terminal de saída ao ponto neutro do circuito “n”, conforme mostrado na Figura 7. A topologia proposta é utilizada comercialmente para aplicações industriais de média potência. Este inversor realiza, através da seleção adequada dos estados de chaveamentos redundantes a regulação da tensão do capacitor flutuante.

Uma outra topologia foi concebida e apresentada por Soeiro et al. (2013). Essa topologia mostrou uma nova forma de conectar o inversor ao ponto neutro do barramento CC, a fim de gerar o nível de tensão zero, e utilizou dois interruptores bidirecionais (Figura 8). Tal circuito possui o mesmo número de dispositivos que a proposta por Barbosa et al. (2005) e menores perdas de condução. Ao operar em baixa tensão no barramento CC do conversor, esta nova solução pode alcançar uma eficiência mais alta do que algumas estruturas de três níveis, além de superar a desvantagem de distribuição assimétrica de perdas de semicondutores para algumas condições de operação.

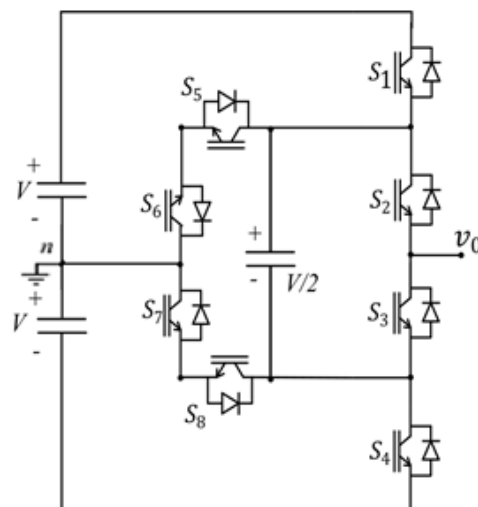
Figura 7- ANPC/FC de cinco níveis apresentado por Barbosa, et al. (2005).



Fonte: Adaptado de Barbosa et al. (2005).

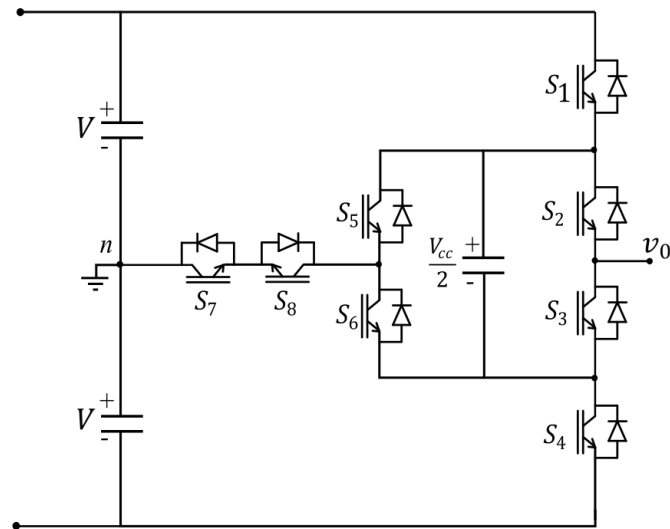
Já no estudo proposto por Korhonen et al. (2014) foi analisado um inversor híbrido de cinco níveis que utiliza o inversor tipo T e FC para obter um inversor de cinco níveis, conforme é ilustrado na Figura 9. Esse inversor tem um número de dispositivos semelhante àquela proposta em Barbosa et al. (2005), como também ao proposto por Soeiro et al. (2013), porém com diferentes formas de conexão ao ponto neutro. Entretanto, os interruptores têm uma distribuição desigual de perdas.

Figura 8- ANPC/FC de cinco níveis apresentado por Soeiro, et al. (2013).



Fonte: Adaptado de Soeiro et al. (2013).

Figura 9- ANPC/FC de cinco níveis apresentado por Korhonen et al. (2014).

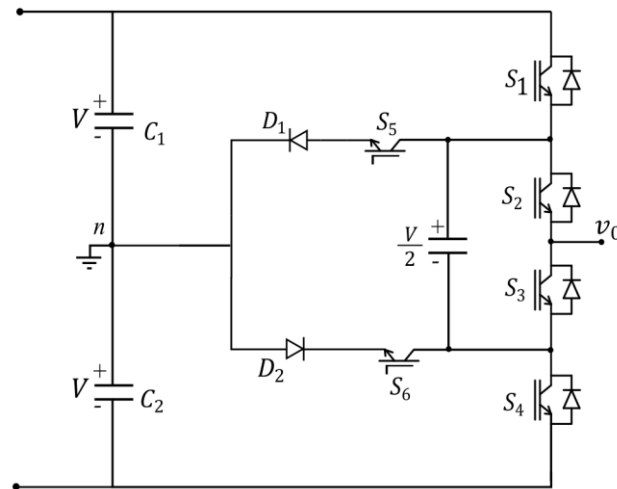


Fonte: Adaptado de Korhonen et al. (2014).

Com o objetivo de reduzir o número de chaves ativas de oito para seis, no trabalho de Wang (2017) foi proposta a topologia apresentada na Figura 10. A diminuição do número de chaves implicaria em uma redução de custos, assim como na redução do volume do sistema. Essa topologia foi obtida através de uma simplificação do circuito de Soeiro et al. (2013). Uma das desvantagens do circuito operar com apenas com fator de potência unitário.

O estudo idealizado por da Silva et al. (2021) é a topologia ilustrada na Figura 11, a qual foi comparada com outras também de cinco níveis, em tópicos como perdas totais, de condução, de comutação, bem como foi confrontado o estresse térmico. No comparativo este circuito apresenta menores perdas e estresse térmico do que a topologia proposta por Barbosa et al. (2005), por Soeiro et al. (2013) e por Korhonen et al. (2014) ilustrada, respectivamente, nas Figuras 7, 8 e 9. No entanto, para a comparação, o capacitor flutuante foi considerado como uma fonte CC.

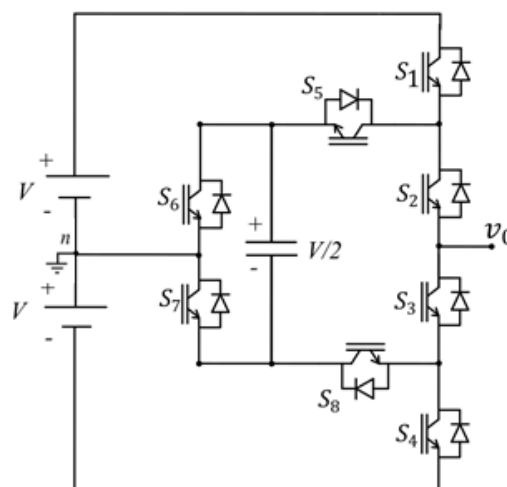
Figura 10- Inversor 5 níveis apresentado por Wang et al. (2017).



Fonte: Adaptado de Wang (2017).

Já o circuito publicado por Wang (2017) na Figura 10 apresentou melhor desempenho de perdas totais e estresse térmico. Uma desvantagem já mencionada anteriormente é a limitação de apenas operar com fator de potência unitário. A topologia proposta por Silva et al. (2021), Figura 11, permite regular a tensão do FC por PWM como os circuitos citados anteriormente, contudo tal estudo foi realizado substituindo o FC por uma bateria e seu comportamento utilizando um FC até o presente momento não foi examinado. Existe a possibilidade desse circuito proposto por Silva et al. (2021) ter uma nova interligação ao ponto neutro?

Figura 11- Inversor híbrido de cinco níveis apresentado por Silva et al. (2021).



Fonte: Adaptado de da Silva et al., (2021).

1.3 ESTRATÉGIAS DE MODULAÇÃO

A *Pulse Width Modulation* (PWM) tem o objetivo de produzir uma tensão de saída senoidal em uma certa frequência desejada. Para que isso se concretize é realizada uma comparação entre o sinal modulante senoidal de baixa frequência e portadoras triangulares de alta frequência para cada braço do inversor (MOHAN,2007). Neste modelo de modulação, o número de portadoras provém do número de níveis do inversor, logo um conversor de N níveis resultará em um número de portadoras dada pela relação de $N - 1$.

A forma de onda triangular V_{tri} é denominada de portadora, a qual possui uma frequência de chaveamento f_s (também chamada de frequência da portadora). Já o sinal denominado V_{ref} , Figura 12 (a), é um sinal de controle também chamado de modulante que é usado para modular a razão de trabalho da chave e possui uma frequência f_m . Na Figura 12(b), observa-se que a tensão de saída é chaveada entre os níveis de tensão $+V_{cc}$ e $-V_{cc}$. Por esse motivo, esse tipo de chaveamento é chamado de PWM com chaveamento de tensão bipolar. Outro conceito importante é o índice de modulação, que pode ser definido conforme sua amplitude. Dessa forma, o índice de modulação em amplitude e em frequência é definido como mostra as equações.

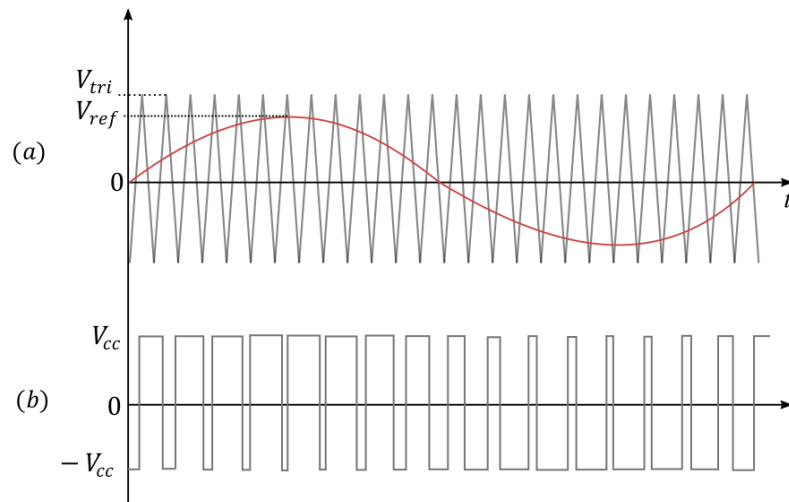
$$m_a = \frac{V_{ref}}{V_{tri}} \quad (1.1)$$

m_a : índice de modulação;

V_{ref} : amplitude de pico da modulante;

V_{tri} : amplitude do sinal triangular.

Figura 12- Modulação PWM. (a) Comparação do sinal de controle com a portadora triangular; (b) Forma de onda da tensão de saída V_{ab} .



Fonte: Autoria própria (2023).

Já o índice de modulação em frequência m_f é definido como:

$$m_f = \frac{f_s}{f_m} \quad (1.2)$$

Sendo:

m_f : o índice de modulação em frequência;

f_s : frequência da portadora;

f_m : frequência da modulante.

1.3.1 Estratégias PWM com múltiplas portadoras deslocadas em amplitude

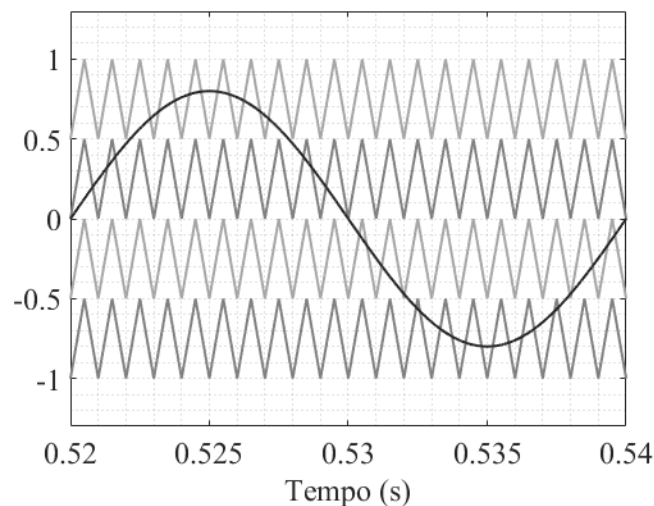
As estratégias de modulação por largura de pulso com múltiplas portadoras deslocadas em amplitude são técnicas utilizadas para controlar a comutação dos dispositivos de potência em inversores e outros sistemas de eletrônica de potência. Essas estratégias envolvem o uso de várias formas de onda portadoras, cada uma deslocada temporalmente em relação às outras em relação ao ângulo e a frequência.

Ao utilizar múltiplas portadoras deslocadas em amplitude, as estratégias PWM podem oferecer vantagens em relação às técnicas de PWM convencionais. Por exemplo, essas estratégias podem ajudar a reduzir o conteúdo harmônico nas formas de onda de saída, melhorando a qualidade da tensão ou da corrente gerada. Ao distribuir a energia em várias

portadoras, é possível diminuir a amplitude das harmônicas indesejadas, resultando em uma forma com menor distorção.

A evolução da PWM senoidal bipolar para conversores de dois níveis é dada pela modulação por largura de pulso com múltiplas portadoras. Há variações desse método de modulação em relação à disposição das portadoras. No estudo proposto por Carrara (1992) foi citada alguma dessas variações que serão ilustradas a seguir por meio de gráficos dos tipos de modulação mencionados posteriormente. A modulação PD (do inglês “*Phase Disposition*”) ou Dispostas em Fase, mostrada na Figura 13, consiste na distribuição das portadoras em diferentes níveis com o mesmo valor de amplitude. Nesse caso, os harmônicos ficarão localizados na frequência da portadora para as tensões de fase.

Figura 13– Modulação PD com cinco níveis de tensão.

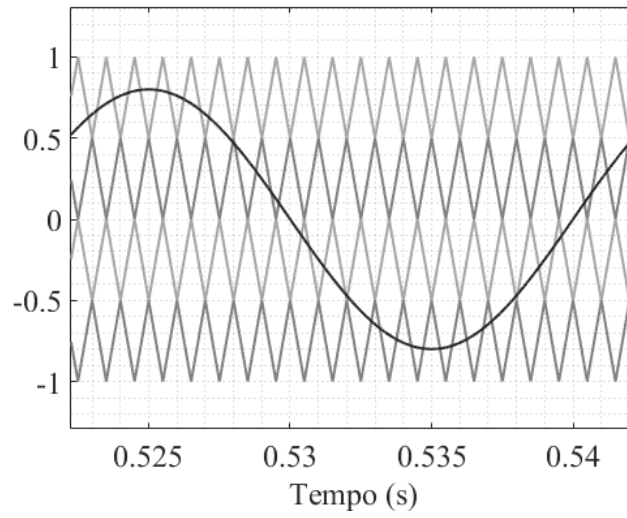


Fonte: Autoria própria (2023).

Além disso, há a modulação APOD (do inglês “*Alternative Phase Opposition Disposition*”) ou Modulação Dispostas em Oposição de Fase (Figura 14) que equivale a portadoras dispostas de 180 graus e de forma alternada. Já os harmônicos mais significativos das tensões de fase e de linha estão localizados em torno da frequência da portadora.

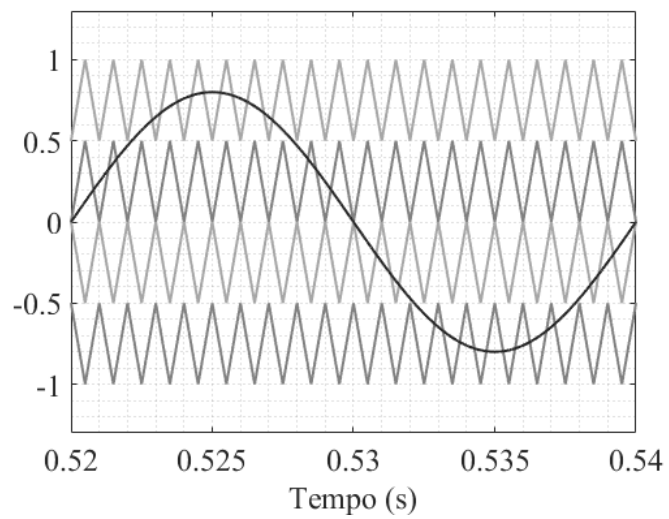
Na modulação POD (do inglês “*Phase Opposition Disposition*”) ou Modulação Dispostas em Oposição de Fase Alternada as portadoras superiores estão dispostas em fase, mas defasadas de 180 graus das portadoras centrais, conforme ilustrada na Figura 15. Com relação aos harmônicos, os mais significativos estarão concentrados nas bandas laterais da frequência da portadora.

Figura 14 – Modulação APOD para cinco níveis de tensão.



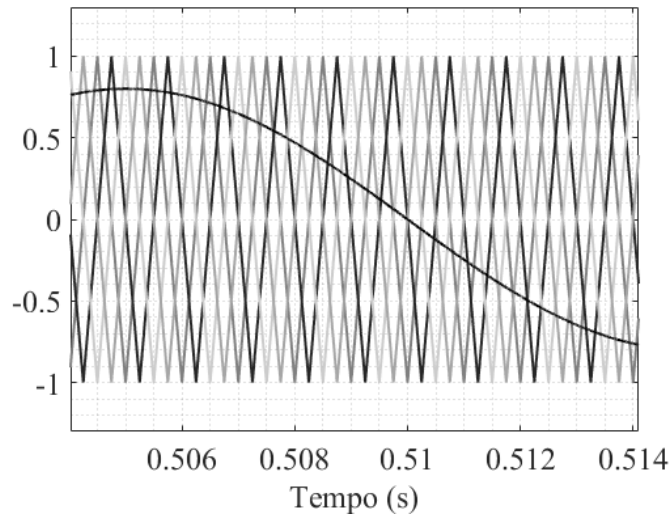
Fonte: Autoria própria (2023).

Figura 15 – Modulação POD para cinco níveis de tensão.



Fonte: Autoria própria (2023).

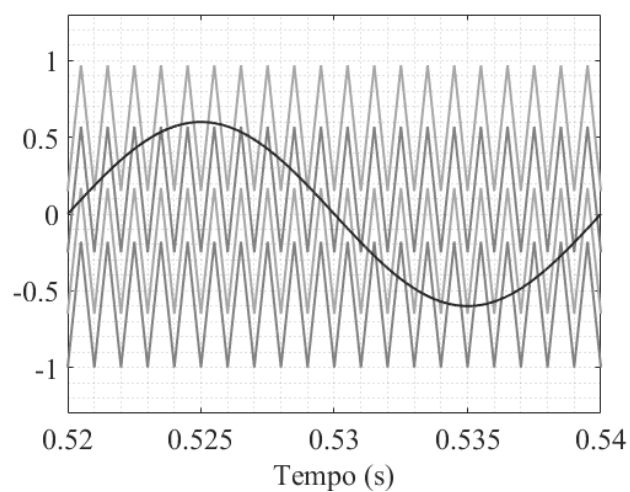
Figura 16 – Modulação por Deslocamento de fase (PSPWM) para cinco níveis de tensão.



Fonte: Autoria própria (2023).

A Modulação por Deslocamento de Fase (*Phase Shift Pulse Width Modulation - PSPWM*), ilustrada na Figura 16, é uma técnica de modulação usada para gerar sinais de tensão com diferentes níveis. A ideia básica por trás da PSPWM é modular uma onda portadora de alta frequência usando um sinal modulante de baixa frequência. Para gerar cinco níveis são necessárias 4 portadoras deslocadas horizontalmente, essas devem ser defasadas em 90° visto que o ciclo completo seja 360° (360 graus dividido por 4).

Figura 17 – Modulação CO-PWM para cinco níveis de tensão.

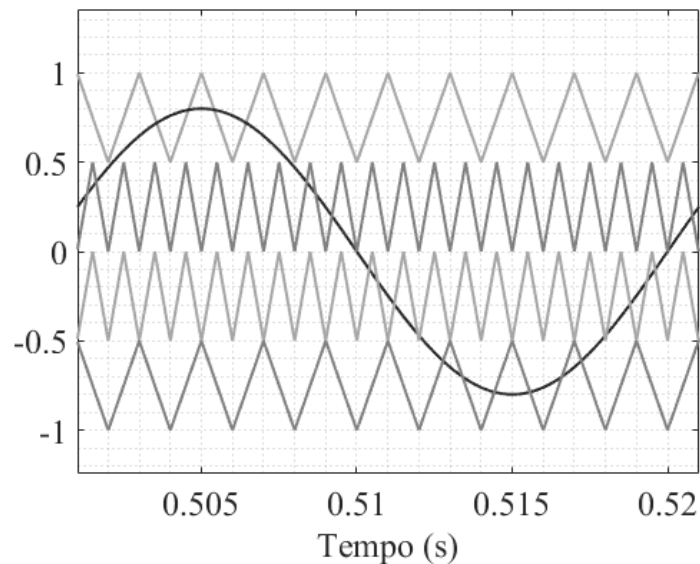


Fonte: Autoria própria (2023).

A modulação CO-PWM (*Carriers Overlapped Pulse Width Modulation*) foram geradas quatro portadoras defasadas verticalmente e há uma sobreposição a fim de gerar um uma forma de onda modulada com cinco níveis distintos. A onda de referência (senoidal) é continuamente comparada com cada um dos sinais da portadora. Se a onda de referência for maior que um sinal de portadora, então os dispositivos ativos correspondentes a essa portadora são ligados. Caso contrário, os dispositivos desligam. A Figura 17 ilustra a técnica CO-PWM.

Na VF-PWM (*Variable Frequency PWM*) a frequência de chaveamentos para dispositivos superiores e inferiores é maior do que as chaves intermediárias. A fim de equalizar o número de comutações para todas as chaves, a estratégia PWM de frequência variável é usada conforme ilustrado na Figura 18.

Figura 18 – Modulação VF-PWM para cinco níveis de tensão.



Fonte: Autoria própria (2023).

1.4 CONVERSOR CC-CC

Um conversor CC-CC é empregado quando a partir de uma tensão CC na entrada, se quer obter uma tensão CC de saída variável. Esse conversor é obtido quando ocorre um arranjo de chaves (dispositivos de estado sólido), indutor e capacitor que agem no modo de chaveamento em alta frequência (VITORINO, 2019). As principais topologias de conversores CC-CC elevadores são o *boost*, *buck-boost*, *Sepic*, *Cuk* e o *Zeta*.

Na atualidade, conversores CC-CC, que não possuem transformadores, atraíram o interesse nos sistemas de energias renováveis. No entanto, possuem uma certa limitação devido à quantidade de interruptores que comprometem a eficiência energética do sistema, além de aumentar seu custo e complexidade (YANG. L. S, 2009).

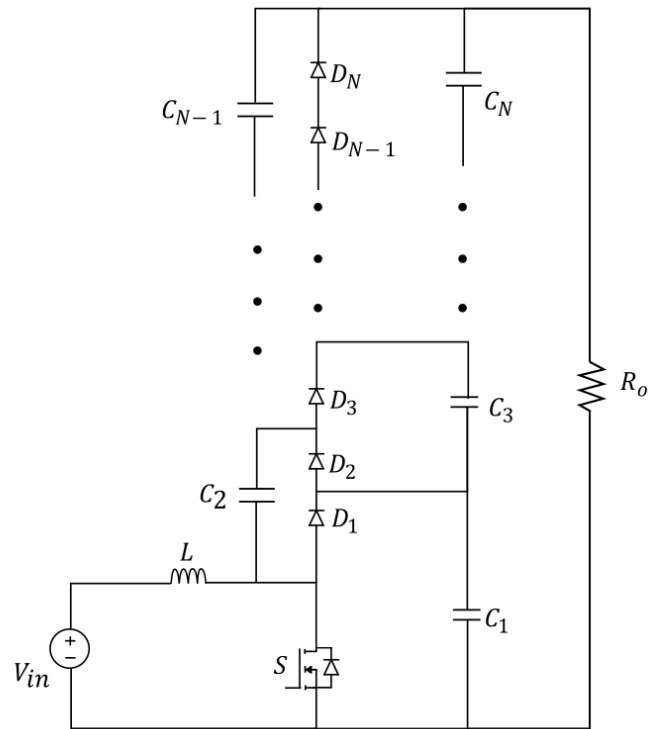
Quando há a necessidade de obter um valor de tensão de saída superior à tensão de entrada é necessário empregar um conversor CC-CC elevador de tensão entre a fonte de entrada e o inversor multinível. Atualmente, há uma série de aplicações dos conversores, seja nas energias renováveis, células a combustível, ou até mesmo para obter a conexão com a rede elétrica que se faz necessário elevar a tensão.

É apresentado em Rosas-Caro, Ramirez e Garcia-Vite (2008), como ilustra a Figura 19, é um conversor *boost* multinível cc-cc capaz de fornecer uma saída com vários capacitores com a mesma tensão. É interessante para aplicações quando se pretende obter vários níveis de tensão, fluxo de corrente unidirecional e controle PWM, por exemplo, em fontes de alimentação, em sistemas de energias alternativas ou células a combustível. Nesse circuito o número de níveis poderá aumentar, acrescentando capacitores e diodos.

Já a topologia publicada por Nami et al (2010) propõe um conversor *boost* com múltiplas saídas. Esse circuito é compatível com o inversor NPC e pode ser utilizado para substituir várias fontes de alimentação de saída única, como ilustra a Figura 20. Uma limitação para tal topologia é que para atingir o equilíbrio de tensão nos capacitores é necessária uma estratégia de controle específica para esse conversor.

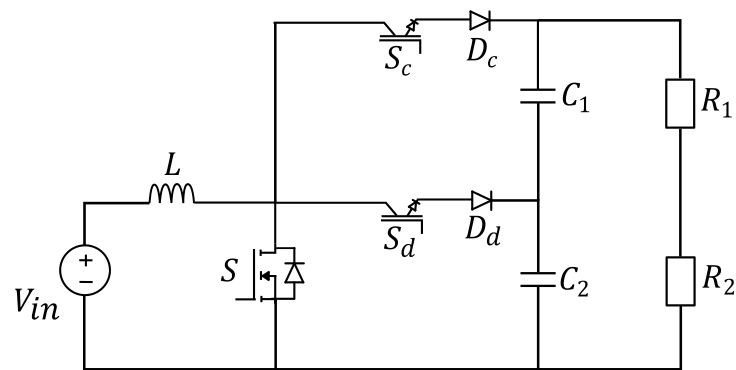
No estudo proposto por Costa et al (2018) foi apresentado um conversor com duas saídas isoladas entre si. Devido a utilização os estágios do *Boost e Forward*, essa topologia proporciona duas tensões de saída CC a partir de uma única fonte, utilizando um interruptor e um enrolamento secundário do transformador de isolamento. Desse modo, tem-se um conversor *boost – forward* como ilustra a Figura 21.

Figura 19- Conversor boost multinível proposto por Rosas-Caro, Ramirez e Garcia-Vite (2008).



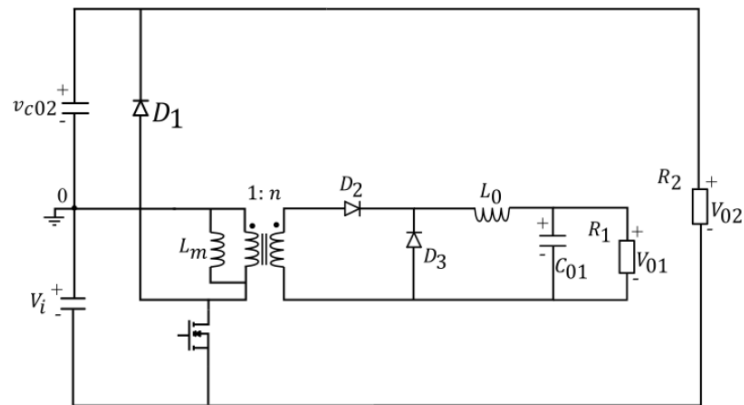
Fonte: Adaptado de Rosas-Caro, Ramirez e Garcia-Vite (2008).

Figura 20 – Conversor boost multinível proposto por Nami et al (2010).



Fonte: Adaptado de Nami et al (2010).

Figura 21 – Conversor boost-forward com saída dupla isolada entre si.

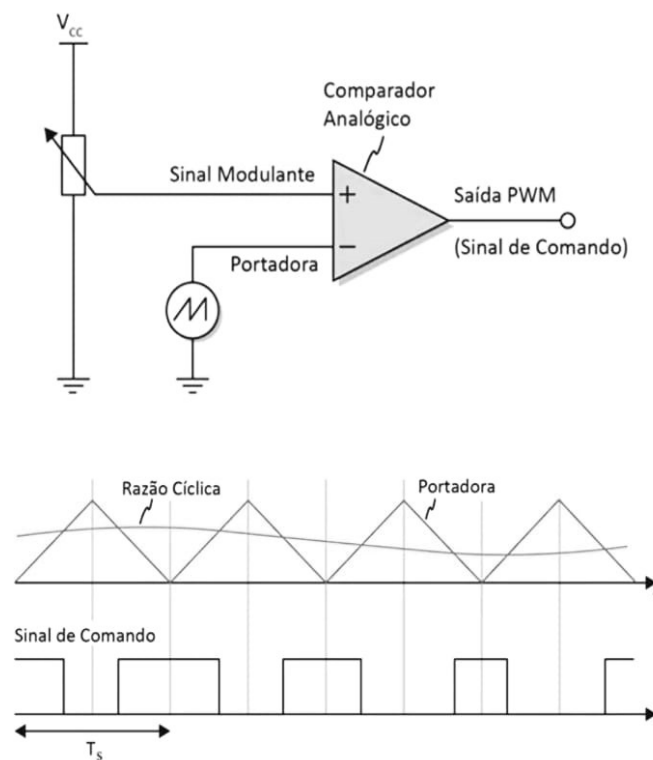


Fonte: Adaptado de Costa et al (2018).

1.4.1 Estratégia de modulação

A estratégia de modulação do conversor CC-CC apresentada é composta por um comparador analógico, um sinal portador e um sinal modulante. Para o sinal da portadora foi utilizada uma onda triangular e esse sinal vai definir a frequência do sinal PWM.

Figura 22 – Modulação PWM do conversor CC-CC.



Fonte: Autoria própria (2022).

O sinal modulante é um sinal com qualquer forma de onda que seja desejado, porém a amplitude não pode ultrapassar a amplitude da portadora. Nesse sentido, para o comando são comparados os dois sinais e enquanto o sinal da modulante for maior que a portadora a saída terá um pulso em nível alto e quando for menor tem-se um pulso em nível baixo.

1.5 ANÁLISE GERAL SOBRE A REVISÃO BIBLIOGRÁFICA

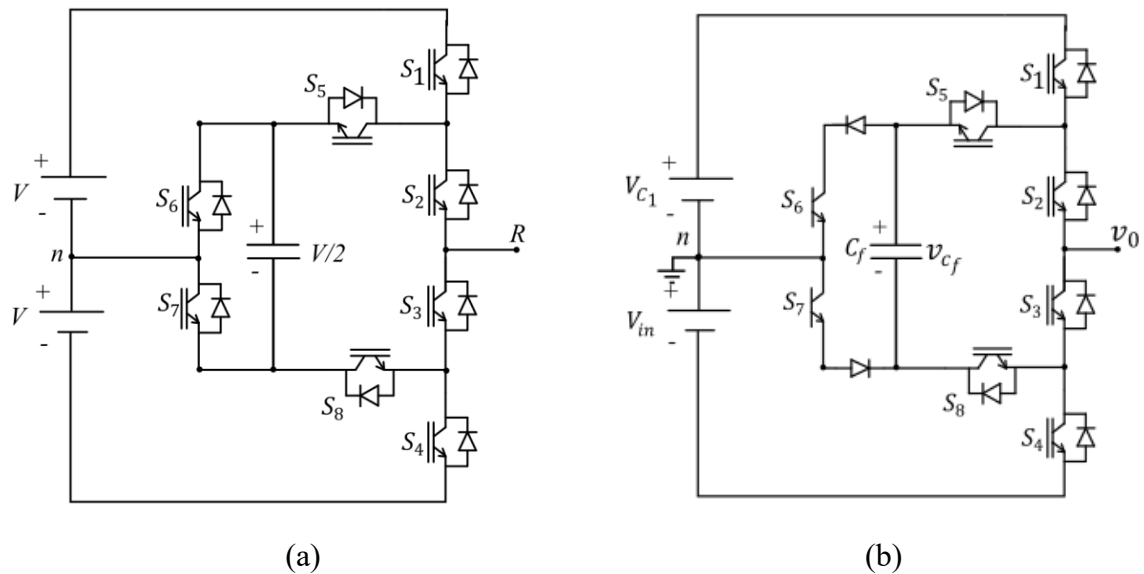
É possível reduzir as distorções harmônicas na saída de um inversor através do aumento do número de níveis de sua tensão. Estudos mostraram que o aumento de dois para três níveis reduz esta distorção, redução esta que aumenta quando se opera com cinco níveis. Como visto anteriormente, é possível obter quatro níveis na tensão de saída de uma estrutura FC, originalmente de três níveis. A partir de um inversor de quatro níveis, obtido por essa técnica, é possível a obtenção de um quinto nível (nível zero) através da conexão da saída ao ponto central do barramento CC. A revisão enfocou, portanto, topologias de cinco níveis obtidas através desse procedimento. Elas possuem, no máximo, oito interruptores. A redução no número de componentes, acarreta, além da diminuição no número de circuitos auxiliares e de comando e uma redução no volume do conversor em relação às topologias convencionais. A topologia proposta por Wang (2017) possui apenas seis interruptores, mas seu uso é limitado a um fator de potência unitário.

Conforme estudo realizado, o inversor da Figura 11 apresenta um bom desempenho quando comparado aos outros, em termos de perdas e estresse térmico. Entretanto, nesse estudo o capacitor flutuante foi substituído por uma bateria, e seu comportamento quando o controle da tensão do capacitor flutuante é regulado com o auxílio de uma técnica PWM, ou outra técnica de controle, ainda não foi examinado. Entre as possibilidades de conversores CC-CC para alimentação do inversor foi apresentado o conversor da Figura 21, que é um rearranjo de uma topologia elevadora de tensão, ou seja, a “*boost*”. Nele há apenas um capacitor de barramento CC, que é complementado pela bateria de alimentação e seu desempenho deu bons resultados em outras aplicações. Também a integração do inversor mencionado com o conversor boost modificado, até este momento, não foi analisada.

1.6 OBJETIVO DA TESE

O objetivo deste trabalho é a análise e controle de um sistema de conversão CC-CA baseado em um inversor híbrido de cinco níveis, com um número reduzido de interruptores de potência, alimentado por um conversor CC-CC elevador de tensão. O circuito em questão, representado na Figura 23-a, apresenta uma abordagem diferente dos trabalhos existentes, uma vez que o capacitor flutuante é posicionado em substituição à fonte de tensão. O objetivo principal é controlar a tensão nos terminais do capacitor flutuante utilizando uma técnica de modulação por largura de pulso (PWM). As principais métricas de desempenho consideradas são a distorção harmônica, as perdas de condução e comutação, e os estresses térmicos. A análise de novas possibilidades de conexão da fase com o ponto intermediário do barramento de corrente contínua resultou na estrutura ilustrada na Figura 23-b.

Figura 23 – Topologia proposta. (a) Inversor integrado ao conversor CC-CC; (b) Nova forma de conexão ao ponto neutro do inversor (a).



Fonte: Autoria própria (2022).

1.7 ORGANIZAÇÃO DO TRABALHO

A estrutura da dissertação será apresentada da seguinte maneira:

- Capítulo 2- Há um estudo de um conversor híbrido de 5 níveis. É solucionada o problema do curto-circuito existente e após a análise foi realizada uma modificação para melhoria do circuito. E essa será discutida no circuito do capítulo 3.
- Capítulo 3 - Apresenta o inversor proposto que será composto por dois estágios de potência, ou seja, um conversor CC-CC e um inversor cinco níveis. Discute também aspectos importantes do conversor como as etapas de operação, a estratégia de modulação, as perdas por comutação e por condução, o estresse térmico e o projeto do capacitor flutuante.
- Capítulo 4 – Busca validar as análises teóricas que foram apresentadas no capítulo 2 e no capítulo 3 por meio de simulações. Os resultados do capítulo 2 foram apresentados. Já os resultados do capítulo 3 foram separados em três partes, uma quando o inversor está funcionando alimentado por fontes CC. A segunda parte refere-se ao funcionamento do conversor e a terceira corresponde à junção das duas anteriores com a análise do circuito completo.
- Capítulo 5 – As conclusões sobre o estudo realizado.

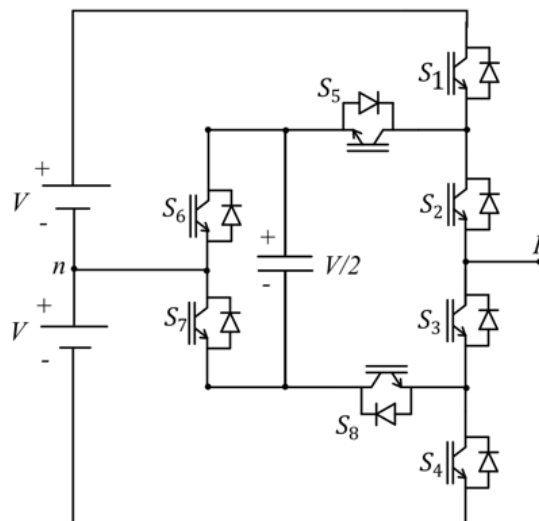
2 INVERSOR HÍBRIDO DE 5 NÍVEIS

2 INVERSOR HÍBRIDO DE 5 NÍVEIS

2.1 INTRODUÇÃO

Neste capítulo será apresentado um estudo sobre uma topologia híbrida de cinco níveis ilustrada na Figura 24. Essa topologia foi desenvolvida por Silva et al. (2021) com o emprego de uma fonte no local do capacitor flutuante e a análise para controle do capacitor flutuante será desenvolvida. O inversor híbrido a seguir combina recursos do inversor do tipo ANPC com o inversor FC e terá seus aspectos mais importantes abordados. Será apresentada a análise das etapas de operação do inversor CC-CA.

Figura 24 - Inversor a Capacitor Flutuante.



Fonte : Autoria Própria (2022).

2.2 INVERSOR CINCO NÍVEIS.

O inversor a capacitor flutuante de cinco níveis utiliza capacitores adicionais para melhorar o desempenho e a qualidade da forma de onda gerada. Em comparação com os inversores convencionais, que possuem três níveis de tensão, os inversores a capacitor flutuante de cinco níveis introduzem dois níveis de tensão intermediários. Uma das principais vantagens do inversor a capacitor flutuante de 5 níveis é a capacidade de gerar uma tensão de saída com

menor conteúdo harmônico. Isso é particularmente útil em aplicações sensíveis à qualidade da energia e a comparação harmônica com outros circuitos será analisada.

A topologia da Figura 24 utiliza um capacitor para o grampeamento das tensões que são impostas aos semicondutores. A tensão obtida através do armazenamento no FC influenciará diretamente na tensão que será apresentada pela carga. Outro fator determinante para o controle do inversor é o sentido da corrente elétrica e o modo de operação do circuito. Isso determinará se o capacitor está em processo de carga ou descarga. O barramento CC é composto por duas fontes CC e para que o circuito opere em 5 níveis será necessário impor no FC uma tensão de $\frac{1}{4}$ do barramento CC total.

2.3 MODOS DE OPERAÇÃO

São apresentados, na Tabela 2, os possíveis estados de operação das chaves, bem como a tensão de saída (v_o) e a corrente de saída do inversor (i_o). O barramento CC é composto por duas fontes com tensão de $\pm V$. Além disso, o capacitor flutuante FC é submetido a uma tensão de $V/2$. Essa configuração resulta nos cinco níveis de tensão do inversor: $+V$ (Etapa A), $+V/2$ (Etapa B), 0 (Etapa O), $-V/2$ (Etapa C) e $-V$ (Etapa D).

Tabela 2 - Estados operacionais da topologia.

Modo	S1	S2	S3	S4	S5	S6	S7	S8	V_o	$I_o > 0$	$I_o < 0$
A	1	1	0	0	0	0	0	0	$+V$	-	-
B₁	1	0	1	0	1	0	0	1	$+V/2$	Carrega FC	Descarrega FC
B₂	0	1	0	0	1	0	1	0	$+V/2$	Descarrega FC	Carrega FC
O₁	0	1	0	0	1	1	0	0	0	-	-
O₂	0	0	1	0	0	0	1	1	0	-	-
C₁	0	1	0	1	1	0	0	1	$-V/2$	Carrega FC	Descarrega FC
C₂	0	0	1	0	0	1	0	1	$-V/2$	Descarrega FC	Carrega FC
D	0	0	1	1	0	0	0	0	$-V$	-	-

Fonte : Autoria Própria (2022).

O circuito possui oito modos de operação distintos. No modo A, conforme mostrado na Figura 25(a), é necessário fechar as chaves S_1 e S_2 para obter uma tensão de saída de $+V$. Nesse modo, a regulação de tensão não é afetada, uma vez que a corrente não flui através do capacitor flutuante (FC).

O modo B do circuito utiliza comutação redundante e é dividido em B_1 e B_2 , o que significa que existem duas formas diferentes da corrente percorrer o circuito em direção à carga. Esse modo de operação desempenha um papel crucial na carga e descarga do FC, que depende tanto do sentido da corrente quanto da tensão do capacitor para manter um equilíbrio adequado. No Modo B_1 , quando a corrente flui da fonte em direção à carga e passa pelas chaves S_1 , S_5 , S_8 e S_3 , deveria ocorrer o carregamento do FC, indicado pela seta verde na Figura 25(b), entretanto esse modo possui um curto-circuito, visto que quando a corrente percorre esse modo o diodo da chave S_7 se polariza. Já no Modo B_2 , quando a corrente retorna do conversor da carga para a fonte, passando pelas chaves S_2 , S_5 e S_7 , ocorre o descarregamento do FC, indicado pela seta vermelha na Figura 25(c). Em ambas as operações, a tensão de carga nesse caso é $+V/2$. Uma solução para o curto-circuito foi aplicar o modo C_1 para descarregar o capacitor flutuante e deixar o modo B_1 inoperante.

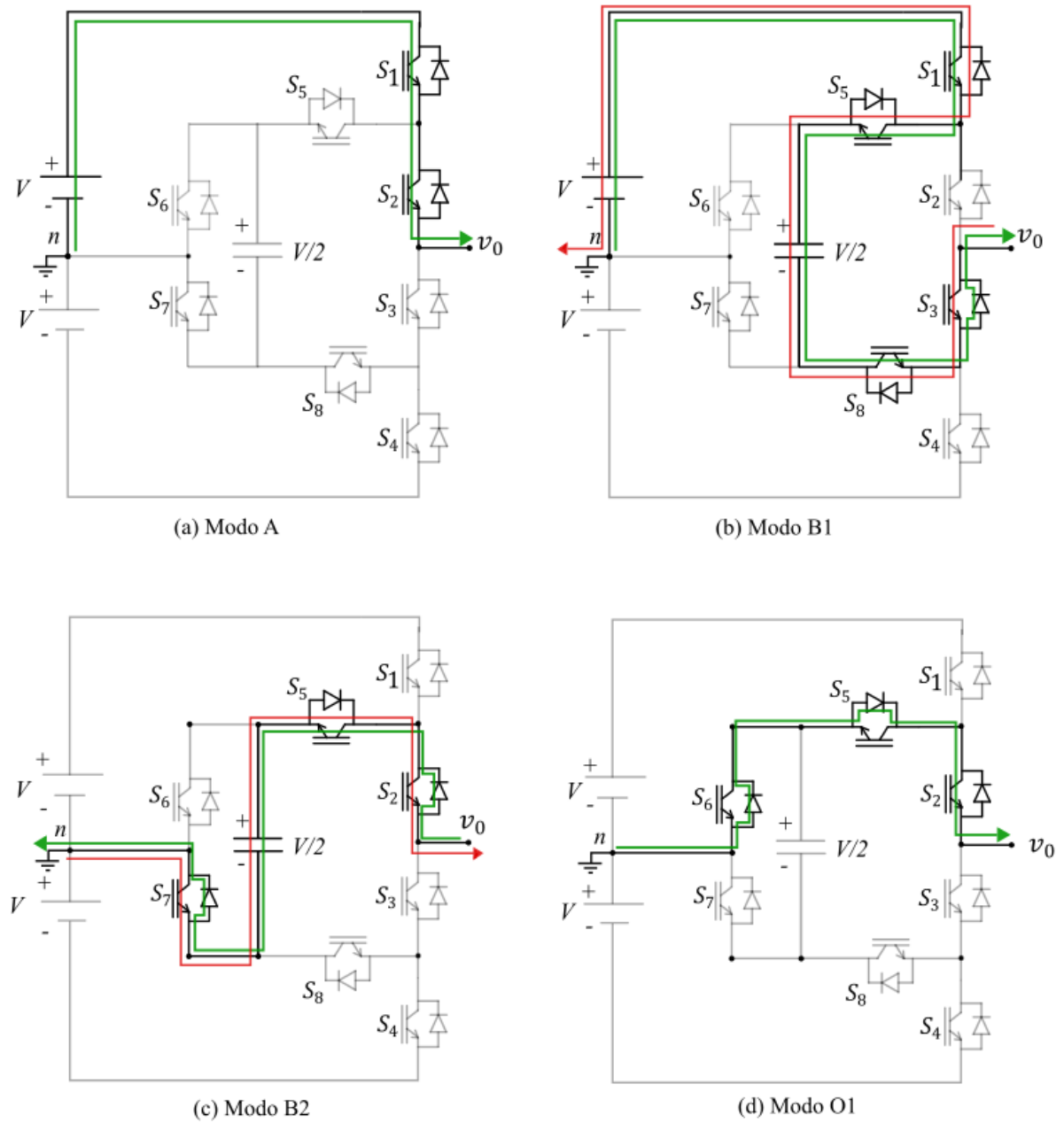
O próximo modo de operação é denominado Modo O. Esse modo também apresenta redundância e é dividido em duas etapas de operação, uma para o semiciclo positivo e outra para o semiciclo negativo, resultando em uma saída de tensão igual a zero. No Modo O_1 , a corrente flui pelas chaves S_2 , S_5 e S_6 , conforme mostrado na Figura 25(d), com a direção da carga para a fonte indicada pela seta verde. Já no Modo O_2 , a corrente percorre as chaves S_3 , S_7 e S_8 , conforme indicado pela seta vermelha na Figura 26(a).

O modo C é dividido em C_1 e C_2 , devido à passagem de corrente pelo capacitor flutuante (FC). Quando a corrente percorre as chaves S_2 , S_5 , S_8 e S_4 , deveria ocorrer o carregamento do capacitor, conforme ilustrado na Figura 26(b), mas ocorre um curto-circuito devido a polarização do diodo da chave S_7 . Para solucionar esse problema será preciso aplicar o modo B_2 a fim de efetuar o carregamento do FC. Já quando a corrente flui pelas chaves S_3 , S_8 e S_6 , acontece o descarregamento do capacitor ilustrado na Figura 26 (c). Em ambos os casos, a tensão de carga será de $-V/2$. Por fim, o modo D ocorre quando as chaves S_3 e S_4 estão conduzindo, Como pode ser observado na Figura 26 (d), fornecendo uma tensão de carga de $-V$. Dessa forma, foram obtidos cinco níveis de tensão distintos.

A tensão de saída pode ser expressa pela função dos estados das chaves conforme as informações da Tabela 2.

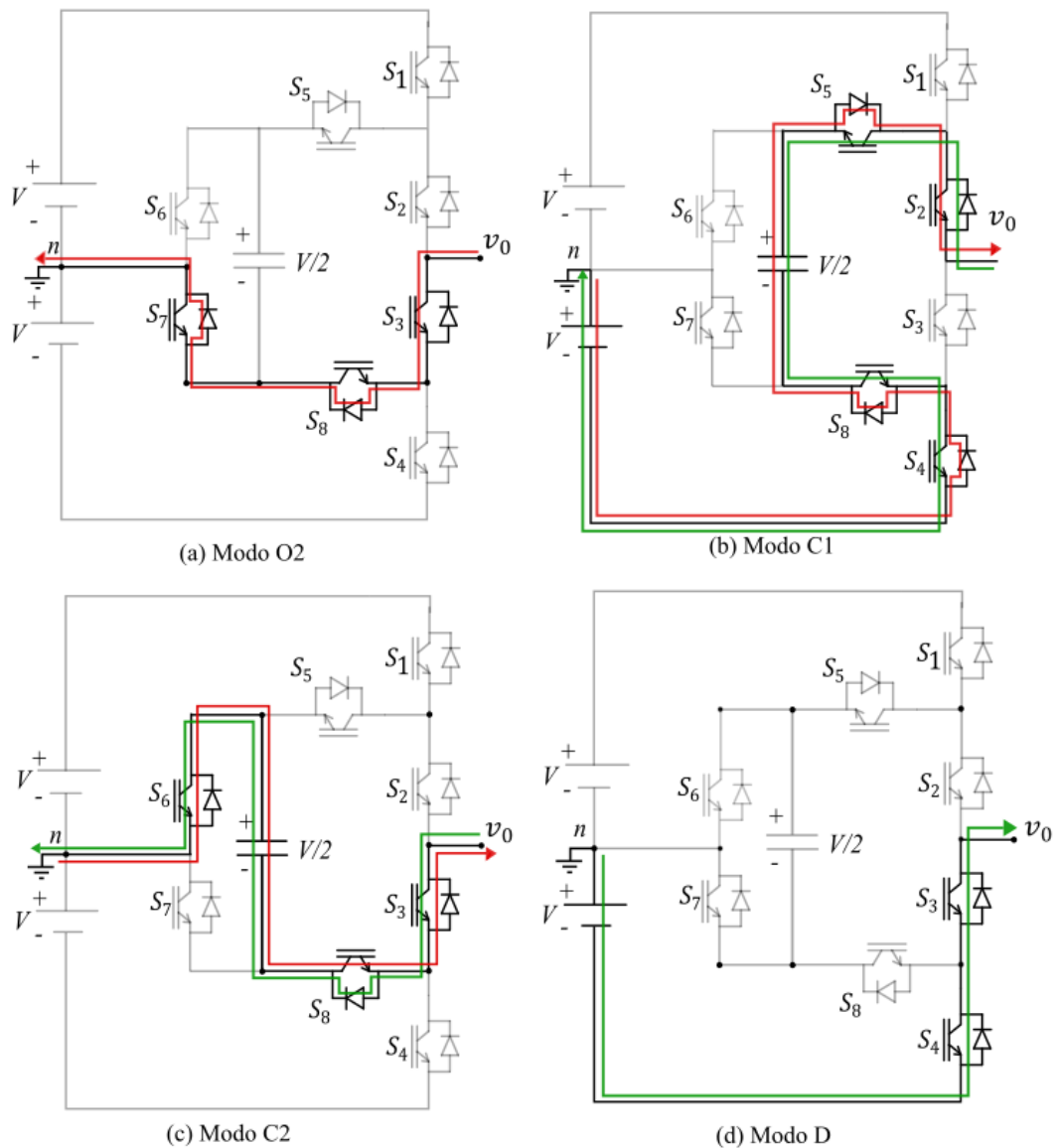
$$v_0 = S_1 \cdot S_2 \cdot (V) + S_2 \cdot S_5 \cdot S_7 (0,5 \cdot V) + S_3 \cdot S_6 \cdot S_8 \cdot (0,5 \cdot V) + S_2 \cdot S_5 \cdot S_6 \cdot (0) + S_3 \cdot S_7 \cdot S_8 (0) + S_2 \cdot S_5 \cdot S_7 \cdot (-0,5V) + S_3 \cdot S_6 \cdot S_8 \cdot (-0,5 \cdot V) + S_3 \cdot S_4 \cdot (-V) \quad (2.1)$$

Figura 25 – Modos de operação inversor híbrido semiciclo positivo.



Fonte: Autoria própria (2023).

Figura 26 – Modos de operação inversor híbrido semiciclo negativo.



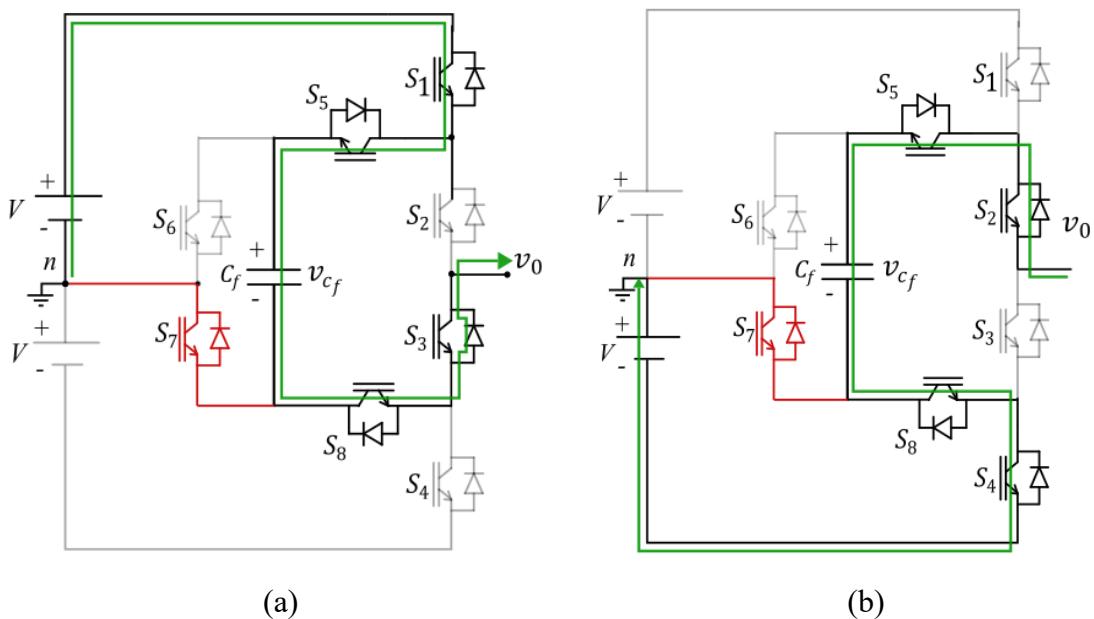
Fonte : Autoria própria (2023).

2.3 TÉCNICA DE CONTROLE DO CAPACITOR FLUTUANTE

O inversor com capacitor flutuante utiliza uma técnica de controle de tensão que consiste em medir a tensão do FC e verificar o sentido da corrente que flui através do capacitor flutuante (FC). Nesse momento, é verificado se a corrente está se dirigindo para a carga ou retornando à fonte. Em seguida, é aplicado o modo de comutação adequado, que realizará o carregamento ou descarregamento do capacitor, garantindo assim que a tensão permaneça no nível desejado.

Um problema é apresentado na Figura 27 identificado na Topologia do inversor híbrido de 5 níveis, evidenciado por um curto-circuito destacado em vermelho. Esse curto-circuito ocorre devido à polarização no diodo da chave S_7 durante a passagem de corrente, tanto no modo de operação B_1 quanto no C_1 . Para resolver essa questão e melhor controlar o capacitor flutuante, foram feitas modificações no sistema, permitindo evitar o uso dos modos mencionados.

Figura 27 – Modos de operação com problema de curto-circuito. (a) B_1 ; (b) C_1 .

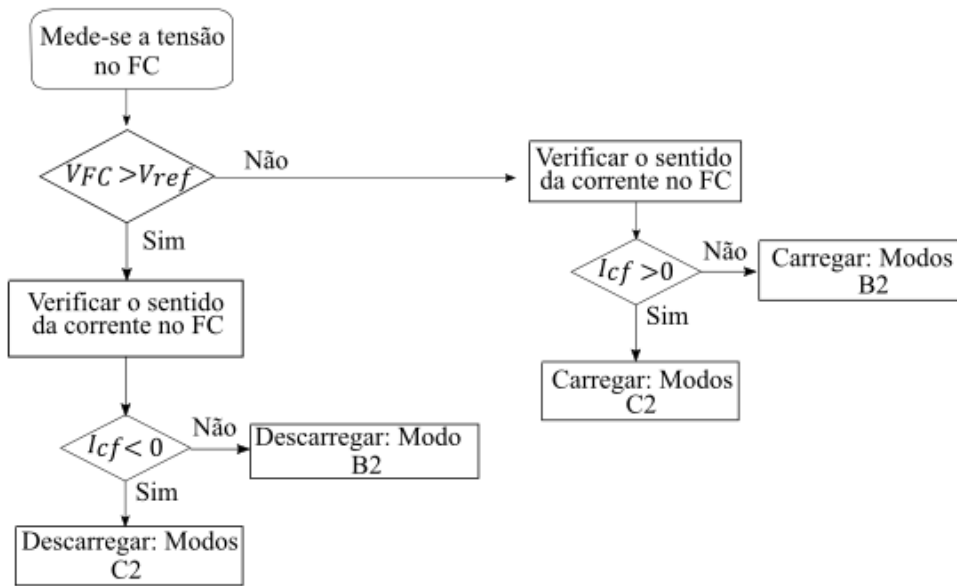


Fonte : Autoria própria (2023).

Segundo o fluxograma da Figura 28, primeiramente será medido a tensão no FC, se for maior que a tensão de referência estará descarregando para que se mantenha em $\frac{1}{4}$ da tensão do barramento CC. Caso seja maior é verificado o sentido da corrente no FC, se a corrente no capacitor flutuante (I_{cf}) for negativa em vez de utilizar o modo B_1 será utilizado o modo C_2 . Já se a corrente for positiva, será utilizado o modo B_2 .

Quando a tensão no capacitor flutuante é menor que a tensão de referência o capacitor estará carregando. Dessa forma, se a corrente no I_{cf} for positiva o carregamento vai ocorrer utilizando o modo C_2 . Já se a corrente for negativa será utilizado o modo B_2 em vez de utilizá-se o modo C_1 .

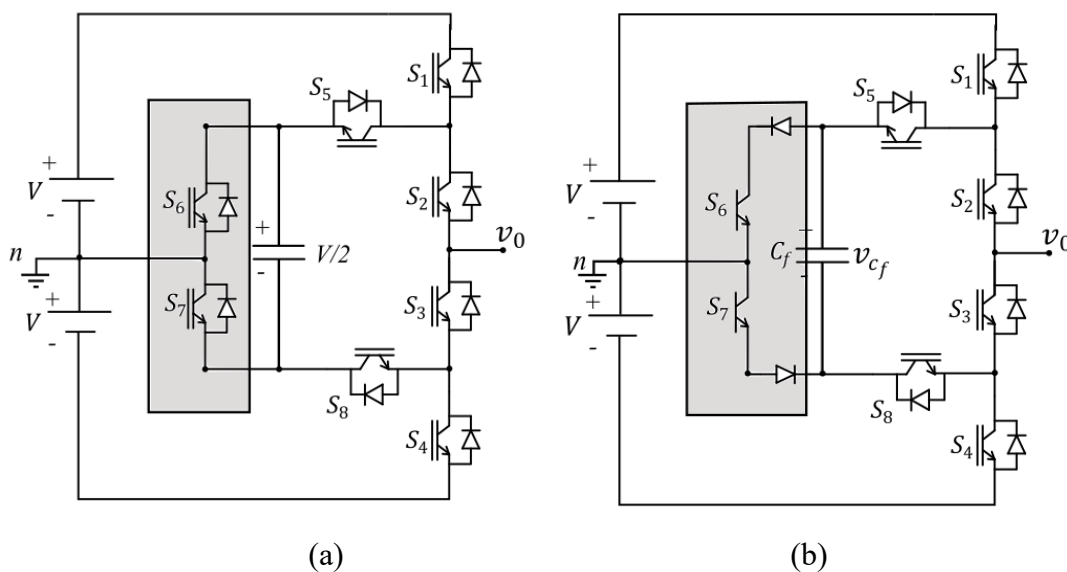
Figura 28 - Fluxograma para controle da tensão sobre FC no inversor.



Fonte : Autoria Própria (2023).

Para evitar esse problema de um controle mais difícil de ser realizado foram feitas modificações no circuito, essas que serão discutidas no próximo capítulo. Foi observado que ao mudar a disposição dos componentes eletrônicos nas chaves, conseqüentemente seria eliminados tais problemas, como ilustrado na Figura 29.

Figura 29 – Inversores de 5 níveis (a) Inversor híbrido de níveis (b) Inversor 5 níveis proposto.



Fonte : Autoria Própria (2023).

2.4 CONSIDERAÇÕES FINAIS DO CAPÍTULO 2

Neste capítulo, foi apresentado um inversor híbrido de 5 níveis, que possui a capacidade de gerar uma onda senoidal com qualidade e menor distorção harmônica, garantindo o funcionamento adequado de dispositivos eletrônicos sensíveis.

Foram abordadas as características essenciais para assegurar o bom desempenho do inversor, bem como as particularidades encontradas ao estudar e aplicar o controle do capacitor flutuante. Além disso, foram examinados aspectos para realizar a modulação PWM como controlar o inversor híbrido utilizando os diferentes modos de operação e os requisitos fundamentais para manter a tensão controlada no conversor (FC), visando atingir os cinco níveis desejados.

Durante a análise detalhada do controle, foram identificados curtos-circuitos nos modos B_1 e C_1 . Para superar esse desafio, foram empregados modos suplementares, proporcionando um controle mais eficiente. No entanto, essa solução adiciona complexidade ao controle do inversor, uma vez que os modos de controle são limitados devido a esse problema, conforme ilustrado no fluxograma da Figura 28 e na Figura 29.

Portanto, no próximo capítulo, será apresentada uma nova topologia que visa eliminar os curto-circuitos e, conseqüentemente, simplificar o controle do capacitor flutuante, tornando-o mais efetivo.

3 INVERSOR HÍBRIDO DE CINCO NÍVEIS PROPOSTO

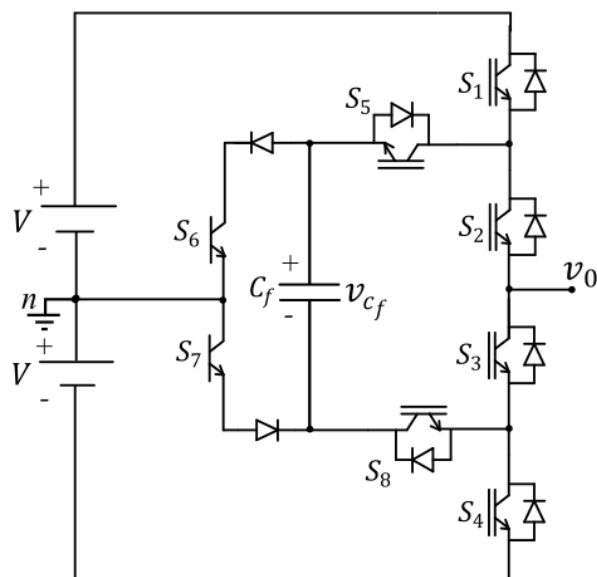
3.1 INTRODUÇÃO

Neste capítulo, é apresentado o estudo realizado sobre a topologia híbrida de cinco níveis, composta por dois estágios de potência. O primeiro estágio é um conversor CC-CC, concebido a partir de uma reorganização do conversor *boost*. O segundo estágio consiste em um inversor de cinco níveis CC-CA com um capacitor flutuante, conforme ilustrado na Figura 30.

O funcionamento de cada circuito é explicado separadamente. Inicialmente, é detalhado o funcionamento do inversor de cinco níveis proposto (Figura 30), que representa uma solução viável para o curto-circuito abordado na Seção 2.3. Em seguida, é apresentado o circuito do conversor CC-CC, representado pela Figura 31, e posteriormente, o inversor multinível integrado conforme ilustra a Figura 32.

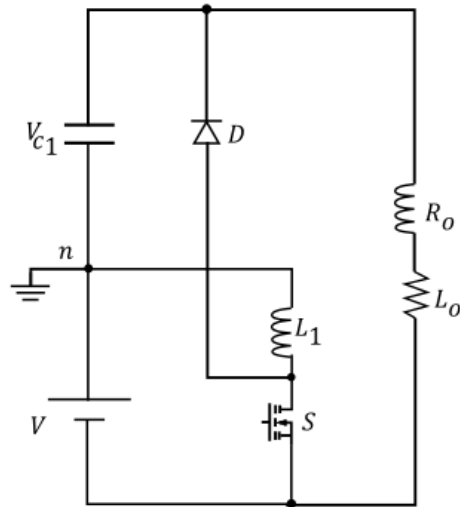
Segue-se uma análise das etapas de operação tanto do conversor CC-CC quanto do inversor multinível CC-CA, juntamente com um estudo das perdas e estresse térmicos associados. São fornecidas descrições mais detalhadas de suas etapas de funcionamento.

Figura 30 – Inversor híbrido 5 níveis proposto.



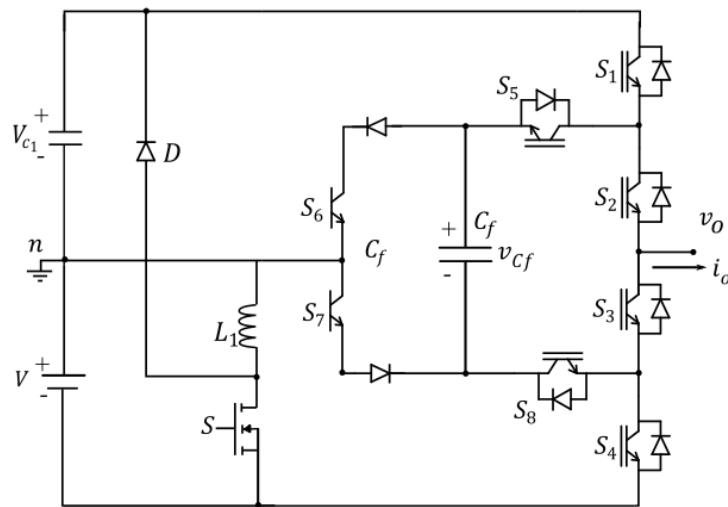
Fonte : Autoria Própria (2023).

Figura 31 – Conversor CC-CC rearranjado *boost*.



Fonte : Autoria Própria (2023).

Figura 32 – Inversor 5 níveis híbrido CC-CA.



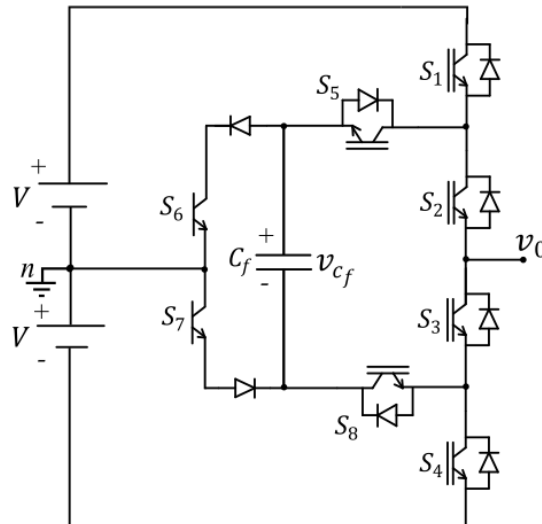
Fonte : Autoria Própria (2023).

3.2 INVERSOR CINCO NÍVEIS.

O inversor de capacitor flutuante (FC) corresponde ao emprego de um capacitor para o grampeamento das tensões que são impostas aos semicondutores desse conversor. A tensão obtida através do armazenamento no capacitor influenciará a tensão que será apresentada pela carga. Dependendo desse valor, o inversor apresentará diferentes níveis de tensão. Além disso, outro fator determinante é o sentido da corrente de carga e o modo de operação em que o

inversor está operando. Isso determinará se o capacitor estará em processo de carga ou descarga. A Figura 33 ilustra o inversor de capacitor flutuante a ser estudado.

Figura 33 - Inversor a Capacitor Flutuante.



Fonte : Autoria Própria (2022).

Outra característica importante é a tensão do barramento CC. Note que a topologia foi alimentada por duas fontes CC. Para que o conversor opere nos níveis desejados é necessário impor ao FC uma tensão correspondente a 1/4 da tensão do barramento CC total.

Na sequência, é realizada uma análise em relação aos sinais de controle das chaves superiores (S_1, S_2), que são complementares aos sinais de controle correspondentes das chaves inferiores (S_3, S_4). Essa abordagem garante que, quando a chave S_1 está fechada, a chave S_3 permanece aberta, evitando curto-circuitos indesejados. Além disso, as chaves (S_6, S_7) têm a responsabilidade de conectar a saída do conversor ao ponto neutro "n", proporcionando um nível adicional de tensão e alcançando assim cinco níveis no total. Por sua vez, as chaves S_5 e S_8 desempenham um papel crucial no processo de carga e descarga do capacitor flutuante (FC). É importante destacar que essas chaves operam em conjunto, trabalhando em sincronia para obter os níveis de tensão desejados. Por essa razão, os modos de operação do conversor e suas características serão apresentados de forma mais detalhada no próximo tópico.

3.2.1 Modos de Operação

Os possíveis estados de operação das chaves, a tensão de saída (v_0), o sentido da corrente que flui sobre o capacitor flutuante FC e corrente de carga (i_o) são indicados na Tabela 3. O barramento CC é composto por duas fontes com tensão de $\pm V$. Já a tensão imposta ao FC é de $V/2$. Dessa forma, são obtidos os cinco níveis de tensão do inversor, sendo $+V$ (Etapa A), $+V/2$ (Etapa B), 0 (Etapa O), $-V/2$ (Etapa C) e $-V$ (Etapa D).

Há oito modos de operação do circuito. No modo A, Figura 34 (a), a tensão de saída é $+V$ e para isso ser alcançado é necessário fechar as chaves S_1 e S_2 . Esse modo não influi na regulação de tensão, pois a corrente não percorre o FC.

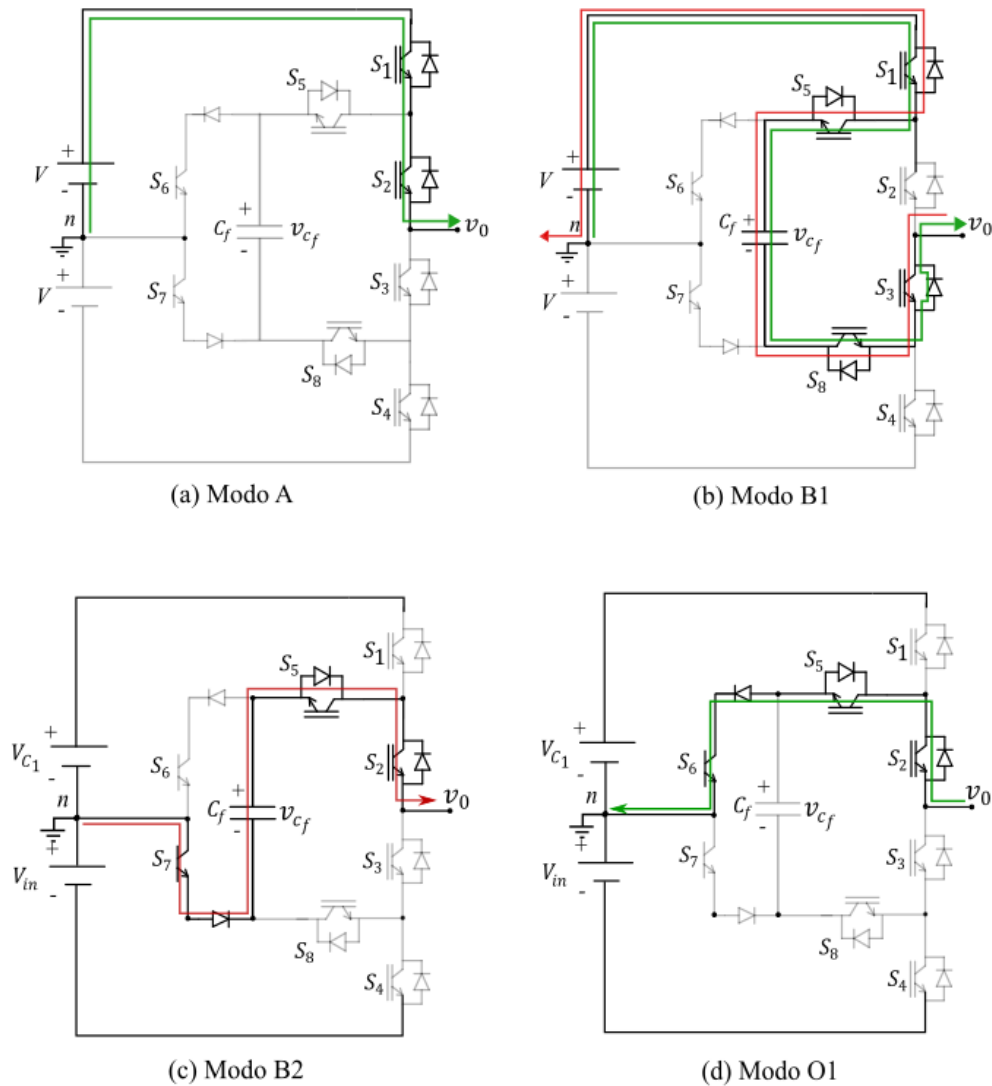
Tabela 3 - Estados operacionais da topologia.

Modo	S1	S2	S3	S4	S5	S6	S7	S8	V_0	$I_0 \geq 0$	$I_0 < 0$
A	1	1	0	0	0	0	0	0	$+V$	-	-
B₁	1	0	1	0	1	0	0	1	$+V/2$	Carrega FC	Descarrega FC
B₂	0	1	0	0	1	0	1	0	$+V/2$	Descarrega FC	Carrega FC
O₁	0	1	0	0	1	1	0	0	0	-	-
O₂	0	0	1	0	0	0	1	1	0	-	-
C₁	0	1	0	1	1	0	0	1	$-V/2$	Carrega FC	Descarrega FC
C₂	0	0	1	0	0	1	0	1	$-V/2$	Descarrega FC	Carrega FC
D	0	0	1	1	0	0	0	0	$-V$	-	-

Fonte : Autoria Própria (2023).

O modo B possui comutação redundante e será dividido em B_1 e B_2 , isto é, há duas formas da corrente percorrer o circuito em direção à carga com o mesmo nível de tensão. Esse modo de operação é importante na determinação da carga e descarga do FC, que depende do sentido da corrente e da tensão do capacitor para mantê-lo equilibrado. Quando a corrente direciona-se da fonte para a carga (Modo B_1) e passa pelas chaves S_1, S_5, S_8 e S_3 há o carregamento do FC (ilustrado com a seta verde na Figura 34 (b)). Já quando a corrente retorna para o conversor da carga para fonte (Modo B_2) passando pelas chaves S_2, S_5 e S_7 ocorre o descarregamento do FC, ilustrado com a seta vermelha na Figura 34 (c). Em ambas as operações a tensão de carga nesse caso é $+V/2$.

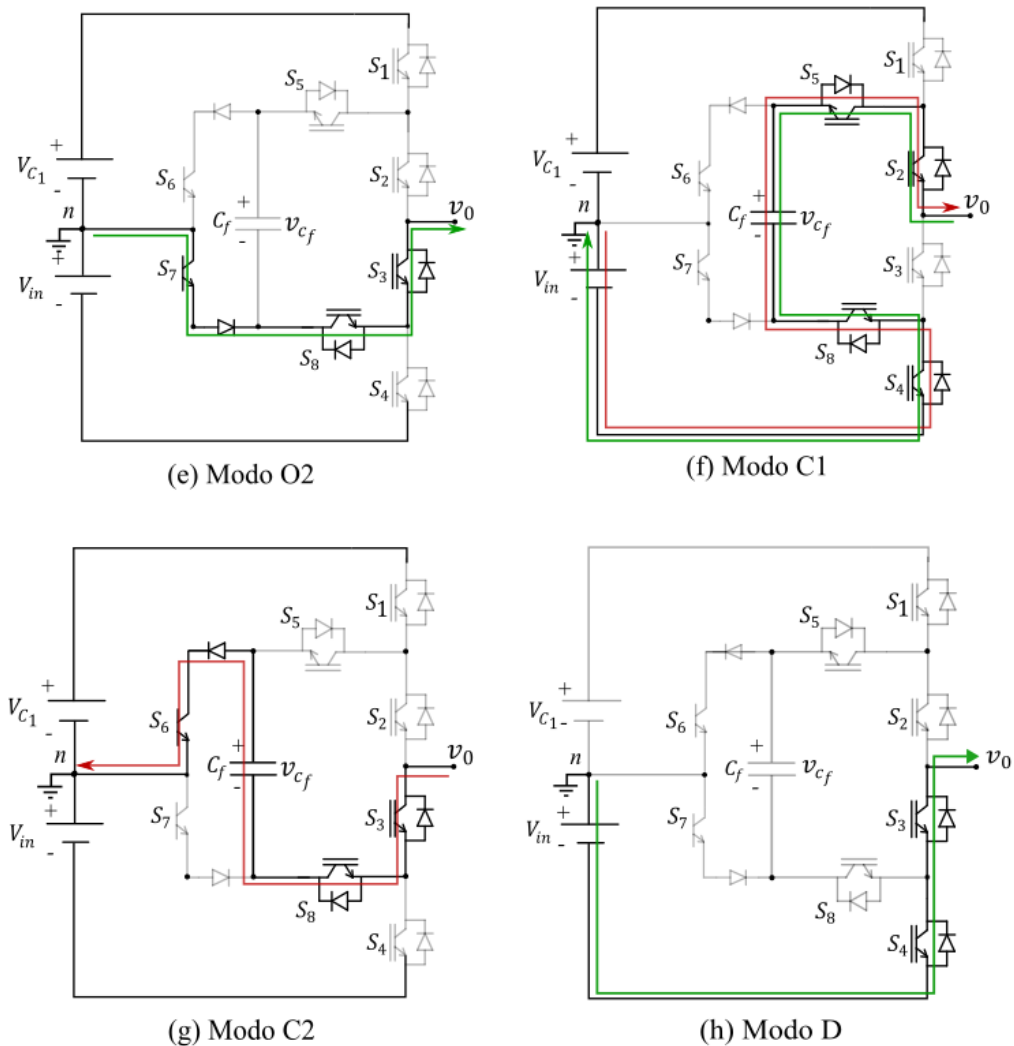
Figura 34 – Primeira parte dos modos de operação.



Fonte: Autoria própria (2023).

O próximo modo de operação é chamado de Modo O. Esse modo também é redundante, sendo dividido em duas etapas de operação, uma condizente ao semiciclo positivo e outra ao semiciclo negativo de corrente e possui saída de tensão zero. No modo O_1 , a corrente percorre as chaves S_2 , S_5 e S_6 , conforme ilustra a Figura 34 (d) com o sentido da carga para fonte indicado com a seta verde. Já no modo O_2 , percorre as chaves S_3 , S_7 e S_8 indicado com a seta vermelha na Figura 35(a).

Figura 35 - Segunda parte dos modos de operação.



Fonte : Autoria própria (2022).

O modo C é subdividido também em C_1 e C_2 , isso devido a corrente passar pelo FC por dois caminhos diferentes e apresenta o mesmo nível de tensão. Dessa forma, quando percorre as chaves S_2, S_5, S_4 e S_8 ocorre o carregamento do capacitor, Figura 35 (f). Já quando percorre as chaves S_3, S_6 e S_8 acontece o descarregamento do capacitor, Figura 35 (g). Nesse modo a tensão da carga será de $-V/2$ para os dois casos. E por fim, o modo D ocorre quando as chaves S_3 e S_4 estão conduzindo, Figura 35 (h). Assim, fornece uma tensão de carga de $-V$. Como resultado, cinco níveis de tensão foram obtidos.

Portanto, a tensão de saída poderá ser demonstrada em função do estado das chaves partindo das informações da Tabela 3.

$$V_o = S_1 \cdot S_2 \cdot (V) + S_1 \cdot S_3 \cdot S_5 \cdot S_8 \cdot (0,5 \cdot V) + S_2 \cdot S_5 \cdot S_7 \cdot (0,5 \cdot V) + S_2 \cdot S_5 \cdot S_6 \cdot (0) + S_3 \cdot S_7 \cdot S_8 \cdot (0) + S_2 \cdot S_4 \cdot S_5 \cdot S_8 \cdot (-0,5V) + S_3 \cdot S_6 \cdot S_8 \cdot (-0,5 \cdot V) + S_3 \cdot S_4 \cdot (-V) \quad (3.1)$$

3.2.2 Estratégia de modulação por Largura de Pulso com Portadoras Dispostas em Fase

A técnica de modulação por largura de pulso com portadoras dispostas em fase (PWM-PD), como o próprio nome propõe, as portadoras são dispostas em fase e possuem os mesmos valores de amplitude, sendo diferentes apenas o valor médio. O que dita a comutação do conversor é a frequência das portadoras. Em geral, é um sinal triangular ou dente de serra. O número de portadoras é determinado pelo número de níveis da tensão de saída do conversor e obedece a equação (3.2).

$$n_{port} = n - 1 \quad (3.2)$$

n_{port} : Número de portadoras

n : Número de níveis de tensão do conversor.

De acordo com a equação anterior, como no conversor proposto há cinco níveis de tensão. Portanto, o conversor usará quatro portadoras.

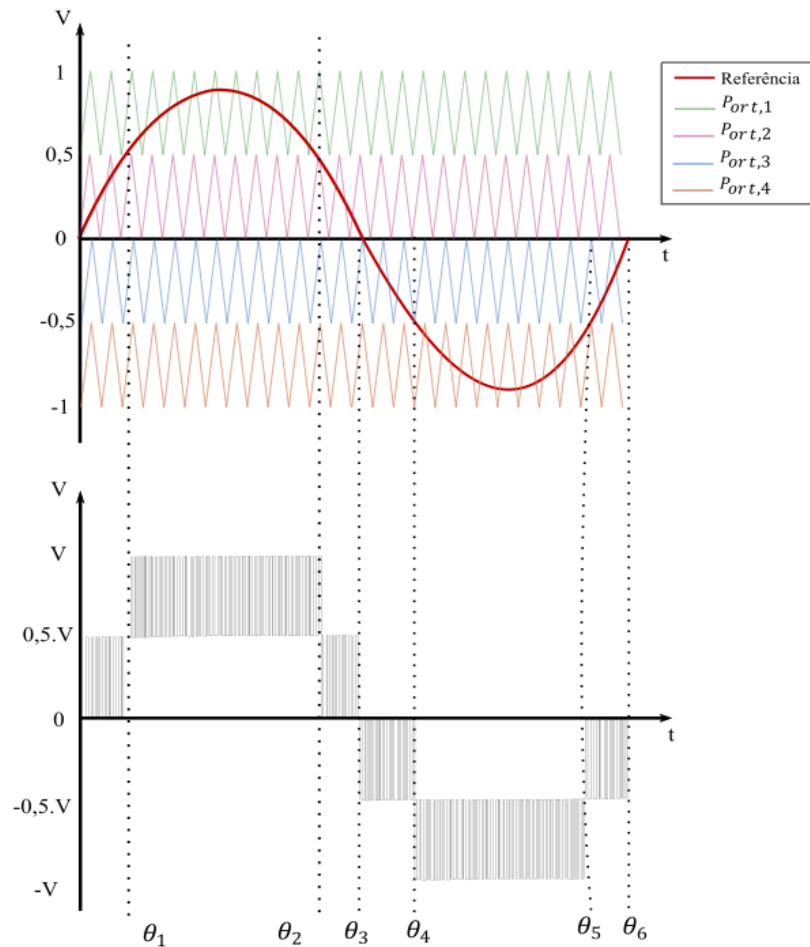
$$n_{port} = 5 - 1 = 4 \quad (3.3)$$

3.2.3 Modulação para fator de potência unitário

As portadoras estão ilustradas na Figura 36, denominadas de $P_{ort,1}$, $P_{ort,2}$, $P_{ort,3}$ e $P_{ort,4}$, sendo quatro portadoras triangulares com amplitude e frequência idênticas, que foram comparadas a um sinal de referência senoidal e assim gerou os sinais de comando apropriados para cada chave de potência.

Foi dividida a senoide em 4 regiões para um melhor entendimento das operações do inversor e a lógica associada para escolha do melhor vetor de chaveamento. Dessa maneira:

Figura 36- Modulação PD-PWM.



Fonte : Autoria Própria (2022).

- Região 1 ($0 \leq \theta \leq \theta_1$) e ($\theta_2 < \theta \leq \theta_3$): O conversor se encontra entre o modo de operação B e o O, os níveis de tensão entre esses estados são de $0V$ a $+0,5V$. O estado B é responsável por produzir o estado $+V/2$, sendo encarregado pelo carregamento ou descarregamento do capacitor, isso vai depender se a tensão do capacitor vai ser maior ou menor que a referência imposta. Nesse caso, quando carregar será utilizado o modo de chaveamento B_1 , já para descarregar será utilizado o modo B_2 . Já no modo O é imposto o nível de tensão $+0$, sendo responsável por isso o modo O_1 já que está no semiciclo positivo.

$$v_0 = \begin{cases} +\frac{V}{2} & , \text{Modo B} \\ 0 & , \text{Modo O1} \end{cases} \quad (3.4)$$

- Região 2 ($\theta_1 < \theta \leq \theta_2$): O intervalo do nível de tensão nesta região será de $V/2$ até $+V$. Esses estados são providos com a comutação das chaves do modo B e A, respectivamente. Dessa forma, no nível A é determinada a tensão na carga de $+V$. E no nível B pode ocorrer o carregamento ou descarregamento do capacitor, a depender do nível de tensão que o capacitor armazena, como explicado anteriormente.

$$v_0 = \begin{cases} +V & , \text{Modo A} \\ +\frac{V}{2} & , \text{Modo B} \end{cases} \quad (3.5)$$

- Região 3 ($\theta_3 < \theta \leq \theta_4$) e ($\theta_5 < \theta \leq \theta_6$): O modo de operação em que o conversor se encontra para determinar o chaveamento é o C e o O, os níveis de tensão entre esses estados são de $-0V$ a $-0,5V$. O estado C é responsável por produzir o estado $-V/2$, sendo atribuído pelo carregamento ou descarregamento do capacitor, porém vai depender se a tensão do capacitor estará maior ou menor que a referência. Assim, quando carregar será utilizado o modo de chaveamento C_1 (a tensão do capacitor estará menor que a referência), já para descarregar será utilizado o modo C_2 (a tensão do capacitor estará maior que a referência). Já no modo O é imposto o nível de tensão 0 -, sendo responsável por isso o modo O_2 já que está no semiciclo negativo.

$$v_0 = \begin{cases} 0 & , \text{Modo } O_2 \\ -\frac{V}{2} & , \text{Modo C} \end{cases} \quad (3.6)$$

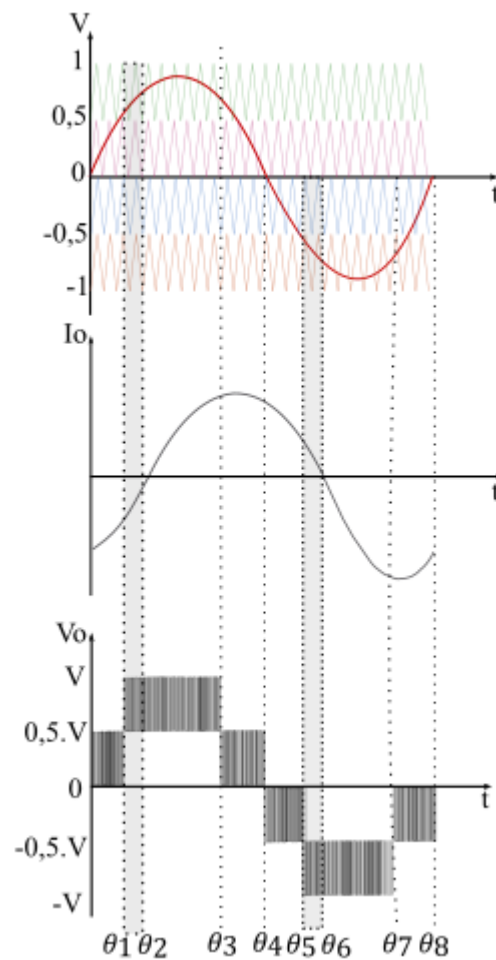
Região 4 ($\theta_4 < \theta \leq \theta_5$): O intervalo do nível de tensão nesta região será de $-0,5V$ até $-V$. Esses estados são determinados com a comutação do chaveamento do modo C e D, respectivamente. Dessa forma, no nível D é provido a tensão na carga de $-V$. E no nível C pode ocorrer o carregamento ou descarregamento do capacitor, como mencionado anteriormente.

$$v_0 = \begin{cases} -\frac{V}{2} & , \text{Modo C} \\ -V & , \text{Modo D} \end{cases} \quad (3.7)$$

3.2.4 Modulação para fator de potência não unitário

As quatro portadoras triangulares ($P_{ort,1}$, $P_{ort,2}$, $P_{ort,3}$ e $P_{ort,4}$) foram comparadas a um sinal de referência senoidal e assim gerou os sinais de comando apropriados para cada chave de potência. O sinal de referência foi dividido em 4 regiões para um melhor entendimento das operações do inversor e a lógica associada para escolha do melhor vetor de chaveamento, como pode-se observar na Figura 37.

Figura 37- Modulação PD-PWM com fator de potência não unitário.



Fonte : Autoria Própria (2022).

Quando o fator de potência é não unitário ocorre uma defasagem entre a corrente e a tensão de referência, com isso o controle terá que ser adaptado para que atenda a todas as regiões especificadas. Sendo assim, será explicado abaixo todas as regiões para o controle do conversor.

- Região 1 ($0 < \theta \leq \theta_1$): Nessa região, quando comparado com a tensão de referência, o conversor se encontra entre o modo de operação B e o O. Os níveis de tensão entre esses estados são de $0V$ a $+0,5V$, sendo encarregado pelo carregamento ou descarregamento do capacitor. Quando estiver carregando o capacitor será utilizado o modo B_1 e para descarregar será utilizado o modo B_2 . Já no modo O é imposto o nível de tensão $+0$.

$$v_0 = \begin{cases} +\frac{V}{2} & , \text{Modo B} \\ 0 & , \text{Modo O1} \end{cases} \quad (3.8)$$

- Região 2 ($\theta_1 < \theta \leq \theta_2$) e ($\theta_2 < \theta \leq \theta_3$): Neste período, que estabelece o nível de tensão de $0,5V$ a V , existem duas áreas que requerem controle devido à defasagem entre a tensão e a corrente. Para que o controle do conversor seja eficaz, ao comparar a tensão de referência com a primeira portadora, é necessário considerar também o sentido da corrente. Na área compreendida entre ($\theta_1 < \theta \leq \theta_2$), a corrente será menor que zero. E no período correspondente a ($\theta_2 < \theta \leq \theta_3$), a corrente será maior que zero. No tópico anterior, quando o fator de potência é unitário, o sentido da corrente era observado apenas nos períodos em que ocorria o carregamento e descarregamento do capacitor. Contudo, com o fator de potência não unitário, é necessário considerar todas as regiões, caso contrário, o controle apresentará falhas na tensão de saída.

$$v_0 = \begin{cases} +V & , \text{Modo A} \\ +\frac{V}{2} & , \text{Modo B} \end{cases} \quad (3.9)$$

- Região 3 ($\theta_4 < \theta \leq \theta_5$) e ($\theta_7 < \theta \leq \theta_8$): O modo de operação é determinado pelos estados de chaveamento C e O, em que os níveis de tensão entre esses estados variam de $-0V$ a $-0,5V$. O estado C é caracterizado pelo nível de tensão $-V/2$, o qual desempenha a função de carregamento ou descarregamento do capacitor, dependendo se a tensão do capacitor é maior ou menor que a tensão de referência. Dessa forma, quando o carregamento é necessário, utiliza-se o modo de chaveamento C_1 (quando a tensão do capacitor é menor que a referência), enquanto o modo C_2 é empregado para descarregar o capacitor (quando a tensão do capacitor é maior que a referência). Por outro lado, no modo O é mantido o nível de tensão em 0 , sendo o modo O_2 responsável por isso, pois ocorre no semiciclo negativo.

$$v_0 = \begin{cases} -\frac{V}{2} & , \text{Modo } C \\ -V & , \text{Modo } D \end{cases} \quad (3.10)$$

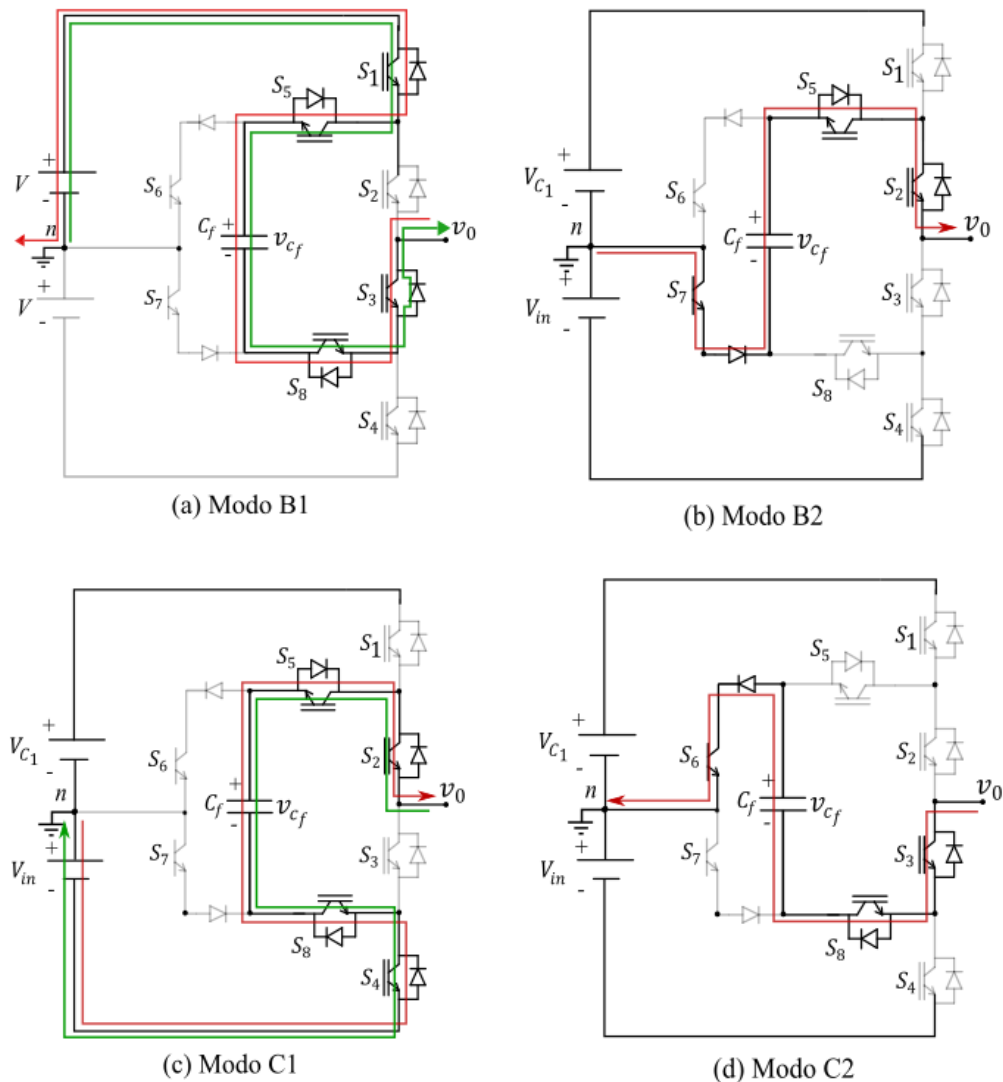
- Região 4 ($\theta_5 < \theta \leq \theta_6$) e ($\theta_6 < \theta \leq \theta_7$): Nesse intervalo, que impõe o nível de tensão de $-0.5V$ a $-V$ duas áreas serão controladas, por ocorrer a defasagem entre a tensão e a corrente. Para que haja o controle do conversor corretamente, quando transcorrer a comparação da tensão de referência com a quarta portadora, deverá também ser observado o sentido da corrente. Na área compreendida entre ($\theta_5 \leq \theta < \theta_6$) a corrente será maior que zero. E na região correspondente a ($\theta_6 \leq \theta \leq \theta_7$) a corrente será menor que zero. Os modos utilizados nesse controle será o modo C_1 para efetuar o carregamento e o modo C_2 para descarregá-lo e assim empregar a tensão $-\frac{V}{2}$. E o modo D para empregar o nível de tensão $-V$.

$$v_0 = \begin{cases} -\frac{V}{2} & , \text{Modo } C \\ -V & , \text{Modo } D \end{cases} \quad (3.11)$$

3.2.5 Técnica de controle do capacitor flutuante

O inversor a capacitor flutuante apresenta uma técnica de controle da tensão que constitui, primeiramente, em verificar a região do conversor, conforme mencionado na Seção 2.2.2. Quando a corrente passa pelo FC será efetuada seu carregamento e descarregamento, esse modos para a topologia proposta será o modo B e C , conforme mostra a Figura 38.

Figura 38 – Modos de operação responsáveis pela carga e descarga do FC.



Fonte : Autoria Própria (2022).

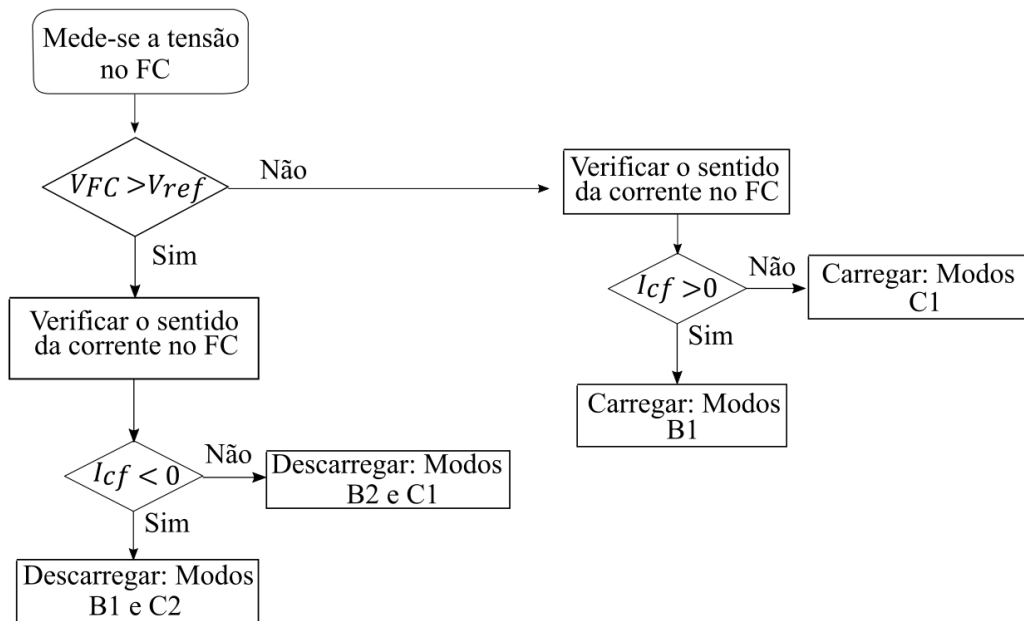
Para efetuar o controle, será medida a tensão no FC e examinada se essa tensão está maior ou menor que a referência, isto é, $1/4$ do barramento total. Caso seja maior, será aplicado o modo para o descarregamento do FC, já se for menor, será utilizado um modo para o carregamento. O próximo passo será analisar se a corrente está partindo no sentido da carga ou retornando para fonte, note que na Figura 38 vermelho indicará descarga do FC e verde a carga. Na Figura 39, foi montado um fluxograma dos passos explanados anteriormente.

Dessa forma:

- Modo B_1 : Quando a corrente percorrer da carga para a fonte será realizada a carga do FC. Mas se a corrente estiver no sentido oposto, será efetuada a descarga.

- Modo B_2 : Quando a corrente percorrer da fonte para a carga será realizada a descarga do FC.
- Modo C_1 : Quando a corrente percorrer da carga para a fonte será realizada a descarga do FC. Todavia, se a corrente estiver no sentido oposto, será efetuada a carga.
- Modo C_2 : Quando a corrente percorrer da carga para a fonte será realizada a descarga do FC.

Figura 39- Fluxograma para controle da tensão sobre FC no inversor.

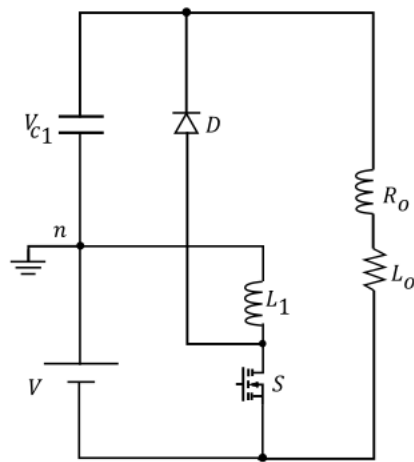


Fonte : Aatoria Própria (2022).

3.3 CONVERSOR CC/CC

O conversor a seguir foi idealizado através de um rearranjo de um conversor apresentado por Costa et al (2018). Esse conversor CC-CC apresenta duas etapas de funcionamento no modo de condução contínua para um período de modulação (T_S) e uma relação cíclica (D). Com o rearranjo do conversor Boost é possível destacar a utilização da tensão ($V + V_{c_1}$), um interruptor S , uma indutância L_1 e um capacitor na saída C_1 .

Figura 40- Conversor CC-CC.

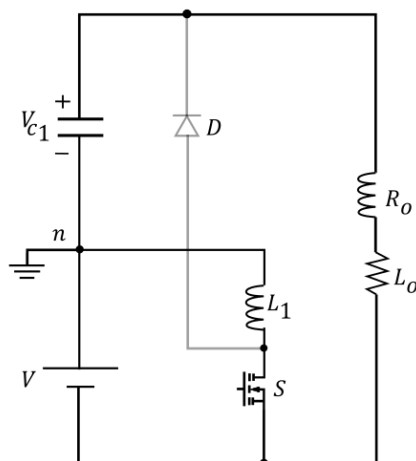


Fonte: Autoria própria (2022).

3.3.1 Primeira etapa de funcionamento

O circuito do conversor CC/CC apresentado na Figura 41 pode ser dividido em duas etapas de funcionamento, sendo a primeira definida conforme a Figura 42. Sendo o primeiro modo de operação quando o interruptor S conduz, o diodo estará reversamente polarizado, e a energia proveniente da fonte V será transferida para a indutância L_1 e sua corrente começa a crescer de modo linear. Nesse período a energia armazenada no capacitor é transferida para carga, descarregando-o.

Figura 41- Primeira etapa de funcionamento do conversor CC-CC.



Fonte: Autoria própria (2022).

As equações que comandam o comportamento da primeira etapa de funcionamento do conversor para o modo de condução contínua. Quando a chave está ligada, a tensão no indutor será:

$$v_{L1} = V \quad (3.12)$$

Em regime permanente, em regime permanente a tensão de saída será:

$$V_o = \frac{1}{1 - \frac{t_{on}}{T_s}} \cdot V = \frac{1}{1-D} V \quad (3.14)$$

$$I_o = (1 - D) \cdot I_i \quad (3.15)$$

Sendo " D " o ciclo de trabalho, dessa forma:

$$D = \frac{V_o - V_i}{V_o} \quad (3.16)$$

As variáveis presentes nas equações são as seguintes:

v_{L1} : Tensão no indutor na primeira etapa de funcionamento do conversor;

V : Valor da tensão aplicada ao indutor quando a chave está ligada;

V_o : Tensão de saída do conversor em regime permanente;

T_s : Período de chaveamento do conversor;

I_o : Corrente de saída do conversor em regime permanente;

I_i : Corrente de entrada do conversor em regime permanente;

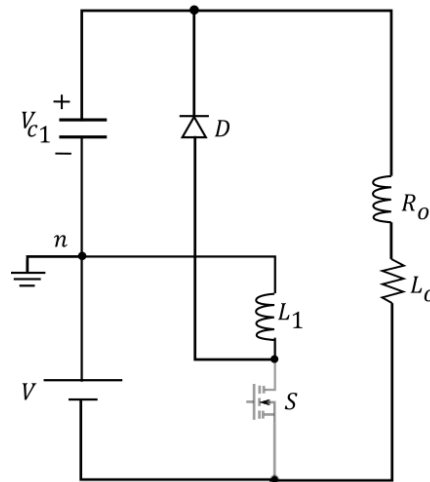
D : Ciclo de trabalho do conversor, que representa a proporção do período em que a chave está ligada em relação ao período total do chaveamento.

A fórmula para o ciclo de trabalho (D) é fornecida como uma relação entre a tensão de saída (V_o) e a tensão de entrada (V_i). Dessa forma, é possível calcular o ciclo de trabalho a partir das tensões de entrada e saída do conversor. As demais equações relacionam as variáveis de tensão e corrente no indutor e na saída do conversor em regime permanente.

3.3.2 Segunda etapa de funcionamento

A segunda etapa de funcionamento do circuito é representada pela Figura 42. Ela inicia quando a chave S é bloqueada, dessa forma, o diodo D conduz e a energia armazenada em L_1 é transferida para o capacitor. Então, o indutor se desmagnetiza e sua corrente decresce linearmente. O capacitor C_1 recebe a energia de L_1 , sendo assim, carregado.

Figura 42- Segunda etapa de funcionamento do conversor CC-CC.



Fonte: Autoria própria (2022).

As equações aplicáveis a essa etapa do funcionamento do circuito serão apresentadas abaixo.

$$v_L = V - V_o \quad (3.17)$$

$$v_{L0} = -V_{C1} \quad (3.18)$$

O valor da indutância e a capacitância para manter o conversor operando no modo de condução contínua é obtido conhecendo os parâmetros e substituindo nas seguintes equações:

$$\Delta i_L = \frac{V_i D}{L_1 \cdot f_s} \quad (3.19)$$

$$\Delta V_o = \frac{(I_o D)}{C_1 \cdot f_s} \quad (3.20)$$

As variáveis presentes nas equações são as seguintes:

v_L : Tensão no indutor;

V : Valor da tensão de entrada do conversor;

V_o : Tensão de saída do conversor;

v_{L_o} : Tensão no indutor quando o conversor opera no modo de condução contínua;

V_{C_1} : Tensão no capacitor de saída;

L : Indutância;

C_1 : Capacitância;

Δi_L : Variação da corrente no indutor durante um ciclo de chaveamento;

D : Ciclo de trabalho do conversor, representando a proporção do período em que a chave está ligada em relação ao período total do chaveamento;

f_s : Frequência de chaveamento do conversor;

ΔV_o : Variação da tensão de saída durante um ciclo de chaveamento;

I_o : Corrente de saída do conversor.

3.4 ANÁLISE INTEGRADA

Anteriormente, foi realizada uma análise individual do conversor CC-CC e do inversor de 5 níveis, nesse ponto do estudo será analisado o circuito completo, ou seja, a junção do conversor CC-CC com o inversor de 5 níveis.

a) Primeiro modo de funcionamento – Modo A

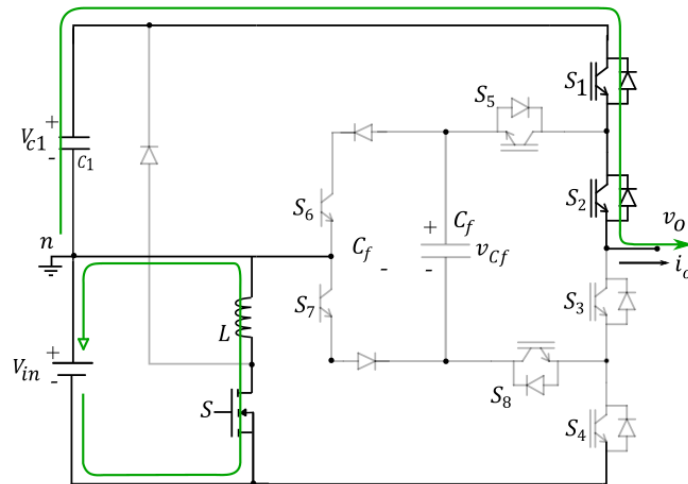
No primeiro modo de operação do inversor, as chaves S_1 e S_2 encontram-se conduzindo, deve-se ser analisado o desempenho do conversor para as duas etapas de funcionamento do conversor CC-CC.

Na primeira etapa (Figura 43) quando S está conduzindo e a tensão V_{in} fornece energia para a indutância L que armazena-a. Já o diodo nessa etapa de operação do conversor estará bloqueado e o capacitor C_1 está fornecendo a energia já armazenada para a carga, desse modo, estará descarregando. A tensão na saída do inversor será igual a tensão no capacitor C_1 .

Na segunda etapa do modo A (Figura 44), a chave S estará bloqueada e o indutor L que armazenou energia, agora fornece essa energia para o restante do circuito, ou seja, para o

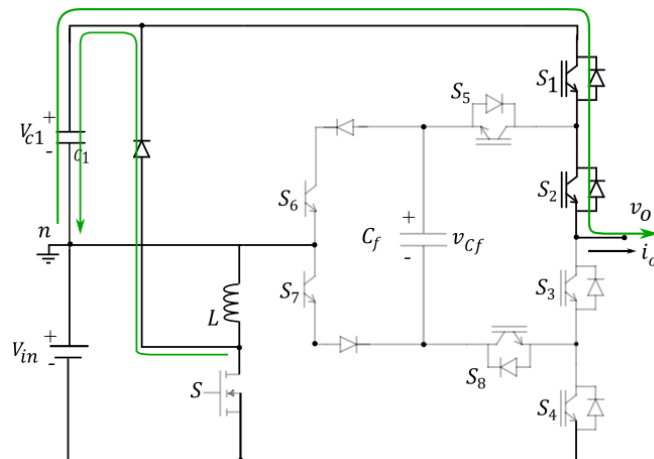
diodo D que, conseqüentemente, carregam o capacitor. Nesse modo as chaves S_1 e S_2 conduzem e a tensão será a mesma do capacitor C_1 , ou seja, $v_o = V_{c1}$.

Figura 43- Primeiro etapa (Modo A).



Fonte: Autoria própria (2022).

Figura 44- Segunda etapa (Modo A).



Fonte: Autoria própria (2022).

b) Segundo modo de funcionamento – Modo B1

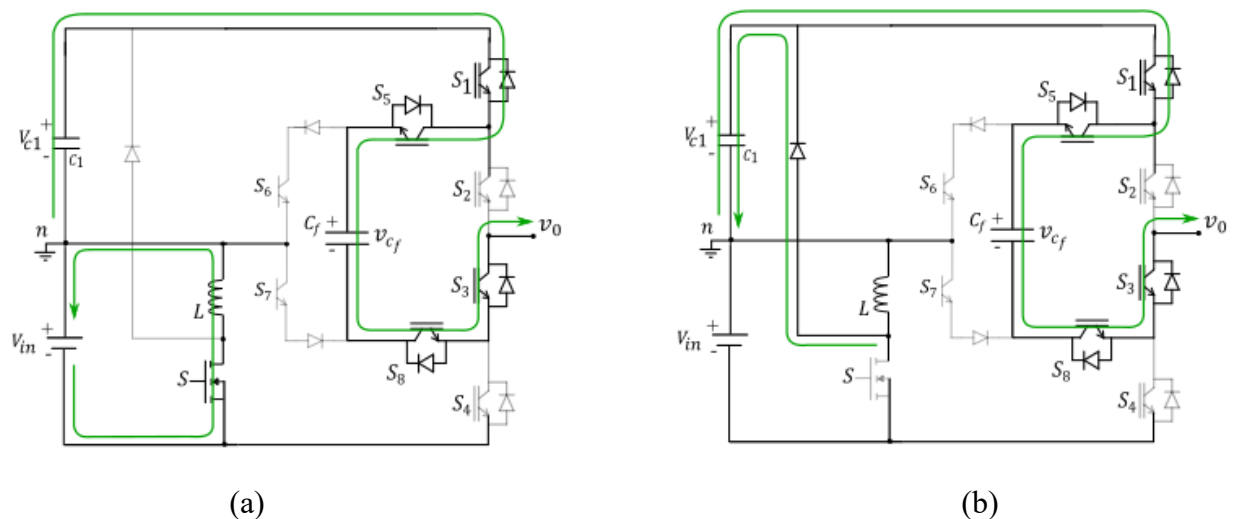
No segundo modo de operação do inversor, as chaves S_1, S_5, S_8 e S_3 encontram-se conduzindo, deve-se ser analisado o desempenho do conversor para as duas etapas de

funcionamento do conversor CC-CC. Vale salientar que nesse modo o capacitor flutuante estará em operação.

Na primeira etapa de funcionamento integrado, Figura 44-a, quando S está conduzindo e a tensão V_{in} fornece energia para a indutância L_1 que armazena-a. Já o diodo estará bloqueado e o capacitor C_1 está fornecendo a energia já armazenada para a carga, desse modo, estará descarregando. A tensão na saída do inversor será igual a tensão no capacitor $V/2$.

Na segunda etapa do modo B (Figura 45-b), a chave S estará bloqueada e a energia armazenada no indutor L_1 percorre o restante do circuito, inclusive, o diodo D e carrega o capacitor V_{c_1} . Nesse modo, as chaves S_1, S_5, S_8 e S_3 conduzem e a tensão de saída será $V/2$.

Figura 45- Primeira e segunda etapa (Modo B1), respectivamente.



Fonte: Autoria própria (2022).

c) Terceiro modo de funcionamento – Modo B2

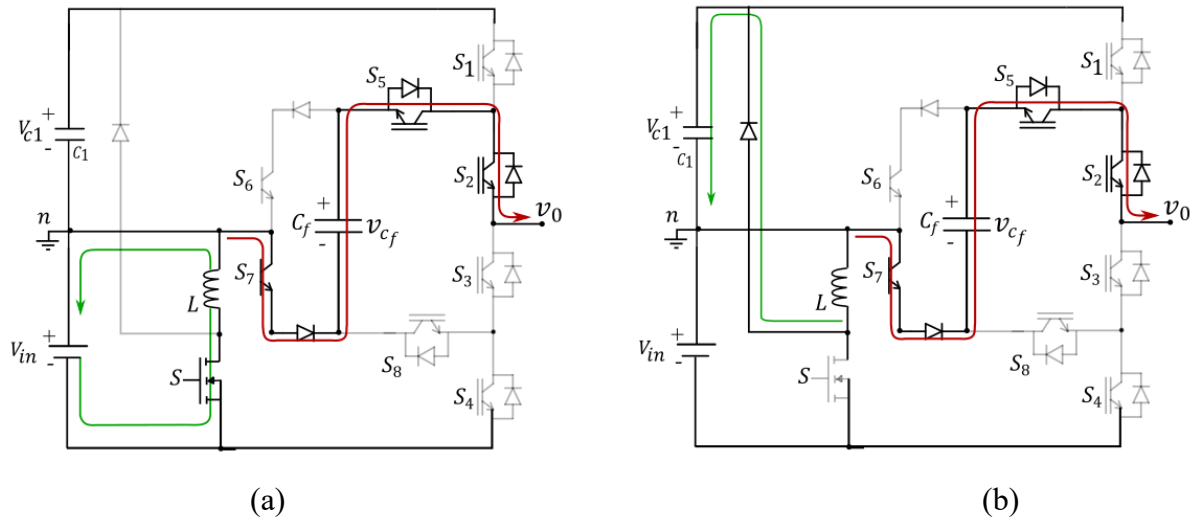
A parte relativa ao conversor CC-CC vai ocorrer da mesma maneira que explicado anteriormente na primeira e segunda etapa, conforme ilustra a Figura 46. Sendo a primeira etapa, Figura 46-a, com a chave conduzindo e o diodo bloqueado, assim a tensão V estará fornecendo energia para o indutor. Já na segunda etapa, Figura 46-b, a chave estará bloqueada e o diodo estará conduzindo a energia proveniente da indutância L_1 , assim alimentando o capacitor, este que manterá sua tensão constante já que a chave S_1 não está conduzindo.

O inversor nesse modo de operação vai estar com as chaves S_2, S_5 e S_7 em funcionamento. Assim, quando a corrente está no sentido da fonte para carga, neste sentido a

corrente aplicada no FC vai descarregá-lo. Já quando a corrente está da carga para a fonte o FC será carregado. A tensão de saída (v_0) será:

$$v_0 = V/2 \quad (3.23)$$

Figura 46- Primeira e segunda etapa (Modo B2).



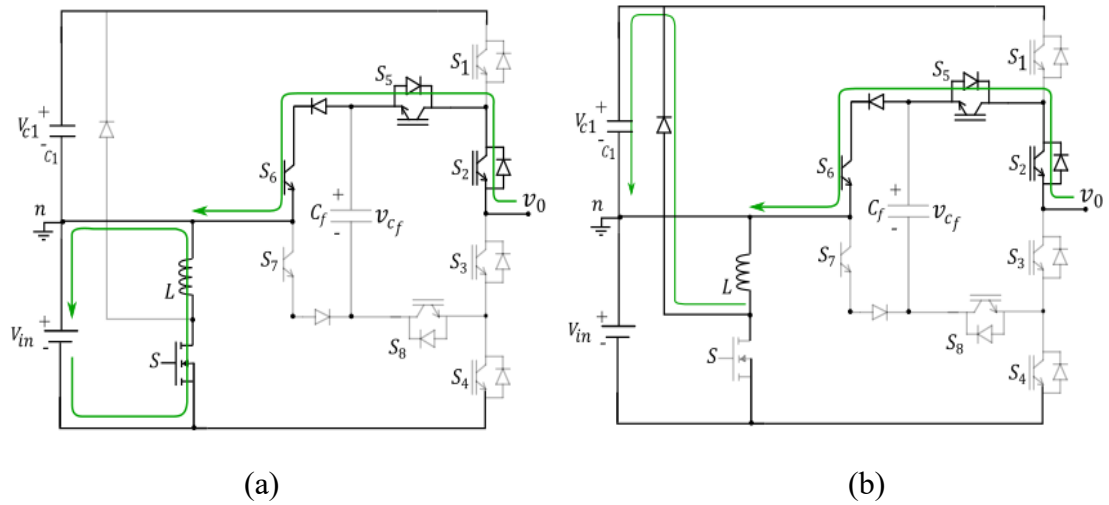
Fonte: Autoria própria (2022).

d) Quarto modo de funcionamento – Modo O

Nesse modo de operação, os interruptores S_2 , S_5 e S_6 estão conduzindo e os demais estão bloqueados. O comando dos interruptores fará com que a tensão que seja aplicada na saída do inversor, na carga, seja nula. O FC não influenciará na saída do inversor. O modo O é dividido em dois modos, como ilustram as Figura 47 e Figura 48, um relativo ao semiciclo positivo e outro ao negativo.

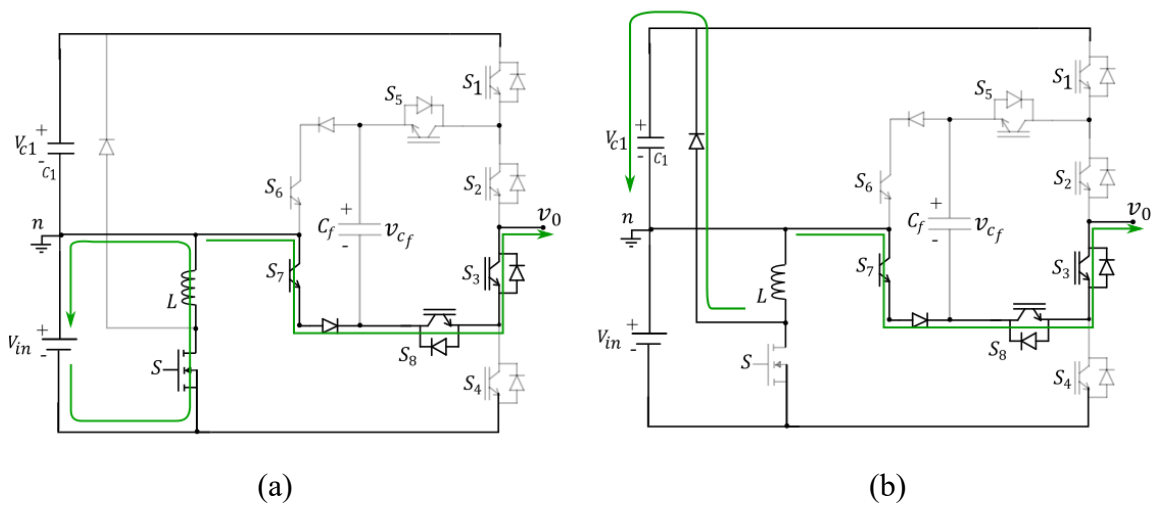
No semiciclo negativo será acionada as chaves S_3 , S_8 e S_7 . Esse modo será responsável por obter o nível de tensão nula ao serem conectadas ao ponto neutro do barramento CC.

Figura 47- Primeira e segunda etapa (Modo O_1), respectivamente.



Fonte: Autoria própria (2022).

Figura 48- Segunda etapa (Modo O_2), respectivamente.



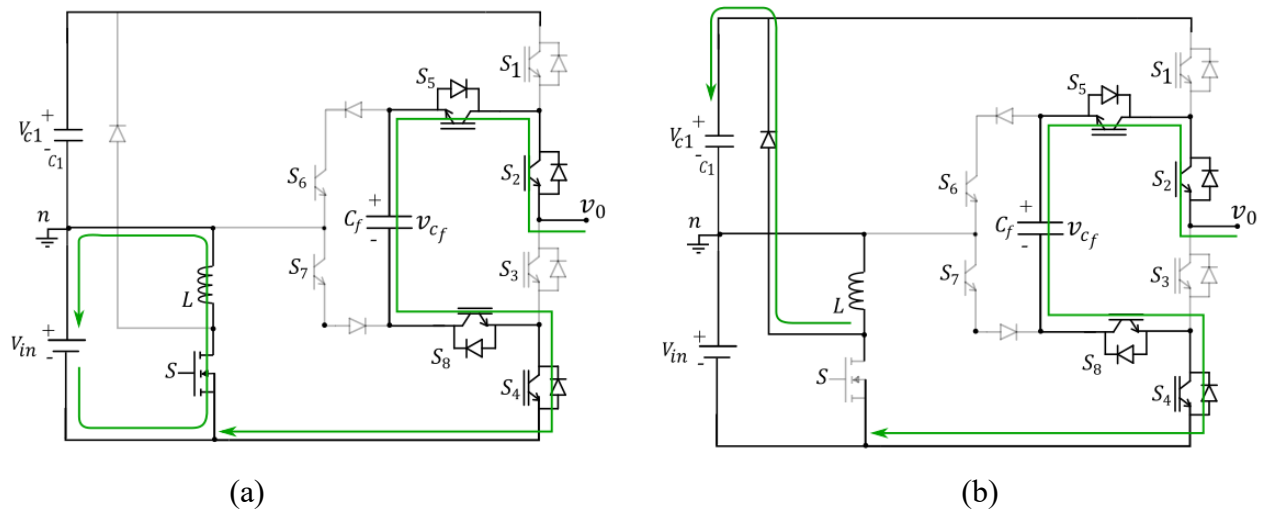
Fonte: Autoria própria (2022).

e) Quinto modo de funcionamento – Modo C_1

Nesse modo de operação ilustrado na Figura 49, os interruptores S_2, S_5, S_8 e S_4 estão conduzindo e os demais interruptores estão bloqueados. Esse chaveamento a corrente passará pelo FC e determinará o seu funcionamento, seja carregando ou descarregando. A tensão aplicada ao FC será a diferença entre a tensão de entrada da fonte e a tensão no FC, sendo igual a $v_0 = -V/2$.

No primeiro modo de operação, quando a chave S do conversor CC-CC está fechada energisa o indutor L . Já o diodo D estará bloqueado como visto anteriormente. Esse modo de funcionamento será determinante tanto para o carregamento como para descarregamento do FC.

Figura 49- Primeira e segunda etapa, respectivamente (Modo C_1).



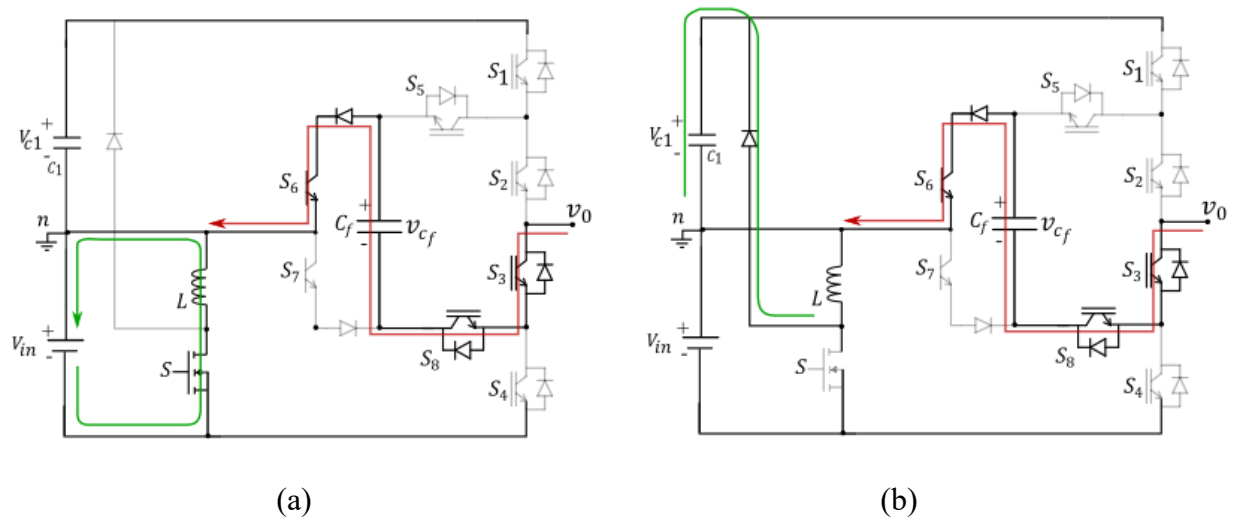
Fonte: Autoria própria (2022).

No segundo modo de operação, note que a chave S está desabilitada e a indutância L fornece uma energia para o capacitor C_1 . Esse que não fornece sua energia para carga, pois a chave S_1 está desativada. Assim, mantém sua tensão constante.

f) Sexto modo de funcionamento – Modo C_2

Nesse modo de operação, os interruptores S_6 , S_8 e S_3 estão conduzindo e os demais interruptores estão bloqueados (Figura 50). Esse modo de chaveamento a corrente passará pelo FC e determinará o seu funcionamento, seja carregando ou descarregando. A tensão na saída do conversor também será $v_0 = -V/2$.

Figura 51 - Primeira e segunda etapa, respectivamente (Modo C_2).

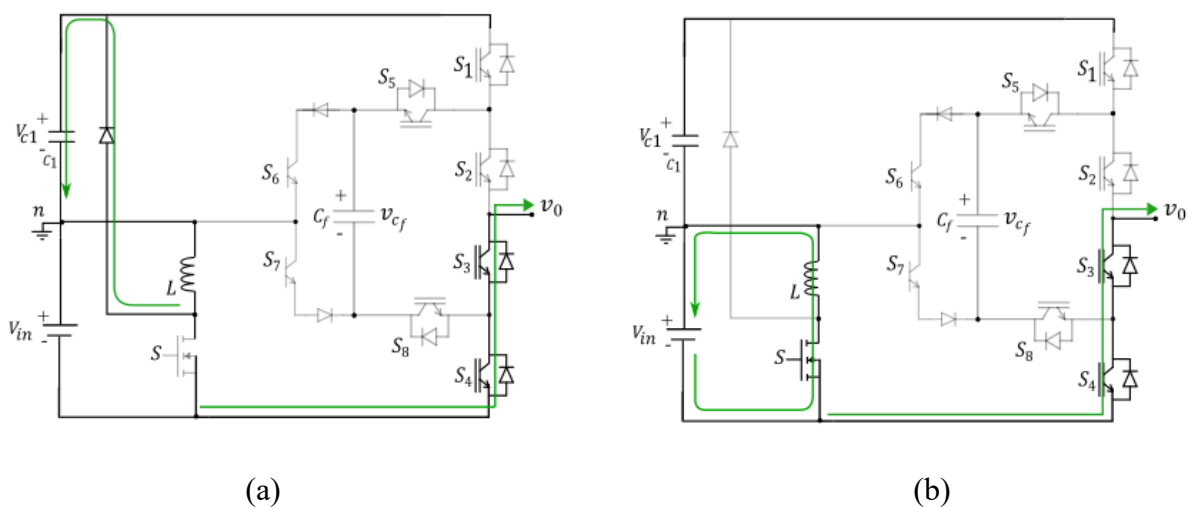


Fonte: Autoria própria (2022).

g) Sétimo modo de funcionamento – Modo D

Nesse modo de operação ilustrado na Figura 52, os interruptores S_4 e S_3 estão conduzindo e os demais interruptores estão bloqueados. Esse modo de chaveamento vai gerar uma tensão de saída $v_0 = -V$. A primeira etapa, como já explicado, servirá para energizar a indutância L . Já a segunda vai carregar, com a energia armazenada em L , o capacitor C_1 que nesse caso não fornecerá energia para a carga, visto que a chave S_1 não entrará em funcionamento nessa etapa.

Figura 52 - Primeira e segunda etapa, respectivamente (Modo D).



Fonte: Autoria própria (2022).

3.5 ESTRESSE TÉRMICO E PERDAS

Os semicondutores de potência, como diodos e interruptores, dissipam uma parcela da potência processada pelo inversor em forma de calor, isso é, o efeito Joule. Essas perdas influem no custo e eficiência do inversor. Por esse motivo, deve-se conhecer as perdas geradas pelos semicondutores a fim de otimizar seus custos de projeto e a eficiência do inversor.

Outro ponto a ser observado em um circuito é o estresse térmico, pois é essencial manter a energia térmica interna de tal dispositivo abaixo do seu limite permitido. Caso a temperatura seja excedente ao que o fabricante recomendou, o componente eletrônico poderá exercer suas funções de maneira inadequada, podendo comprometer suas funcionalidades. Por esse motivo, os próximos tópicos serão discutidas as perdas por condução, por comutação e o estresse térmico nos dispositivos.

3.5.1 Perdas por condução

As perdas por condução em um semicondutor são determinadas por duas componentes, conforme apresenta a equação abaixo, sendo a primeira dada pela queda de tensão na passagem de corrente no semicondutor V_{TO} . Já a segunda componente é constituída por uma constante que caracteriza um aumento linear das perdas no semicondutor decorrente à passagem de corrente r_T .

$$P_{cond,S/D} = V_{TO} \cdot I_{S/D,avg} + r_T \cdot I_{S/D,rms}^2 \quad (3.24)$$

Onde,

- S/D : Representa qual componente está sendo calculado, um interruptor ou um diodo;
- V_{TO} : Tensão no componente;
- r_T : representa a resistência térmica associada ao componente.

As parcelas de V_{TO} e r_T mencionadas acima, geralmente, são disponibilizadas por fabricantes que através de modelos matemáticos e ensaios em laboratório disponibilizam essas particularidades em forma de curvas da queda de tensão em função da corrente (BATSCHAUER A.L, 2010).

Como base para o cálculo das perdas escolheram-se os interruptores da SEMIKRON, sendo o IGBT modelo SKM50GB12T4 e o diodo modelo SKKD60F. A escolha desse dispositivo deve-se pela disponibilidade em laboratório.

3.5.2 Perdas por comutação

As perdas não são limitadas apenas às de condução, pois uma parte da energia acontece pode ser por meio das perdas por comutação. Ignorá-la pode significar um erro de estimativa das perdas geradas pelos semicondutores. À vista disso, as perdas de comutação em conjunto com as perdas de condução totalizam a energia dissipada pelos semicondutores.

Para estimá-la Drogenik e Kolar (2005) desenvolveram uma metodologia, através da qual a energia dissipada nas comutações de um semicondutor poderia ser aproximada por uma equação de segunda ordem polinomial, expressa abaixo.

$$E(i_{S/Djo}) = k_0 + k_1 \cdot i_{S/Djo} + k_2 \cdot i_{S/Djo}^2 \quad (3.25)$$

- $j = 1, 2, 3$: Representa qual interruptor está sendo equacionado;
- $o = A, B, C$: Representa a fase a qual o interruptor pertence;

As constantes k_0 , k_1 e k_2 são os coeficientes que definem a equação polinomial e $i_{S/Djo}$ é a corrente instantânea do interruptor ou diodo no qual se quer determinar as perdas de comutação. Por conseguinte, a potência dissipada por um semicondutor de potência devido às perdas de comutação pode ser expressa pela equação a seguir.

$$P_{com}(i_{S/Djo}) = \frac{K_c}{2\pi} \cdot \int_0^{2\pi} f_{sw} \cdot E(i_{S/Djo}) d\omega t \quad (3.26)$$

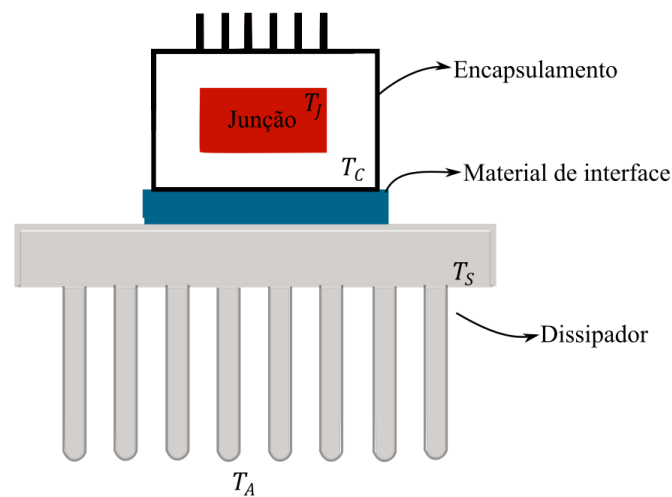
A constante K_c é o fator de correção dos parâmetros das curvas de energia para os parâmetros de Trabalho, o f_{sw} é a frequência de comutação do dispositivo e $E(i_{S/Djo})$ é a energia dissipada nas comutações de um semiconductor.

3.5.3 Estresse térmico nos dispositivos semicondutores

Como visto anteriormente, as perdas de potência nos semicondutores podem ser tanto de condução como de chaveamento. As de condução são devido à circulação de corrente pelos componentes e isso gera aquecimento, conseqüentemente, causando perdas por efeito Joule. Esse tipo de perda representa que a energia elétrica está sendo convertida em energia térmica. Assim, é essencial manter a energia térmica interna de tal dispositivo abaixo do seu limite permitido. Caso a temperatura exceda o valor recomendado pelo fabricante, o componente eletrônico poderá exercer suas funções de maneira inadequada, podendo comprometer suas funcionalidades (VITORINO, 2019).

Normalmente, em conversores de potência o calor percorre diversos materiais, cada um com diferente condutividade térmica, como também, diferentes dimensões. A temperatura de junção corresponde à temperatura interna de um dispositivo eletrônico de chaveamento. Quando um dispositivo eletrônico é disposto em um dissipador de calor, a potência térmica parte da junção para o encapsulamento ($R_{\theta,JC}$) - invólucro de suporte do dispositivo eletrônico - e do encapsulamento para o dissipador de calor ($R_{\theta,CS}$) e logo após segue para o ambiente ($R_{\theta,SA}$), como ilustra as Figuras 53 e 54.

Figura 53- Fluxo de calor em uma estrutura de múltiplas camadas.



Fonte: Autoria própria.

Sendo:

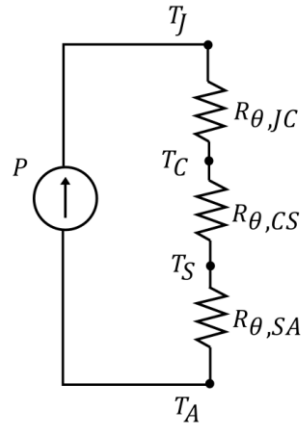
T_J : Temperatura de Junção

T_C : Temperatura de Encapsulamento

T_S : Temperatura do Dissipador

T_A : Temperatura Ambiente

Figura 54– Figura equivalente das resistências térmicas.



Fonte: Aatoria Própria (2022).

Dessa maneira, a temperatura do dissipador é dada por:

$$T_S = P \cdot R_{\theta,SA} + T_A \quad (3.27)$$

Sendo:

- T_S : A temperatura do dissipador;
- P : A potência dissipada;
- $R_{\theta,SA}$: Resistência térmica entre a junção e a superfície externa do dispositivo;
- T_A : É a temperatura ambiente.

A temperatura no encapsulamento será:

$$T_C = P \cdot (R_{\theta,CS} + R_{\theta,SA}) + T_A \quad (3.28)$$

Sendo:

- T_C : Temperatura de encapsulamento;
- P : A potência dissipada;
- $R_{\theta,SA}$: Resistência térmica entre a junção e a superfície externa do dispositivo;

- $R_{\theta,CS}$: Resistência térmica entre o encapsulamento e a superfície externa;
- T_A : Temperatura ambiente.

E a temperatura na junção é:

$$T_J = P \cdot (R_{\theta,JC} + R_{\theta,CS} + R_{\theta,SA}) + T_A \quad (3.29)$$

Sendo:

- T_J : Temperatura de junção;
- P : A potência dissipada;
- $R_{\theta,SA}$: Resistência térmica entre a junção e a superfície externa do dispositivo;
- $R_{\theta,CS}$: Resistência térmica entre o encapsulamento e a superfície externa;
- $R_{\theta,JC}$: Resistência entre a junção e a superfície externa do dispositivo;
- T_A : Temperatura ambiente.

3.6 DISTORÇÃO HARMÔNICA

A THD (do inglês, *Total Harmonic Distortion*) é utilizada para através de um sinal alternado, oferecer um conteúdo harmônico. A THD poderá ser calculada através da Equação (2.26).

$$THD = \frac{1}{a_1} \sqrt{\sum_{h=2}^p a_h^2} \quad (3.30)$$

Sendo:

- a_1 : a amplitude da fundamental;
- a_h : a amplitude da componente harmônica de ordem h;
- p: o número de harmônicos considerados.

3.7 PROJETO DO CAPACITOR FLUTUANTE

Para garantir o bom funcionamento do conversor, os capacitores flutuantes são carregados e descarregados continuamente com a finalidade da sua tensão manter-se

equilibrada. Esse princípio não possui influência apenas na ondulação da tensão no capacitor, como também na forma de onda na saída do conversor e nas tensões de bloqueio dos semicondutores.

A metodologia de projeto dos capacitores flutuantes para o conversor FC apresentada em Hamma et al (1995) considera variáveis como: a ondulação da tensão do FC (ΔV_{C_k}), o número de portadoras n_p , a corrente de saída i_o e a frequência da portadora f_p . O projeto do capacitor flutuante é dado por:

$$C_k = \frac{I_p}{f_p \cdot \Delta V_{C_k} \cdot n_p} \quad (3.31)$$

3.8 CONCLUSÕES

Neste capítulo, foi apresentada uma topologia de circuito de cinco níveis juntamente com sua alimentação através de um conversor CC-CC. Foram abordadas as características do conversor CC-CC e as peculiaridades do inversor de cinco níveis. Inicialmente, o estudo focou em um conversor híbrido de cinco níveis, os modos de operação e os requisitos fundamentais para controlar a tensão no capacitor flutuante e obter os cinco níveis desejados.

Ao integrar o conversor CC-CC e o inversor híbrido, pode-se observar o papel crucial desempenhado por certos componentes no circuito. O rearranjo do conversor permitiu que o barramento fosse composto apenas por um capacitor flutuante e uma fonte CC. Como a fonte e a carga são de natureza tensão, a conexão entre elas é feita por um circuito intermediário. Dessa forma, a transferência de potência é realizada através de uma fonte de corrente, sendo representada pelo indutor nesse caso. Inicialmente, quando a chave está fechada, a fonte fornece energia para o indutor armazenar. Após um certo período, a chave é aberta e o indutor transfere toda a sua energia para o capacitor.

A análise do estresse térmico e das perdas nos inversores de cinco níveis destaca-se pela sua extrema relevância na busca pela eficiência, confiabilidade e vida útil sustentável desses sistemas de conversão de energia. Ao compreender e gerenciar adequadamente as questões térmicas e minimizar as perdas durante o processo de conversão, torna-se possível assegurar o funcionamento eficiente e confiável desses inversores, promovendo o uso sustentável da energia e impulsionando o desenvolvimento de tecnologias avançadas no campo da eletrônica de potência.

4 RESULTADOS

4 RESULTADOS

O estudo teórico foi respaldado por meio de simulações, as quais possibilitaram uma análise, primeiramente, do desempenho do inversor híbrido do capítulo 2. Posteriormente, serão mostradas as simulações referentes ao inversor híbrido proposto, ao conversor CC-CC e a integração desses componentes. Os resultados provenientes dessas simulações fornecerão informações relevantes e significativas para o tema em estudo, promovendo uma compreensão do funcionamento e do desempenho do sistema.

4.1 CARACTERIZAÇÃO DA SIMULAÇÃO

Utilizando o software PSIM, realizou-se uma análise detalhada do comportamento do inversor, considerando uma tensão de barramento CC de 400V. As especificações e parâmetros adotados foram cuidadosamente estabelecidos, com um índice de modulação de 0,8, uma frequência de comutação de 10kHz, uma frequência fundamental de 50 Hz e a utilização de um capacitor flutuante de 2200 μ F. Além disso, a carga foi configurada para incluir um resistor de 55 Ω e um indutor de 12mH. O conversor foi controlado em malha aberta de tensão e submetido a um controle PWM para manter os níveis desejados de +V, +V/2, 0, -V e -V/2, visando uma operação precisa e eficiente do sistema.

Tabela 4 – Parâmetros e especificações dos componentes do conversor CC-CC.

Descrição	Símbolo	Valor
Tensão de entrada	V_{in}	200V
Tensão de saída	V_o	400V
Indutância	L	5mH
Capacitor do barramento CC	C_1	2200 μ F
Capacitor flutuante	FC	2200 μ F
Diodo	R_{D_1}	0,008 Ω
Mosfet	R_S	0,024 Ω

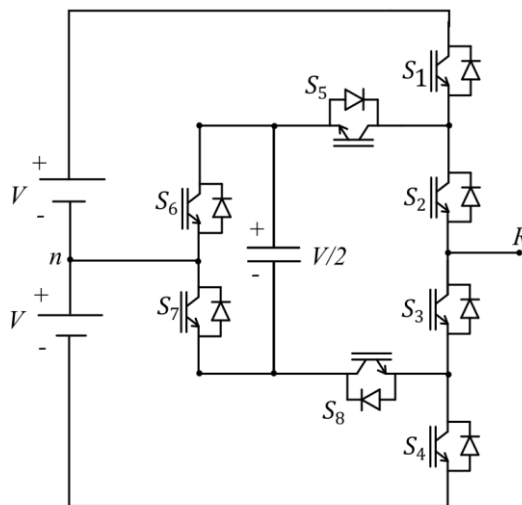
Fonte: Autoria Própria (2023).

4.2 INVERSOR HÍBRIDO 5 DE NÍVEIS

Primeiramente, realizou-se a simulação do inversor no software PSIM. O circuito, representado na Figura 55, foi alimentado por duas fontes de tensão constantes de 200 V, as quais foram combinadas para formar um barramento de 400V. Além disso, o capacitor flutuante de 2200 μ F foi controlado para manter 1/4 da tensão do barramento, ou seja, 100V.

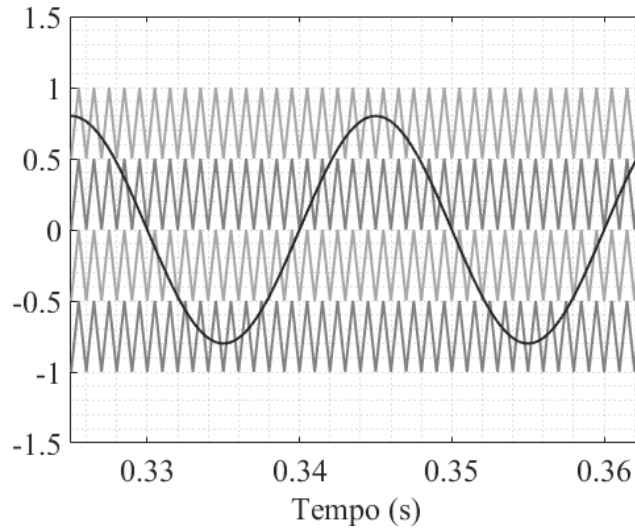
O comportamento do inversor de 5 níveis, discutido no capítulo 2, foi avaliado através de simulações com o software PSIM. Os parâmetros utilizados foram listados na Tabela 4. O circuito foi alimentado por duas fontes de tensão constantes no barramento CC, fornecendo uma tensão de 200V. Foi utilizada a modulação PD (Phase Disposition) ou Disposição em Fase, que envolve a disposição das portadoras em diferentes níveis. Na Figura 56, é possível observar claramente a presença de quatro portadoras dispostas em níveis distintos, bem como uma modulante.

Figura 55 – Inversor híbrido apresentado no capítulo 2.



Fonte: Autoria Própria (2023).

Figura 56 – Modulação Disposição em Fase.



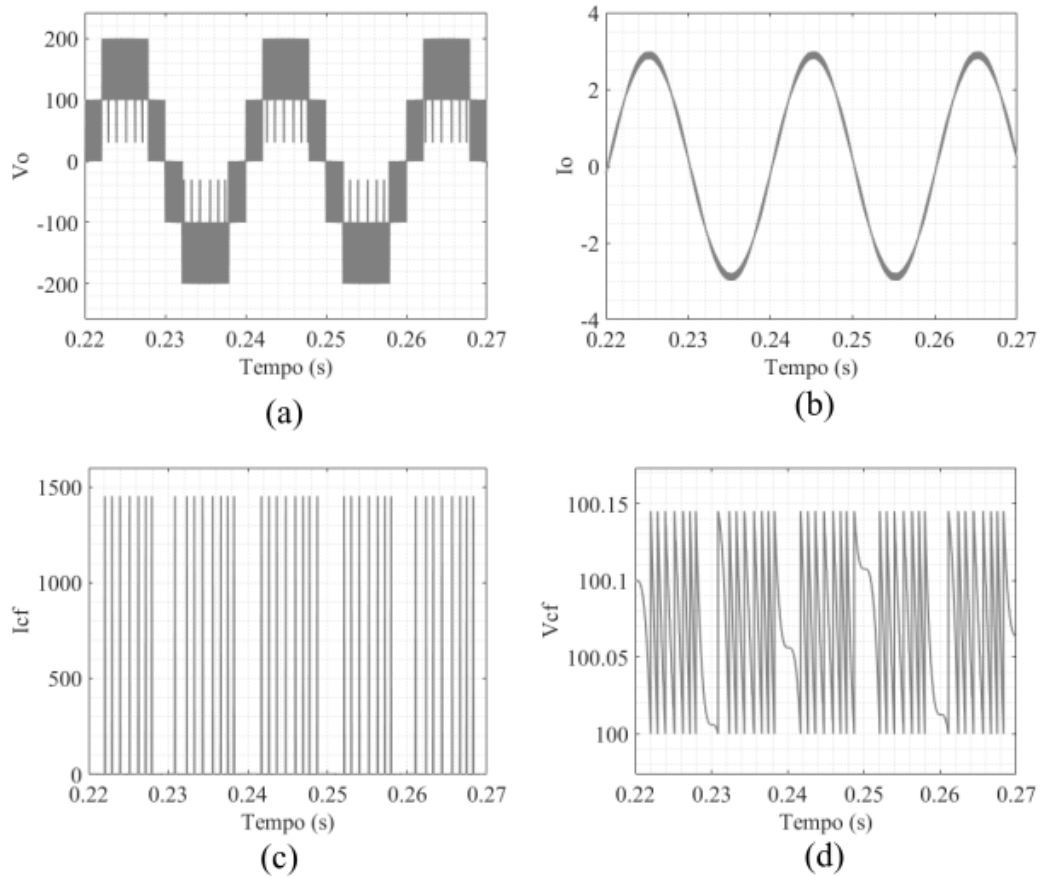
Fonte: Autoria Própria (2023).

Inicialmente, são apresentados os resultados mantendo os estados B_1 e C_1 que conforme apresentados na seção 2.3 introduz um curto-circuito no funcionamento do conversor, conforme apresentado na Figura 57. Em seguida nas Figuras 58 e 59 são apresentados os resultados com a nova modulação proposta eliminando os estados indevidos.

Verifica-se que, mesmo diante de um curto-circuito, o sistema de controle apresentava cinco níveis distintos de tensão, conforme ilustrado na Figura 57 (a), e a corrente seguia uma forma de onda senoidal, como demonstrado na Figura 57 (b). Contudo, durante o chaveamento para manter a tensão do capacitor flutuante em 100 V, nos momentos de aplicação dos modos B_1 e C_1 , a corrente no referido capacitor atingia aproximadamente 1500 A, conforme evidenciado na Figura 57 (c).

A Figura 59 (a), (b), (c) e (d) tem-se, respectivamente, a ilustração da tensão de saída, corrente de saída, corrente no capacitor flutuante e tensão no capacitor.

Figura 57 - Resultados de simulação. (a) Tensão; (b) Corrente na carga; (c) Tensão no capacitor flutuante; (d) Corrente no capacitor.

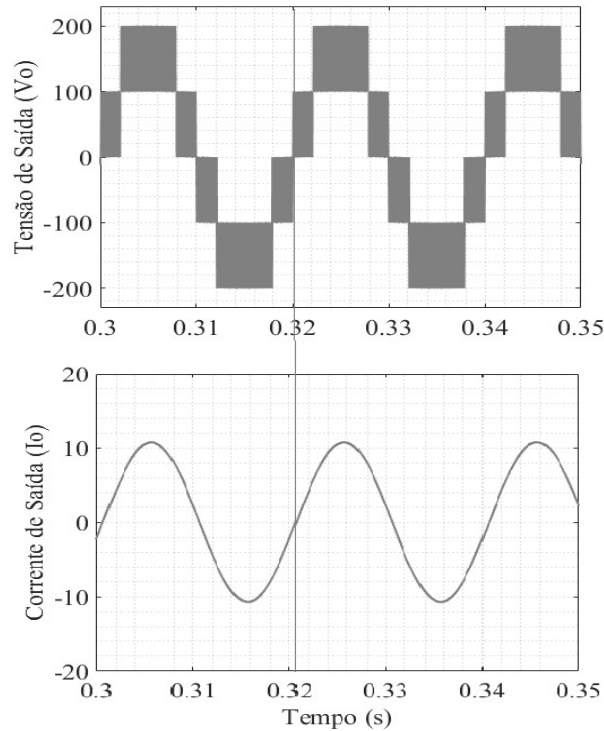


Fonte: Autoria Própria (2023).

A tensão no componente FC foi habilmente controlada, mantendo-se em $\frac{1}{4}$ do valor do barramento CC, ou seja, 100 V. A eliminação dos modos de operação problemáticos possibilitou um notável aprimoramento no controle, tornando-o mais eficiente e confiável, como pode ser comprovado na Figura 58.

Os resultados em regime permanente, após a eliminação dos modos B_1 e C_1 , são apresentados nas Figuras 58 e 59. Na Figura 58 (a), podemos observar as formas de onda da tensão, enquanto na Figura 58 (b), temos a representação da corrente na saída do inversor, ambos com um fator de potência de 0,92. É notório que a tensão possui os cinco níveis desejados (+V, +V/2, 0, -V/2, -V), enquanto a corrente apresenta um perfil senoidal conforme o previsto. Essa configuração é baseada em um barramento total de 400V, o qual é dividido em duas fontes de corrente contínua (CC) de 200V cada. Como resultado, os níveis de tensão observados são (+200V, +100V, 0V, -100V, -200V), o que evidencia o correto funcionamento do inversor.

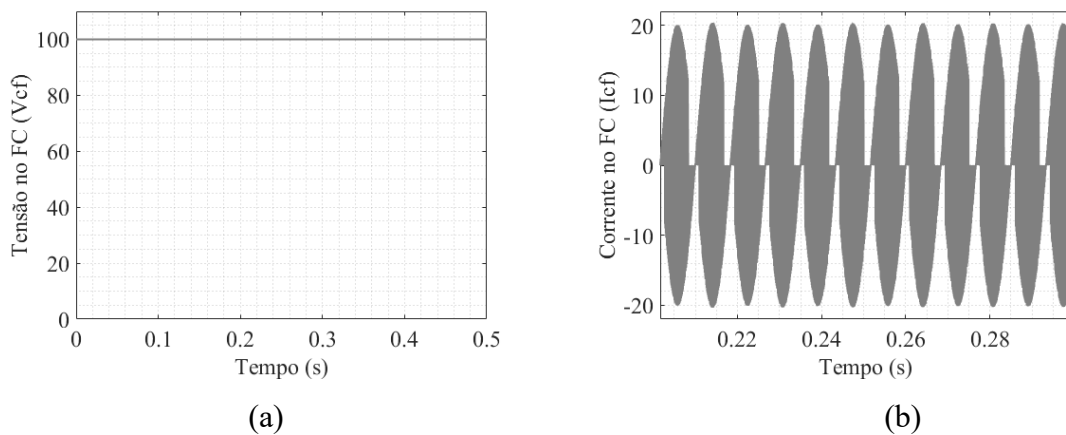
Figura 58– Resultado da tensão e corrente da topologia proposta.



Fonte: Autoria Própria (2023).

No que se refere ao capacitor flutuante, o controle da tensão do capacitor flutuante é demonstrada na Figura 59 (a). É perceptível que o FC atingiu uma tensão de 100 V, confirmando a eficácia do seu controle. Considerando que a tensão no FC deve corresponder a 1/4 da tensão do barramento total de 400V. Por outro lado, a Figura 59 (b) ilustra a corrente no capacitor flutuante.

Figura 59– Resultados de simulação. (a) Tensão no FC; (b) Corrente na carga.



Fonte: Autoria Própria (2023).

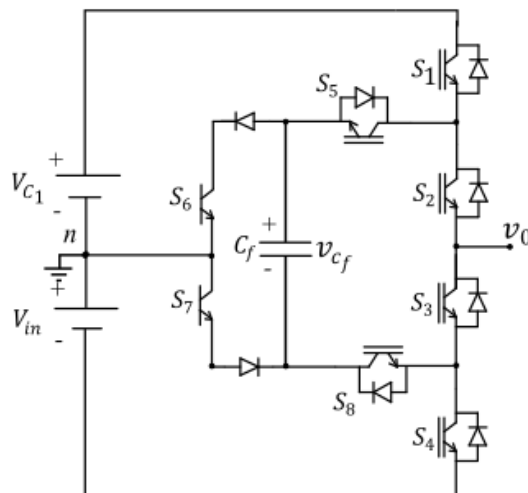
4.3 INVERSOR 5 NÍVEIS PROPOSTO

Inicialmente, procedeu-se com a simulação do inversor no software PSIM antes de integrá-lo ao conversor CC-CC. O circuito, Figura 60, foi alimentado por duas fontes de tensão constantes de 200 V, as quais formaram um barramento de 400V. Além disso, o capacitor flutuante de $2200\mu\text{F}$ foi controlado para possuir $1/4$ da tensão do barramento, ou seja, 100V.

Nesta subseção, os resultados serão dispostos de maneira organizada. Inicialmente, serão apresentados os resultados em regime permanente com um fator de potência elevado de 0,92, conforme ilustrado nas Figuras 62 e 63. Em seguida, serão expostos os resultados considerando uma carga com fator de potência igual a 0,63, que foram divididos em dois cenários distintos. No primeiro cenário, a modulação empregada com um alto fator de potência foi mantida, como já mencionado anteriormente quando o sistema foi submetido a um FP de 0,92. Nesse contexto, observou-se uma perda de controle evidente. Posteriormente, foram promovidas modificações na modulação, conforme relatado na seção 3.2.4, com o objetivo de evitar ocorrências semelhantes quando aplicado o mesmo fator de potência de 0,63.

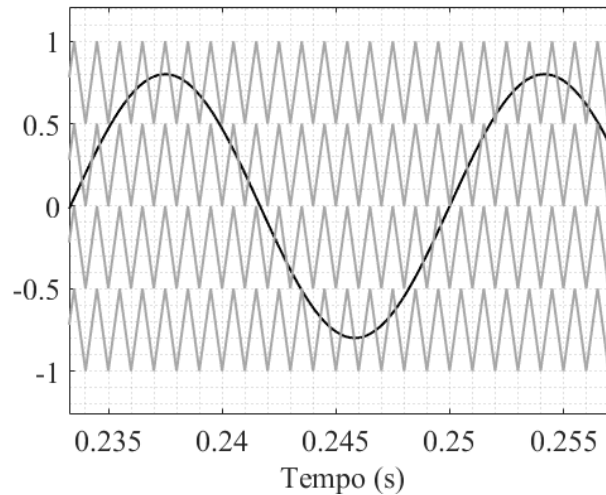
A técnica de modulação empregada foi a modulação PD (*Phase Disposition*) ou Disposição em Fase, que consiste na disposição de portadoras em níveis diferentes. A Figura 61 ilustra claramente a presença de quatro portadoras dispostas em diferentes níveis e em fase, juntamente com uma portadora modulante de forma senoidal.

Figura 60– Inversor 5 níveis com barramento composto por fontes.



Fonte: Autoria Própria (2023).

Figura 61– Simulação modulação PD.

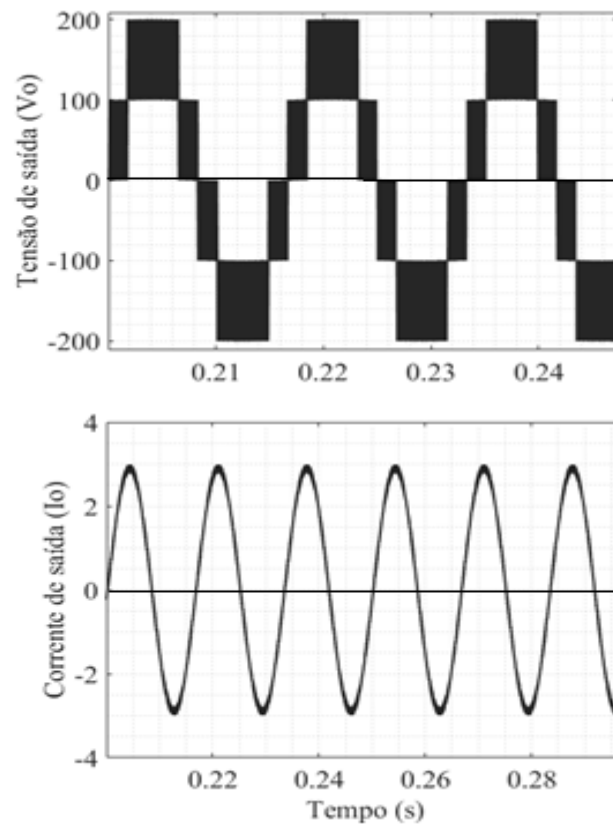


Fonte: Autoria Própria (2023).

A Figura 62 exibe a tensão e a corrente, conforme ilustrado na Figura 62 (a) e Figura 62 (b), respectivamente. O inversor apresenta um fator de potência de 0,92. É possível constatar que a tensão apresenta os cinco níveis desejáveis (+V, +V/2, 0, -V/2, -V), assim como a corrente possui o formato senoidal esperado. Nesse contexto, considerando que o barramento total possui 400 V, dividido em duas fontes CC de 200 V cada, os níveis de tensão resultantes serão (+200, +100, 0, -100, -200) V, evidenciando o correto funcionamento do inversor.

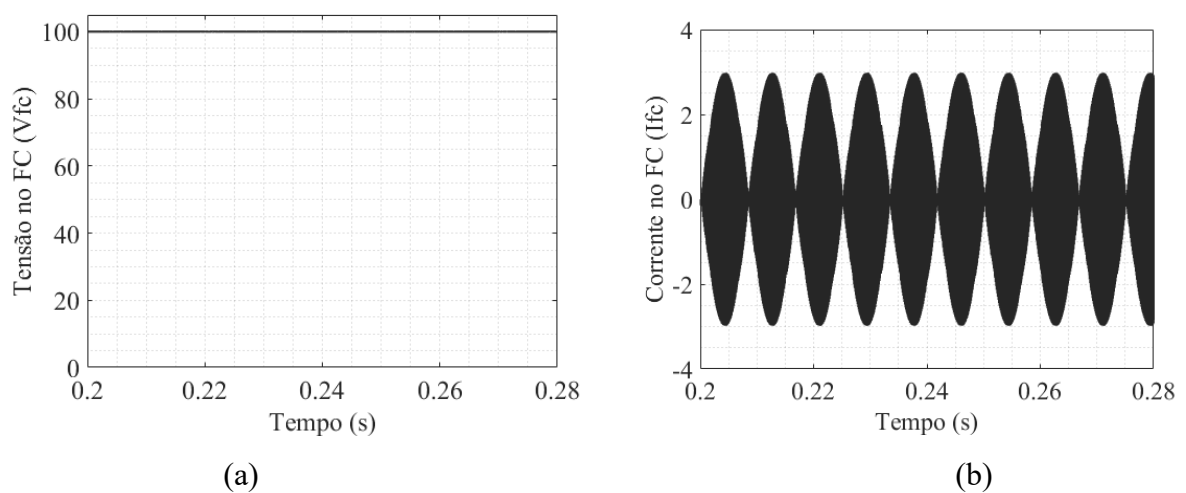
No que diz respeito ao capacitor flutuante, a Figura 63 (a) apresenta a forma de onda do controle da tensão do capacitor flutuante (FC). Observa-se que o FC atingiu uma tensão de 100 V, o que comprova o controle efetivo do mesmo. Conforme ilustrado, a tensão no FC deve corresponder a 1/4 da tensão do barramento total, que possui um valor de 400V conforme é observado na Figura 63 (a). Por outro lado, a Figura 63 (b) ilustra a forma de onda da corrente no capacitor flutuante. Essa corrente é o fluxo de carga que entra ou sai do capacitor durante o processo de carga e descarga.

Figura 62– Resultados de simulação para FP 0.92 para tensão e corrente na saída do conversor, respectivamente.



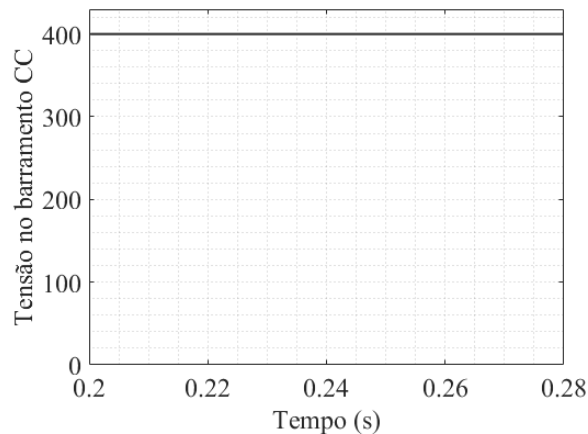
Fonte: Autoria Própria (2023).

Figura 63– Resultados no capacitor flutuante. (a) Tensão; (b) Corrente do FC.



Fonte: Autoria Própria (2023).

Figura 64– Tensão no barramento total.



Fonte: Autoria Própria (2023).

Para cargas com um baixo fator de potência, há uma presença de uma componente reativa na carga conectada ao inversor. Nesse cenário, o controle do inversor de cinco níveis é impactado, requerendo ajustes e considerações adicionais. Ao empregar um controle que não leva em consideração as abordagens explicadas na seção 3.2.4, é possível observar, em determinados períodos, uma perda de controle da tensão, como ilustrado na Figura 65.

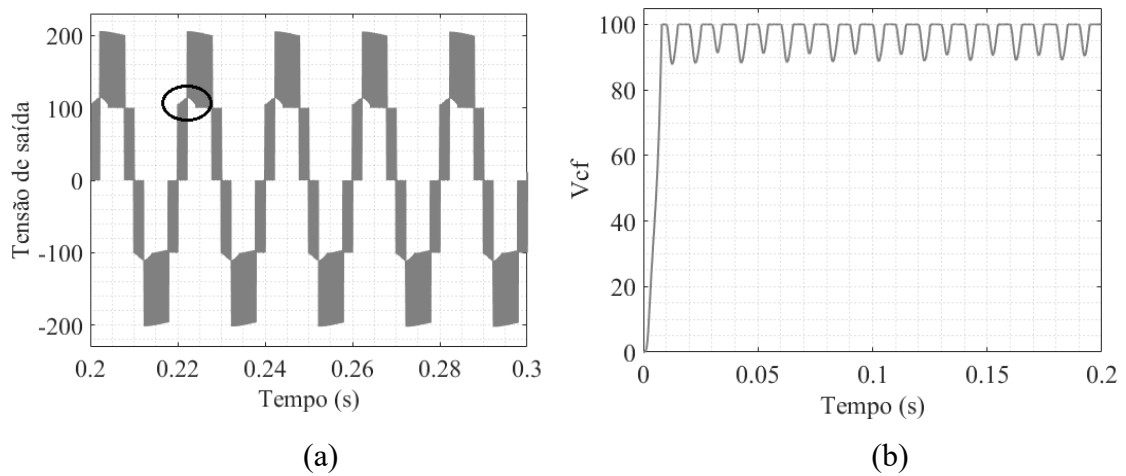
Nesse contexto, com um controle de 0.63, como ilustrado na Figura 65, o controle do sistema precisa ser adaptado de modo a abranger todas as regiões relevantes e aplicar os modos de operação adequados para garantir um desempenho eficiente. A modificação realizada foi explicada detalhadamente na seção 3.2.4, demonstrando que, para que o controle do conversor seja eficiente, ao comparar a tensão de referência com a primeira portadora, é imprescindível considerar também o sentido da corrente em dois instantes distintos para o mesmo modo de operação.

Nos resultados do primeiro cenário, foi aplicado o mesmo controle utilizado na Figura 63, ou seja, com um FP de 0,92 em um sistema com um baixo FP. É perceptível que, em alguns momentos, o controle não se mostrou efetivo, como pode ser observado na Figura 65 (a). Além disso, a tensão no FC não foi adequadamente controlada, oscilando entre 90 V e 100 V, conforme evidenciado na Figura 65 (b). Essas instabilidades no controle e na tensão do FC demonstram a necessidade de ajustes para melhor adequação ao novo cenário com FP inferior.

Diante do exposto, é essencial adaptar o inversor para compensar a presença da componente reativa, e isso pode ser alcançado através da implementação de técnicas de controle que permitam o ajuste do fator de potência. Nesse sentido, ao incorporar novas fases no

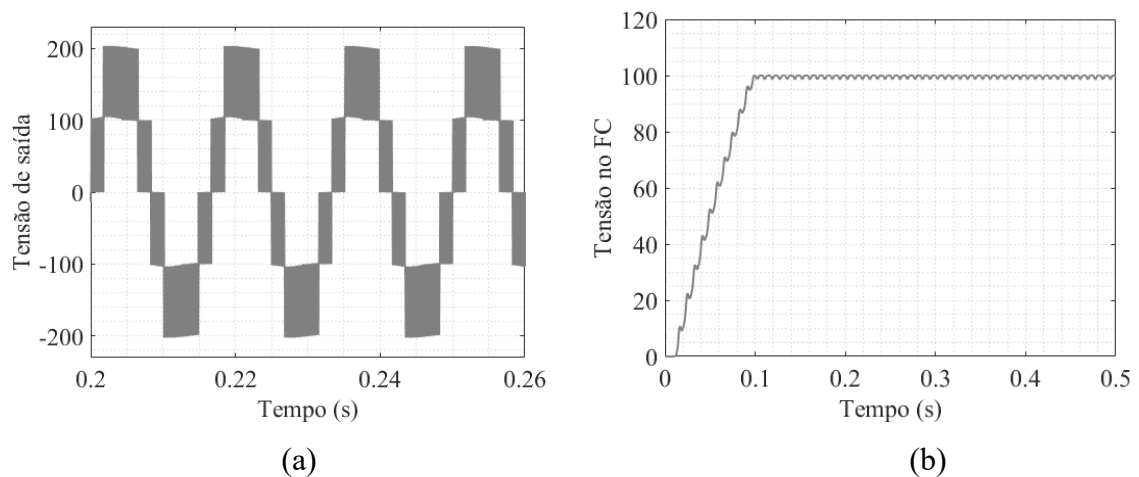
controle, é fundamental considerar as mudanças nos sentidos da corrente nos modos de operação que abrangem os níveis de tensão de +100 a +200 V, bem como aqueles situados entre -100 a -200 V. Essa abordagem permitirá uma otimização adequada do sistema, assegurando um funcionamento mais eficiente e uma melhor resposta às variações de carga. Após a realização dessas modificações, os resultados obtidos na Figura 66 para um FP 0.63 foram registrados.

Figura 65- Primeiro cenário com FP de 0.63 (a) Tensão de saída; (b) Tensão no FC.



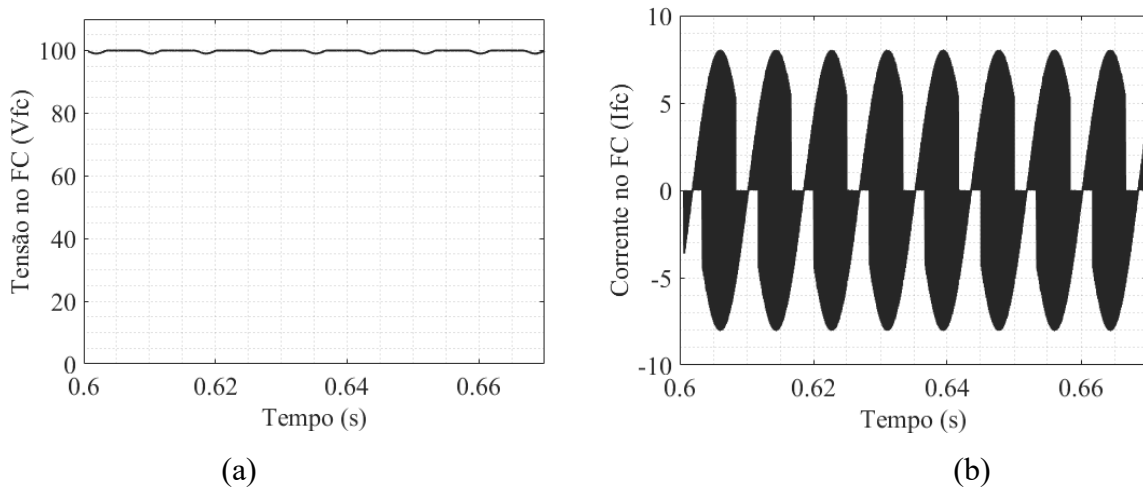
Fonte: Autoria Própria (2023).

Figura 66- Segundo cenário com FC de 0.63 (a) Tensão de saída; (b) Tensão no FC.



Fonte: Autoria Própria (2023).

Figura 67–Resultados no capacitor flutuante. (a) Tensão no FC; (b) Corrente no FC.



Fonte: Autoria Própria (2023).

4.4 CONVERSOR CC-CC

Inicialmente, realizou-se a simulação do conversor CC-CC no software PSIM, antes de integrá-lo ao inversor proposto do capítulo 3. O circuito, ilustrado na Figura 68, foi alimentado por uma fonte de tensão de 200 V e um capacitor de 2200 μF . Esse circuito foi reconfigurado a partir de um conversor boost. Todas as especificações pertinentes estão devidamente apresentadas na Tabela 5.

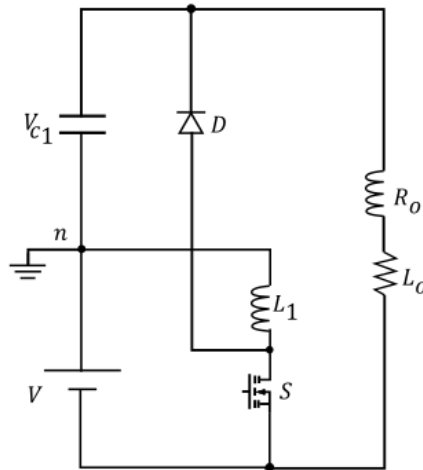
Tabela 5 – Parâmetros e especificações dos componentes do conversor CC-CC.

Descrição	Símbolo	Valor
Tensão de entrada	V_{in}	200V
Tensão de saída	V_o	400V
Indutância	L	5mH
Capacitor do barramento CC	C_1	2200 μF
Capacitor flutuante	FC	2200 μF
Diodo	R_{D_1}	0,008 Ω
Mosfet	R_S	0,024 Ω

Fonte: Autoria Própria (2023).

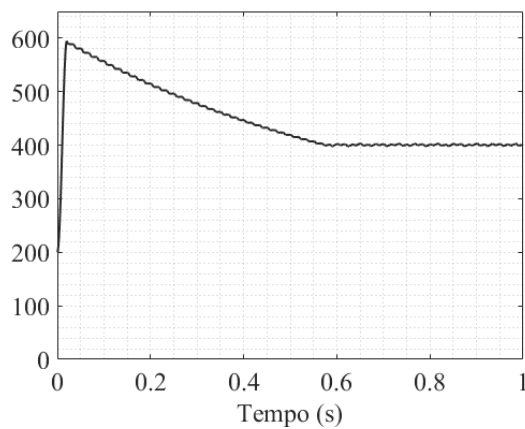
É evidente que, com uma tensão de entrada de 200V, o valor da tensão de saída do conversor estabilizou-se após 0,4 segundos em 400V, demonstrando o comportamento de um elevador de tensão, conforme apresentado na Figura 69. Além disso, é possível observar que os valores desejados foram alcançados, com a tensão V_{C1} sendo igual à tensão de entrada. No início do ciclo de operação do conversor boost, quando a chave é fechada, o indutor acumula energia proveniente da fonte de alimentação. Em seguida, quando a chave é aberta, a energia armazenada no indutor é transferida para o capacitor e o resistor, resultando em um pico de tensão.

Figura 68 – Conversor CC-CC.



Fonte: Autoria Própria (2023).

Figura 69 – Tensão de saída do conversor CC-CC.

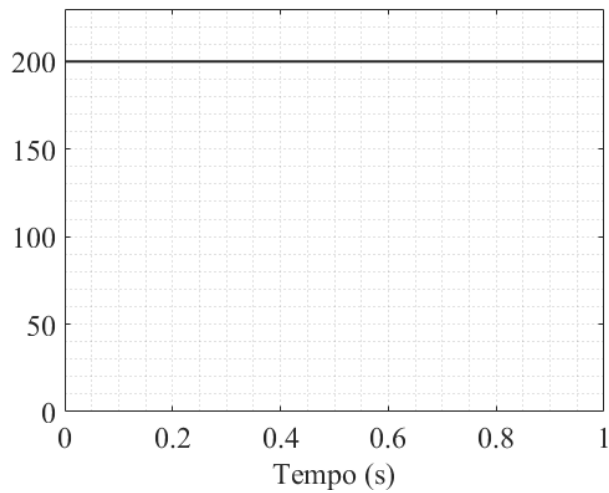


Fonte: Autoria Própria (2023).

Essa característica de armazenamento e transferência de energia é uma das principais funcionalidades do conversor boost. Ele é amplamente utilizado para elevar a tensão de entrada para um valor desejado, permitindo a alimentação eficiente de cargas que demandam uma tensão mais elevada do que a fornecida pela fonte original. O indutor desempenha um papel crucial no processo, acumulando energia durante o tempo em que a chave está fechada e, em seguida, transferindo essa energia para a saída quando a chave é aberta.

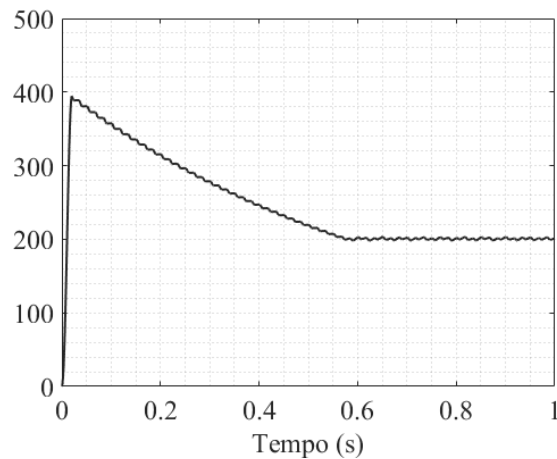
$$v_o = \frac{1}{1-D} \cdot V_{in} = \frac{1}{1-0,5} \cdot 200 = 400V \quad (4.1)$$

Figura 70– Tensão na fonte de entrada do barramento CC.



Fonte: Autoria Própria (2023).

Figura 71– Tensão na capacitância do barramento CC.

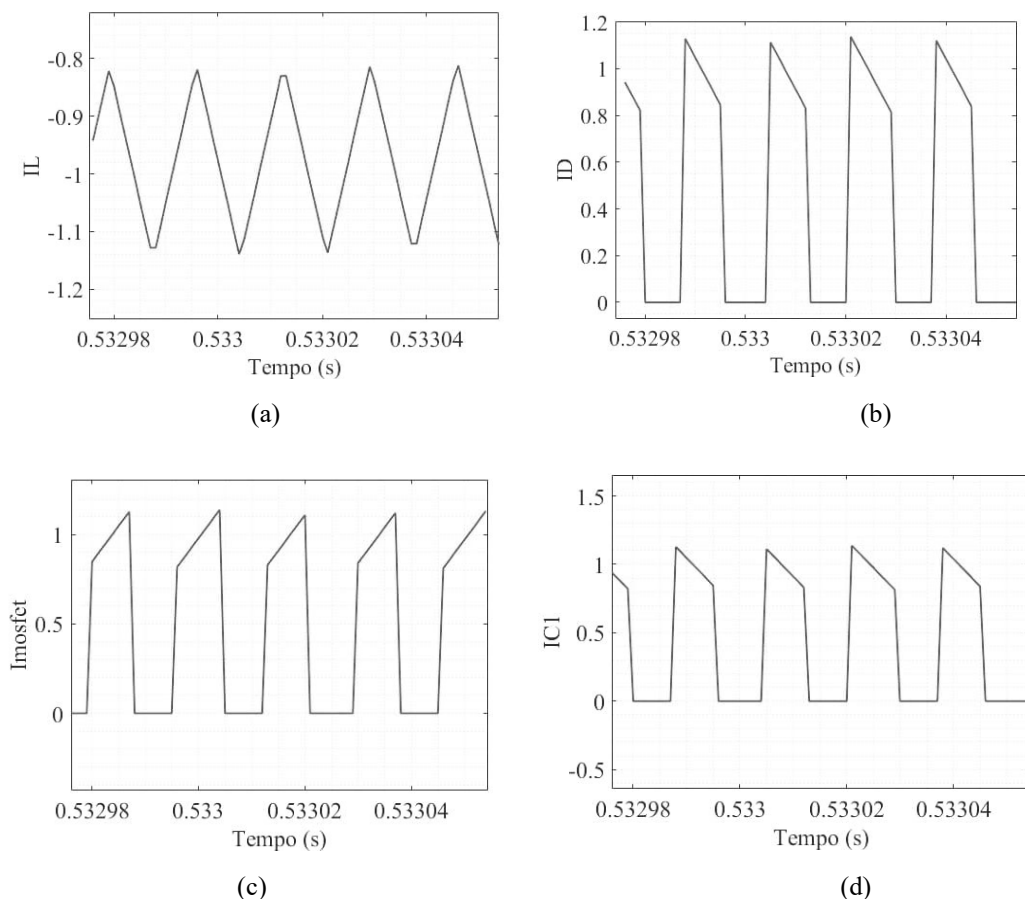


Fonte: Autoria Própria (2023).

Após um determinado período de tempo desde o início da alimentação deste circuito, tanto o capacitor quanto o indutor atingirão o estado de carga completa. Nesse estágio, não haverá mais transferência de energia do indutor para o capacitor, resultando no comportamento do indutor como um curto-circuito e do capacitor como um circuito aberto. Isso levará à estabilização da tensão e da corrente no circuito.

A tensão de entrada fornecida ao circuito foi de 200V, conforme ilustrado na Figura 70. A tensão no capacitor do barramento CC passou por uma transição transitória e, após aproximadamente 0,4 segundos, estabeleceu-se em 200V, como evidenciado na Figura 71. As correntes nos dispositivos estão representadas na Figura 72, com as seguintes correntes médias calculadas: $I_{L_{med}} = 1,7A$, $I_{S_{med}} = 0,854A$, $I_D = 0,849A$ e $I_{C1} = 1,598A$.

Figura 72 – Correntes nos dispositivos do conversor. (a) Indutor; (b) Diodo; (c) Chave; (d) Capacitor.



Fonte: Autoria Própria (2023).

As correntes nos dispositivos do conversor se comportaram conforme esperado. Em um primeiro momento, quando a chave fecha a corrente na indutância é crescente, pois a fonte

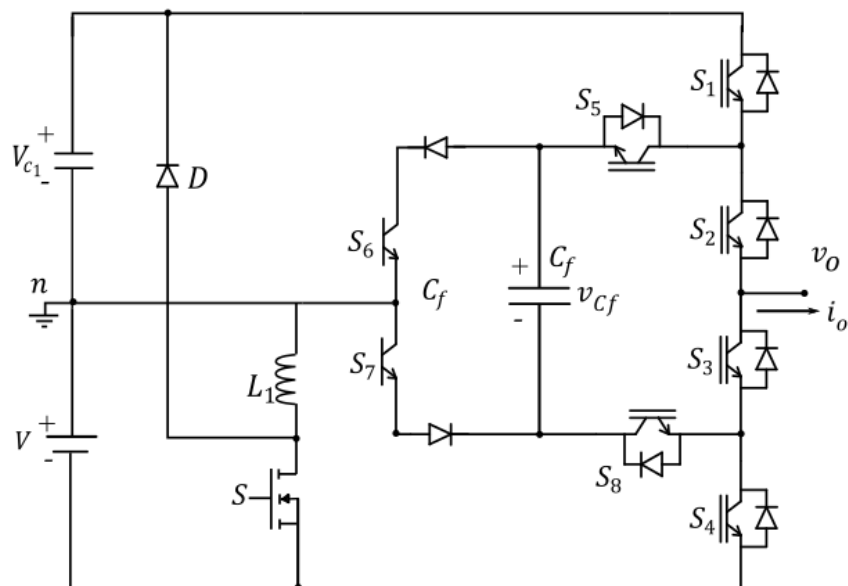
fornece energia para a carga. Posteriormente, quando a chave abre o diodo conduz e o capacitor é carregado.

4.5 INTEGRAÇÃO DO CONVERSOR CC-CC COM O INVERSOR DE CINCO NÍVEIS

Inicialmente, procedeu-se com a simulação do conversor CC-CA no software PSIM, ou seja, o conversor integrado ao inversor proposto no capítulo 3. O circuito, representado na Figura 73, foi alimentado por uma fonte de tensão de 200 V e um capacitor de 2200 μF . O sistema possui um capacitor flutuante de 2200 μF e um fator de potência (FP) de 0,92. Todos os detalhes e especificações relevantes estão devidamente apresentados na Tabela 5.

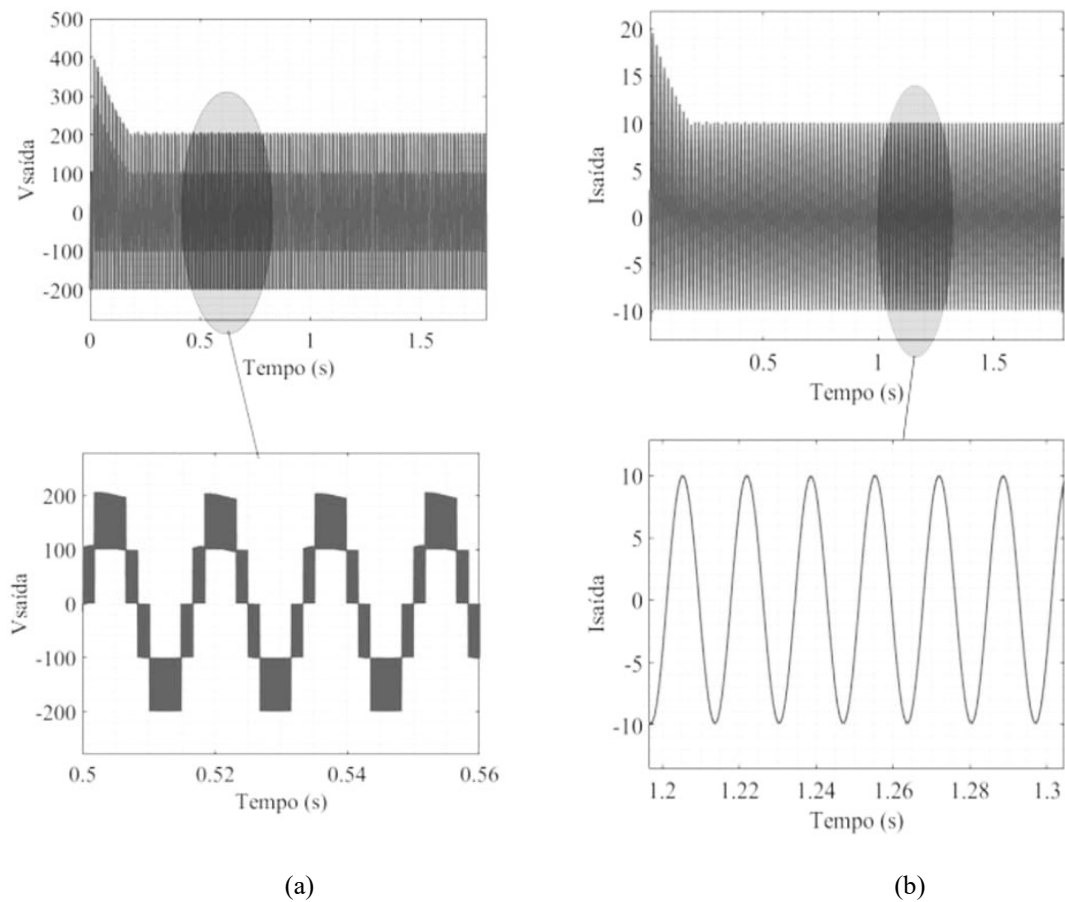
Os resultados obtidos serão apresentados na Figura 74, que mostra a tensão na saída do inversor híbrido e a corrente da carga. É notório que ambas passam por um transitório inicial, devido à energia ser proveniente da tensão armazenada no capacitor do barramento CC, ou seja, de C_1 . A queda de tensão observada durante o semiciclo positivo (+200 V) corresponde ao processo de descarregamento do capacitor do barramento CC.

Figura 73 – Inversor 5 níveis híbrido CC-CA proposto.



Fonte : Autoria Própria (2023).

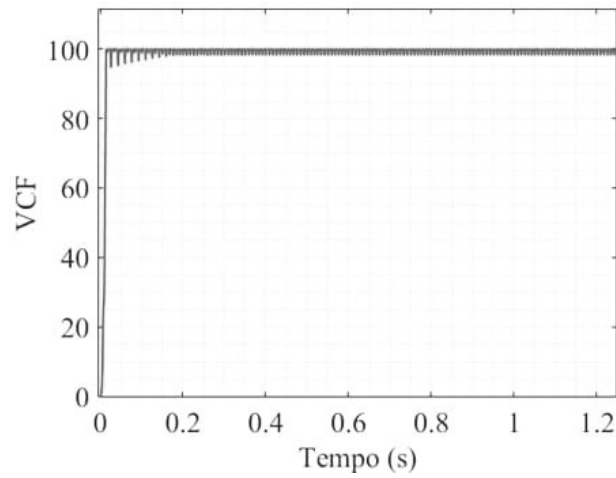
Figura 74– Resultados; (a) Tensão de saída; (b) Corrente de saída.



Fonte: Autoria Própria (2023).

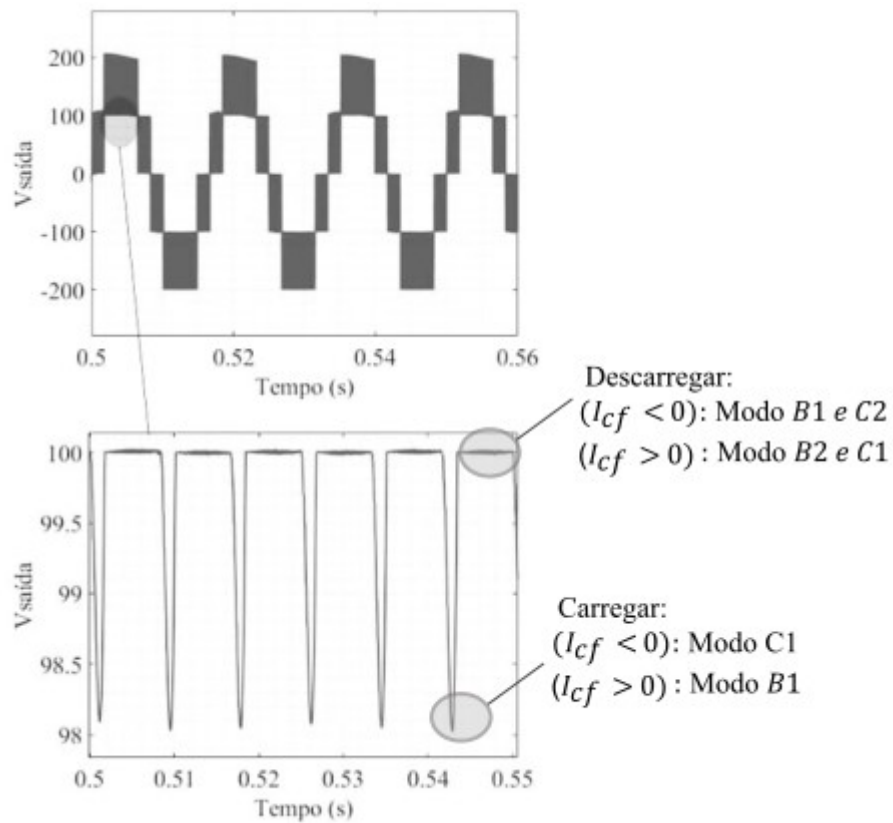
Na Figura 75, é apresentado o resultado da medição da tensão no capacitor flutuante. Observa-se que a utilização da técnica de controle descrita na Seção 3.2.5 resultou na regulação da tensão do capacitor flutuante em 100V. Ao examinar em detalhe a Figura 76 da curva de tensão, conforme indicação, é possível notar uma mudança no padrão de chaveamento. Quando a tensão do capacitor está abaixo da referência de 100V, o modo de operação das chaves é alterado para permitir o carregamento do capacitor. Por outro lado, quando a tensão do capacitor flutuante excede a referência, o modo de chaveamento é alterado para possibilitar a descarga do capacitor. Dessa forma, o capacitor flutuante mantém uma tensão estável de 100V, que representa 1/4 da tensão do barramento CC, conforme ilustra a Figura 76. Essa configuração é essencial para garantir o correto funcionamento e controle do sistema.

Figura 75– Controle do FC.



Fonte: Autoria Própria (2022).

Figura 76– Análise da tensão de saída.



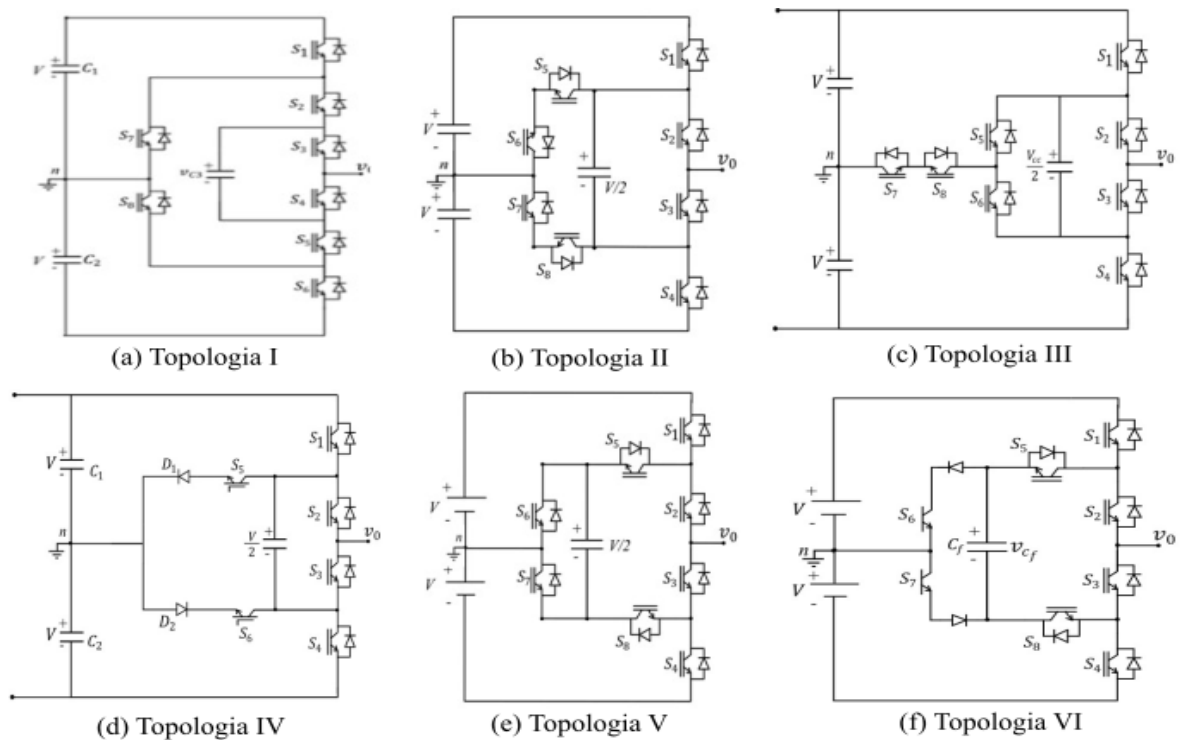
Fonte: Autoria Própria (2022).

4.6 PERDAS POR COMUTAÇÃO E POR CONDUÇÃO NOS DISPOSITIVOS

Foram efetuadas estimativas das perdas utilizando a função do módulo térmico do *software* PSIM. Esse recurso possibilita o cálculo das perdas tanto por chaveamento quanto por condução, abrangendo chaves e diodos. As topologias comparadas estão ilustradas na Figura 77, e os resultados das perdas de condução e chaveamento são apresentados na Figura 78, por meio de um gráfico de barras. As avaliações foram conduzidas com base na chave do modelo SM50GB12T4. A simulação foi realizada para FP 0,92. As topologias comparadas foram:

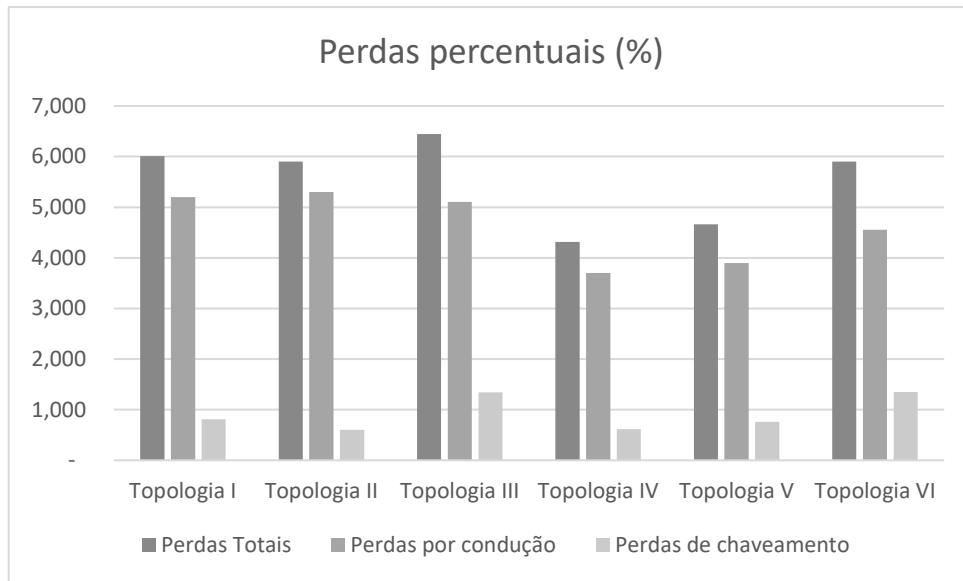
- Topologia I proposta por P. Barbosa et al (2005);
- Topologia II proposta por Soeiro et al (2013);
- Topologia III proposta por Korhonen et al (2014);
- Topologia IV proposta por Wang et al. (2017);
- Topologia V proposta por Silva et al. (2021);
- Topologia VI do inversor híbrido proposto.

Figura 77- Topologias comparadas na análise de perdas por comutação e condução. (a) Topologia I; (b) Topologia II; (c) Topologia III; (d) Topologia IV; (e) Topologia V; (f) Topologia VI.



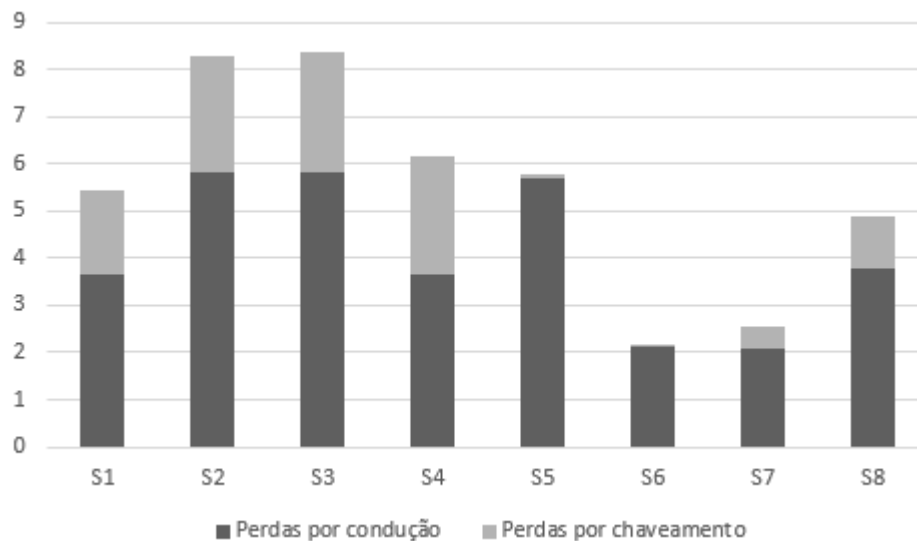
Fonte: Autoria Própria (2023).

Figura 78 – Gráfico de barras das perdas nos interruptores e diodos antiparalelos.



Fonte: Autoria Própria (2023).

Figura 79 – Gráfico das perdas em cada interruptor e diodos antiparalelos (%).



Os resultados indicam que a topologia desenvolvida por Wang et al. (2017) exibe perdas reduzidas, como previsto, devido à sua característica de utilizar duas chaves a menos do que as outras topologias. No entanto, é relevante observar que essa topologia foi avaliada somente com um fator de potência unitário, enquanto as demais foram testadas, como mencionado anteriormente, com um fator de potência de 0,92.

As perdas da topologia proposta, Topologia VI, são menores do que as da Topologia proposta por P. Barbosa et al. (2005), Soeiro et al. (2013) e Korhonen et al. (2014), embora

sejam diferenças pequenas. Por outro lado, a topologia proposta por Silva et al. (2021) apresenta menores perdas em comparação com as demais, porém apresenta problemas relacionados ao controle, conforme mencionado anteriormente.

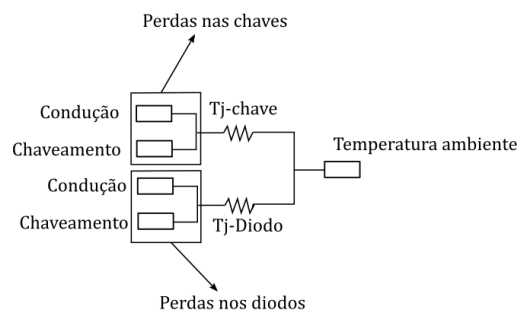
4.7 ESTRESSE TÉRMICO

Utilizando o software PSIM, realizou-se o cálculo das temperaturas de junção dos componentes do sistema de inversores multiníveis. Para a aquisição dessas temperaturas, foi montado o circuito conforme apresentado na Figura 80, permitindo a medição das temperaturas de junção do interruptor ativo e do diodo de recuperação reversa. Com base nesse procedimento, foram obtidos valores médios de temperatura de 70°C para os interruptores e 69°C para os diodos. A simulação foi realizada para FP 0,92.

Essa análise térmica é de extrema importância para o projeto e a operação dos inversores multiníveis, uma vez que o estresse térmico pode afetar significativamente o desempenho e a vida útil dos componentes. Ao monitorar e controlar as temperaturas de junção, é possível garantir um funcionamento seguro e confiável do sistema, evitando danos aos componentes devido ao superaquecimento. Essas informações são essenciais para o projeto adequado do sistema de resfriamento e a seleção de componentes com capacidade de dissipação térmica adequada.

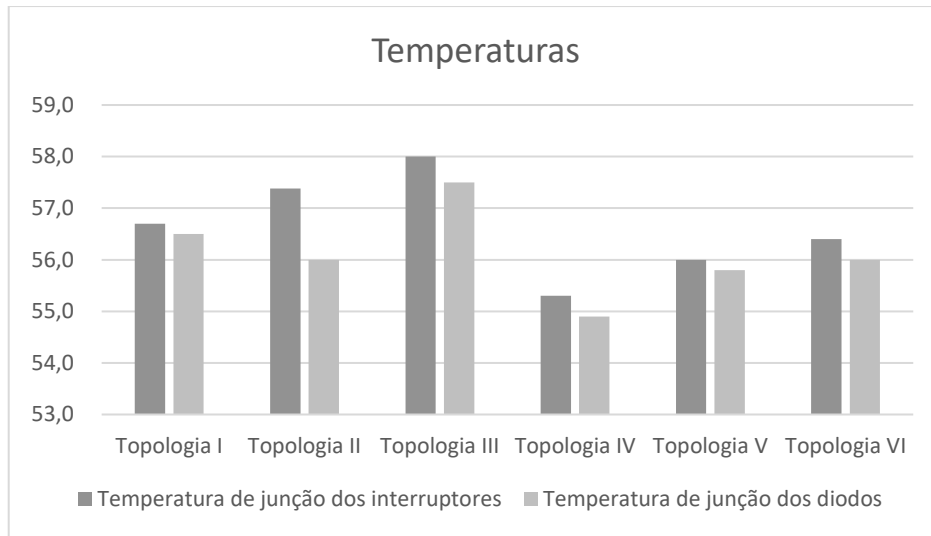
Portanto, a análise das temperaturas de junção dos componentes é uma etapa fundamental no projeto de inversores multiníveis, contribuindo para a eficiência energética, a confiabilidade e a durabilidade do sistema.

Figura 80 – Montagem para aquisição das temperaturas de junção.



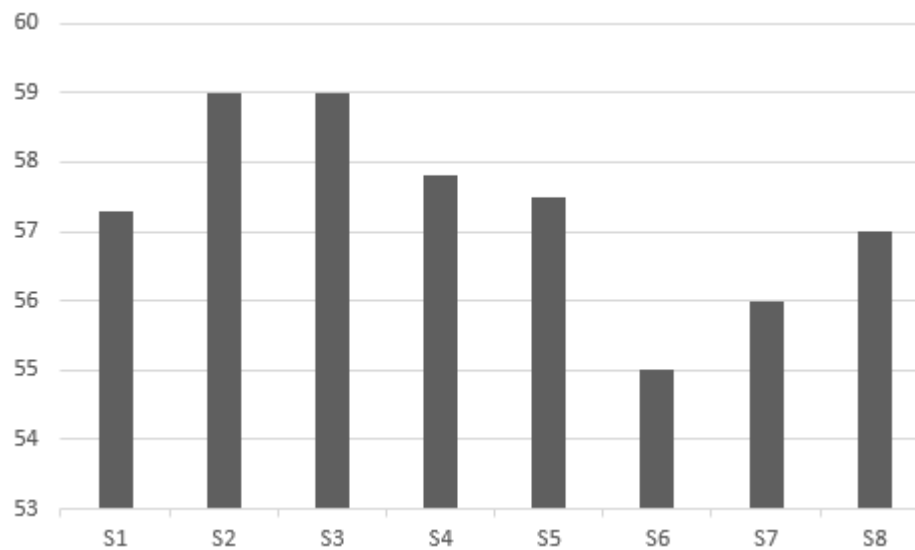
Fonte: Autoria Própria (2022).

Figura 81–Temperatura de junção dos interruptores e diodos (°C).



Fonte: Autoria Própria (2023).

Figura 82 – Média da temperatura de junção dos interruptores e diodos por chave (°C).



Fonte: Autoria Própria (2023).

As topologias comparadas são as seguintes:

- Topologia I proposta por P. Barbosa et al (2005);
- Topologia II proposta por Soeiro et al (2013);
- Topologia III proposta por Korhonen et al (2014);
- Topologia IV proposta por Wang et al. (2017);
- Topologia V proposta por Silva et al. (2021);
- E a topologia VI do inversor híbrido proposto.

Pode-se observar que a Topologia proposta teve bons resultados em relação as demais, principalmente, em relação a proposta por P. Barbosa et al, Soeiro et al e Korhonen et al.

4.8 QUALIDADE DE ENERGIA

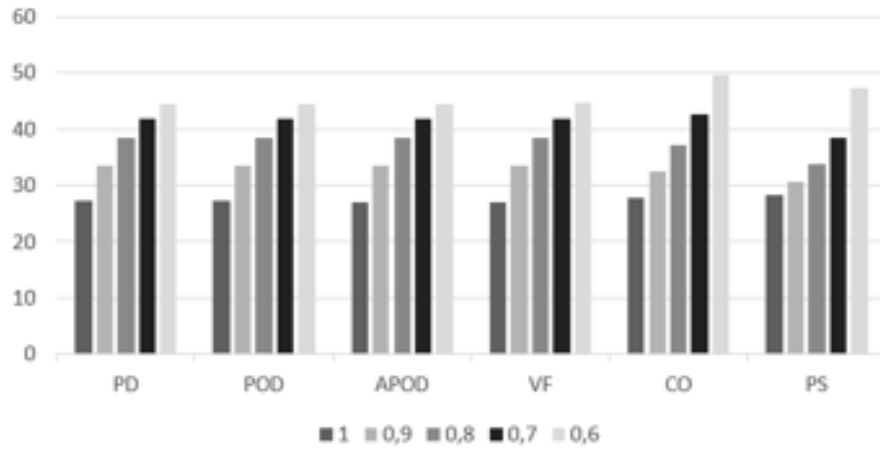
Através da análise da Distorção Harmônica Total (THD - Total Harmonic Distortion) da tensão de saída, é possível avaliar a qualidade dos sinais produzidos pelo inversor que serão aplicados à carga. Para o inversor proposto, a taxa de distorção foi medida em 31,41%. A fim de realizar uma análise mais detalhada, foram estudados diferentes tipos de modulação por largura de pulso (PWM - Pulse Width Modulation), conforme discutido na seção 1.3.1. Após a comparação dos métodos de PWM a seguir:

- Disposição de Oposição de Fase (POD-PWM);
- Disposição Alternativa de Oposição de Fase (APOD-PWM);
- Disposição de Fase (PD-PWM);
- Deslocamento de Fase (PS-PWM);
- Sobreposição de Portadora (CO-PWM);
- Frequência Variável (VF-PWM).

Esses métodos foram aplicados ao circuito estudado, variando também o índice de modulação de 0,6 a 1. Os resultados obtidos são apresentados abaixo. Verificou-se que a técnica POD demonstrou um melhor desempenho em relação à THD e WTHD.

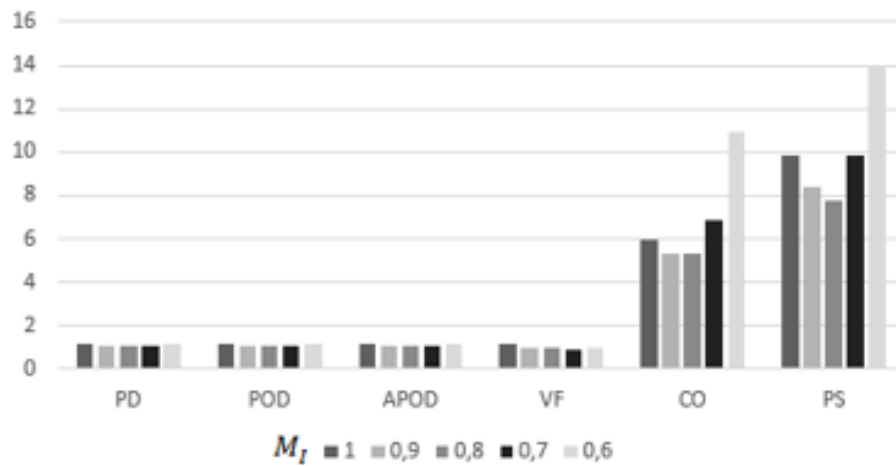
Essa análise dos diferentes métodos de PWM e seus efeitos na distorção harmônica é fundamental para a seleção da estratégia de modulação mais adequada para o inversor multinível. Ao otimizar a modulação, é possível reduzir a distorção harmônica, melhorar a qualidade dos sinais de saída. Verificou-se que as modulações PD, POD, APOD e VF apresentam distorções semelhantes, indicando que todas elas podem ser empregadas na modulação. Notavelmente, a modulação PD apresentou a menor distorção, mesmo que de magnitude reduzida.

Figura 83 – THD (%).



Fonte: Autoria Própria (2023).

Figura 84 – WTHD (%).



Fonte: Autoria Própria (2023).

4.9 CONCLUSÃO

A validação do desempenho do sistema foi realizada por meio de simulações utilizando o software PSIM. Os resultados obtidos foram analisados em diferentes cenários, incluindo o funcionamento isolado do conversor CC-CC, o inversor FC de cinco níveis e a integração desses componentes.

Inicialmente, o conversor CC-CC apresentou os resultados esperados, com uma tensão de entrada V_{in} e uma tensão no capacitor V_{C1} de mesmo valor. No entanto, observou-se um transitório inicial devido à energização inicial do circuito e ao carregamento do capacitor. O

controle do conversor foi efetivo, cumprindo sua função de elevar a tensão de saída. Em seguida, foram apresentados os resultados referentes ao inversor operando de forma isolada.

Devido ao barramento CC ser composto por duas fontes de 200V, não foi observado transitório nesse caso. O capacitor flutuante foi simulado e controlado com uma tensão de 100V, conforme necessário para manter a proporção adequada em relação ao barramento CC. A estratégia de modulação PD, que envolve o deslocamento em níveis das portadoras, foi utilizada. O controle apresentou os resultados esperados, com a tensão sendo controlada em cinco níveis e a corrente apresentando um formato senoidal.

Na simulação integrando o conversor CC-CC ao inversor multinível, foi observado que a tensão e a corrente na carga estavam conforme o previsto, com a tensão apresentando os cinco níveis desejados e a corrente seguindo um formato senoidal. No início, ocorreu um transitório no semiciclo positivo devido à tensão proveniente do capacitor do barramento CC-CC. Além disso, foi confirmado que, após a integração, a tensão no capacitor flutuante foi regulada em um quarto da tensão do barramento total, sendo esse fator essencial para obter os níveis desejados de tensão para o estudo em questão. A evolução deste circuito em relação ao circuito apresentado no capítulo anterior trouxe benefícios significativos, como a eliminação do problema de curto-circuito e a simplificação do controle.

Também foram abordadas as perdas por condução e chaveamento dos interruptores ativos, bem como as perdas de condução e recuperação reversa dos diodos antiparalelos. Além disso, foram analisados o estresse térmico e o THD (Distorção Harmônica Total) do circuito integrado, fornecendo uma visão abrangente do desempenho e da eficiência do sistema.

5 CONCLUSÕES

5 CONCLUSÕES

Neste trabalho de dissertação, apresenta-se a proposta de estudo com o objetivo de alcançar o título de Mestre em Engenharia Elétrica. A essência deste estudo reside na análise de um inversor híbrido de 5 níveis, discutido no capítulo 2. Ao realizar essa análise, identificaram-se problemas de curto-circuito na Topologia proposta por Silva et al. (2021) nos modos de operação B_1 e C_1 , os quais foram solucionados ao desconsiderar tais modos. Embora o problema tenha sido superado, buscou-se aprimorar ainda mais a solução mediante o desenvolvimento de uma nova topologia, conforme descrito no capítulo 3.

Posteriormente, realizou-se uma análise detalhada do conversor híbrido proposto, o qual demonstrou bom desempenho em comparação com topologias já existentes. Identificou-se a necessidade de um controle em malha aberta mais preciso devido à defasagem da tensão e corrente em fatores de potência baixos. Nesse contexto, foram incorporadas novas etapas ao controle, levando em conta as mudanças nos sentidos da corrente nos modos de operação, abrangendo os níveis de tensão de +100 a +200 V e -100 a -200 V. Essa abordagem possibilitará uma otimização adequada do sistema, garantindo um funcionamento mais eficiente e uma melhor resposta a amplas variações do fator de potência.

Em seguida, procedeu-se com a análise e controle de um sistema de conversão CC-CA baseado em um inversor híbrido de cinco níveis, alimentado por um conversor CC-CC elevador de tensão. Essa abordagem se diferencia dos trabalhos existentes, uma vez que o capacitor flutuante foi posicionado em substituição à fonte de tensão. O controle em malha aberta do capacitor flutuante foi efetuado utilizando a técnica de modulação por largura de pulso (PWM-PD).

Quanto à análise das perdas por comutação e por condução nos dispositivos, os resultados demonstram que a topologia proposta por Wang et al. (2017) apresenta perdas menores, conforme esperado, devido à sua característica de utilizar duas chaves a menos em relação às demais topologias. Contudo, é relevante enfatizar que essa topologia opera apenas com fator de potência unitário. As perdas da topologia proposta, denominada Topologia VI, são menores do que as da Topologia proposta por P. Barbosa et al. (2005), Soeiro et al. (2013) e Korhonen et al. (2014), embora tais diferenças sejam discretas. Por outro lado, a topologia proposta por Silva et al. (2021) apresenta menores perdas em comparação com as demais, porém enfrenta problemas relacionados ao controle, como mencionado anteriormente.

Quanto à comparação das seis topologias em relação ao estresse térmico, observou-se que a topologia proposta obteve resultados favoráveis quando comparada à topologia proposta por P. Barbosa et al. (2005), Soeiro et al. (2013) e Korhonen et al. (2014).

Em relação à distorção harmônica, o índice de modulação foi variado de 0,6 a 1, e foram implementados 6 tipos de modulação PWM. As modulações Disposição de Oposição de Fase (POD-PWM), Disposição Alternativa de Oposição de Fase (APOD-PWM), Disposição de Fase (PD-PWM) e Deslocamento de Fase (PS-PWM) apresentaram resultados semelhantes durante a variação, porém houve uma discreta diferença no THD (Distorção Harmônica Total) das modulações Sobreposição de Portadora (CO-PWM) e Frequência Variável (VF-PWM) em relação às demais. Dessa forma, optou-se por utilizar a modulação PWM-PD para controle da topologia.

6 BIBLIOGRAFIA

6 BIBLIOGRAFIA

ARBUNE, Pallavi Appaso; GAIKWAD, Asha. Comparative Study of Three level and five level Inverter. *International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering*, v. 5, n. 2, p. 681-686, 2016.

BAKER, Richard H.; BANNISTER, Lawrence H. Electric power converter. U.S. Patent n. 3,867,643, 18 fev. 1975.

BAKER, Richard H. High-voltage converter circuit. U.S. Patent n. 4,203,151, 13 maio 1980.

BARBOSA, P. et al. Active neutral-point-clamped multilevel converters. In: *IEEE. Power Electronics Specialists Conference*, 2005. PESC'05. IEEE 36th. [S.l.], 2005. p. 2296–2301.

BATSCHAUER, Alessandro L. et al. Evaluation of the hybrid four-level converter employing half-bridge modules for two different modulation schemes. In: 2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2010. p. 909-914.

B.P. MCGRATH, D.G. Holmes, and T. Meynard “Reduced PWM harmonic distortion for multilevel inverters operating over a wide modulation range,” *IEEE Trans. Power Electron.*, vol. 21, no. 4, pp. 941–949, July 2006.

BALAMURUGAN, C. R.; NATARAJAN, S. P.; BENSRAJ, R. Comparative study on various bipolar hybrid carrier pwm strategies for three phase five level cascaded inverter. In: 2013 International Conference on Circuits, Power and Computing Technologies (ICCPCT). IEEE, 2013. p. 269-274.

CARRARA, Giuseppe et al. A new multilevel PWM method: A theoretical analysis. *IEEE Transactions on power electronics*, v. 7, n. 3, p. 497-505, 1992.

DA COSTA, ANDRÉ EL et al. CONVERSOR CC-CC DE ESTÁGIO ÚNICO COM DUAS SAÍDAS ISOLADAS ENTRE SI. In: Congresso Brasileiro de Automática-CBA. 2019.

DOS SANTOS, Euzeli; DA SILVA, Edison R. Advanced power electronics converters: PWM converters processing AC voltages. John Wiley & Sons, 2014.

DALLAGI, Habib. Modelling, simulation and analysis of three phase five level NPC inverter for induction motor drive. In: 2015 16th International Conference on Sciences and Techniques of Automatic Control and Computer Engineering (STA). IEEE, 2015. p. 562-569.

FRANQUELO, Leopoldo G. et al. The age of multilevel converters arrives. IEEE industrial electronics magazine, v. 2, n. 2, p. 28-39, 2008.

KOU, Xiaomin; CORZINE, Keith A.; FAMILIANT, Yakov L. Full binary combination schema for floating voltage source multi-level inverters. In: Conference Record of the 2002 IEEE Industry Applications Conference. 37th IAS Annual Meeting (Cat. No. 02CH37344). IEEE, 2002. p. 2398-2404.

KORHONEN, Juhamatti et al. Hybrid five-level T-type inverter. In: IECON 2014-40th Annual Conference of the IEEE Industrial Electronics Society. IEEE, 2014. p. 1506-1511.

KUMAR, Rahul; GAU, Prerna. Comparative Study of THD in 5-level Neutral Point Clamped Multilevel Converter Using Multicarrier PWM and SHEPWM Techniques. International Journal of Electronic and Electrical Engineering, v. 7, n. 4, p. 373-378, 2014.

MARUYAMA, Takafumi. New PWM control method for a three-level inverter. In: IPEC-Tokyo. 1990.

MARTINS, Denizar Cruz; BARBI, Ivo. Eletrônica de Potência: conversores cc-cc básicos nao isolados. Edição dos Autores, 2006.

MATOS, Frederico FV et al. A generalized open-end winding conversion system using flying capacitor cells. Electric power systems research, v. 169, p. 174-183, 2019.

MENENDEZ, S. Aportacion al control del convertidor CC/CA de tres niveles. Tesis Doctoral — Universitat Politècnica de Catalunya, Catalunya, 2004.

MEYNARD, Thierry A.; FOCH, Henry. Multi-level conversion: high voltage choppers and voltage-source inverters. In: PESC'92 Record. 23rd Annual IEEE Power Electronics Specialists Conference. IEEE, 1992. p. 397-403.

SAEEDIFARD, Maryam; BARBOSA, Peter Mantovanelli; STEIMER, Peter K. Operation and control of a hybrid seven-level converter. IEEE transactions on power electronics, v. 27, n. 2, p. 652-660, 2011.

NABAE, Akira; TAKAHASHI, Isao; AKAGI, Hirofumi. A new neutral-point-clamped PWM inverter. IEEE Transactions on industry applications, n. 5, p. 518-523, 1981.

OZPINECI, Burak; TOLBERT, Leon M.; CHIASSON, John N. Harmonic optimization of multilevel converters using genetic algorithms. In: 2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No. 04CH37551). IEEE, 2004. p. 3911-3916.

PATIL, Ritesh Manikrao; DHOTE, V. P.; THOSAR, Archana. Comparative Analysis of Three Phase 5, 7 9 Level Inverter Using PDPWM Technique. In: 2018 International Conference on Smart Electric Drives and Power System (ICSEDPS). IEEE, 2018. p. 323-328.

PREETHI, R. Preethi R.; THIRUMURUGAN, P. Thirumurugan P. COMPARISON OF TOTAL HARMONIC DISTORTION IN DIFFERENT LEVELS OF INVERTER. Journal of Electrical Engineering, v. 14, n. 1, p. 8-8, 2014.

RACHID TALEB, M'hamed HELAIMI, Djilali BENYOUCEF, Zinelaabidine BOUDJEMA A Comparative Analysis of Multicarrier SPWM Strategies for Five-Level Flying Capacitor Inverter 8th International Conference on Modelling, Identification and Control (ICMIC-2016) pp 608-611.

RODRÍGUEZ, José et al. Multilevel voltage-source-converter topologies for industrial medium-voltage drives. IEEE Transactions on industrial electronics, v. 54, n. 6, p. 2930-2945, 2007.

ROSAS-CARO, Julio C.; RAMÍREZ, Juan M.; GARCÍA-VITE, Pedro Martín. Novel DC-DC multilevel boost converter. In: 2008 IEEE Power Electronics Specialists Conference. IEEE, 2008. p. 2146-2151.

RODRIGUEZ, Jose; LAI, Jih-Sheng; PENG, Fang Zheng. Multilevel inverters: a survey of topologies, controls, and applications. IEEE Transactions on industrial electronics, v. 49, n. 4, p. 724-738, 2002.

E. R. C. da Silva, A. V. M. Lacerda Filho, R. d. B. Cardoso, L. R. Limongi and N. Rocha, "Five-Level Hybrid Voltage Source Inverters," 2021 Brazilian Power Electronics Conference (COBEP), João Pessoa, Brazil, 2021, pp. 1-6, doi: 10.1109/COBEP53665.2021.9684126.

SOEIRO, Thiago B. et al. Three-phase five-level active-neutral-point-clamped converters for medium voltage applications. In: 2013 Brazilian Power Electronics Conference. IEEE, 2013. p. 85-91.

SUGIMOTO, H. Unexamined patent publication, laid open patent. 1982. 80260 (Japan).

VITORINO, Montiê Alves. Eletrônica de Potência: Fundamentos, Conceitos e Aplicações. 2019.

WANG, Hongliang et al. A new six-switch five-level active neutral point clamped inverter for PV applications. IEEE Transactions on Power Electronics, v. 32, n. 9, p. 6700-6715, 2016.

YANG, Lung-Sheng; LIANG, Tsorng-Juu; CHEN, Jiann-Fuh. Transformerless DC-DC converters with high step-up voltage gain. IEEE Transactions on Industrial Electronics, v. 56, n. 8, p. 3144-3152, 2009.